

NUMÉRO 556 MARS 1994

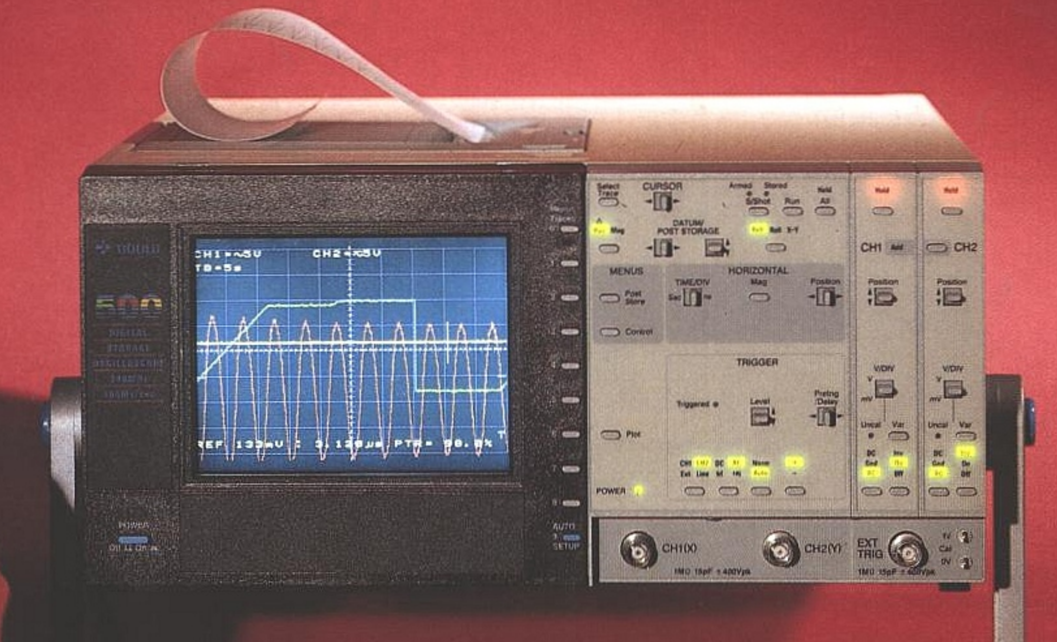
ÉMETTEUR-RÉCEPTEUR FM 36 MHZ

ANALYSEUR DE SPECTRE BF

PHASEMÈTRE NUMÉRIQUE 200 KHZ

CONVERTISSEURS DC-DC MULTI-USAGE

LE DSO GOULD 500 : LA COULEUR EN PLUS



DOMESTICUS : LA CARTE D'INTERFACE PC-I2C

T 2438 - 556 - 24,00 F

Sommaire

ELECTRONIQUE APPLICATIONS

MENSUEL édité par
PUBLICATIONS GEORGES VENTILLARD
S.A. au Capital de 5 160 000 F
2 à 12, rue de Bellevue, 75019 PARIS
Tél. : 42.00.33.05 - Fax : 42.41.89.40
Télex : 220409 F
Principaux Actionnaires :
- M. Jean-Pierre Ventillard
- Mme Paule Ventillard

Président-Directeur-Général,
Directeur de la Publication :
Jean-Pierre VENTILLARD
Directeur de la Rédaction :
Bernard FIGHIERA
Rédacteur en Chef :
Claude DUCROS
Marketing/Ventes :
Jean-Louis PARBOT
Tél. : 42.00.33.05.
Création maquette :
Rachid MARAI
Inspection des Ventes :
Société PROMEVENTE - M. Michel IATCA
11, rue de Wattignies - 75012 PARIS.
Tél. : 43.44.77.77 - Fax : 43.44.82.14.
Publicité :
Société Auxiliaire de Publicité
70, rue Compans, 75019 PARIS
Tél. : 42.00.33.05
C.C.P. PARIS 37 93 60
Directeur commercial : Jean-Pierre REITER
Chef de publicité : Francine FIGHIERA
Assistée de : Laurence BRESNU
Abonnement : Marie-Christine TOUSSAINT
Voir notre tarif «spécial abonnement».
Pour tout changement d'adresse, envoyer la dernière bande accompagnée de 2,80 F en timbres.
IMPORTANT : ne pas mentionner notre numéro de compte pour les paiements par chèque postal.

Ce numéro a été tiré à 35 600 exemplaires
Dépôt légal mars 94 - éditeur 1741
Mensuel paraissant en fin de mois.
Distribué par S.A.E.M. Transports-Presse
Photocomposition COMPOGRAPHIA - 75011 PARIS -
Photo de couverture : E. Malemanche.









Numéro 556 - Mars 1994

ISSN 1144-5742

ETUDES ET CONCEPTION

REALISATION

TECHNIQUE

MESURE ET INSTRUMENTATION

CIRCUITS D'APPLICATION

COMPOSANTS ET TECHNOLOGIE

C.D.A.O.

COMMUNICATIONS

IDEES ET METHODE

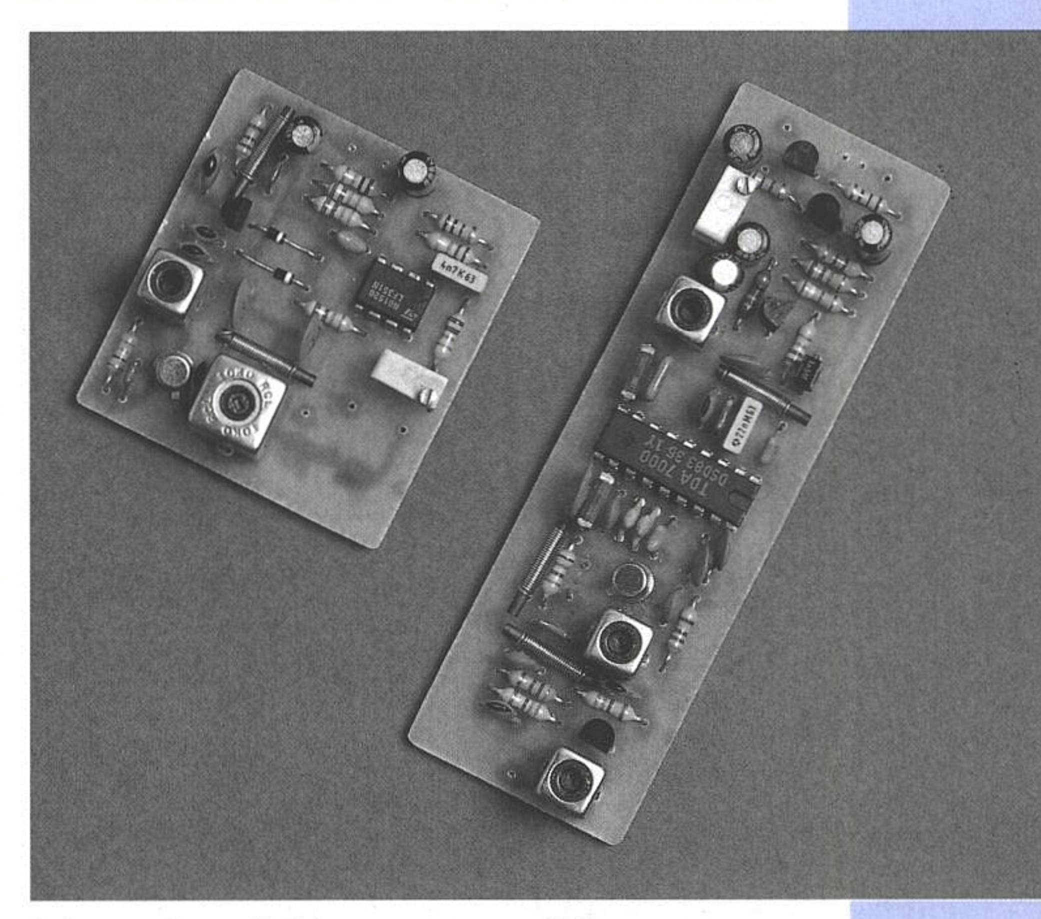
INFOS

Ont participé à ce numéro : J. Alary, P. de Carvalho, F. de Dieuleveult, C. Djabian, J. Garbay, A. Garrigou, P. Gueulle, J. Nus, P. Oguic, D. Paret, R. Schnebelen, J.-L. Vern.



LIAISON AUDIO 36 MHZ FAIBLE COÛT.

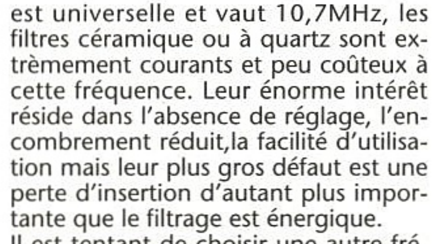
Nous avons déjà eu l'occasion d'aborder le sujet transmission audio entre 30 et 40MHz et nous l'abordons de nouveau dans ce numéro avec comme objectif essentiel : très faible coût, très bonne disponibilité des composants. A l'origine la bande 30 à 40MHz était reservée aux équipements appelés micro sans fils. Pour ces appareils il existe une norme qui précise que les trois fréquences normalisées sont 32,8/36,4 et 39,2MHz. Inutile de chercher ces trois fréquences dans les radios et télévisions qui seraient sensées utiliser ces plages de fréquence. Dans le registre micro sans fils on trouve tout et n'importe quoi : 200MHz, 400MHz et même plus jusqu'à 900MHz.



Cette desertion de la bande 30 à 40MHz est une aubaine car on peut imaginer l'utiliser sans gène. Ceci est bilatéral et signifie à la fois sans géner les autres et sans être géné par d'autres émissions. Cette liaison audio a plusieurs objectifs mais le principal est un relais de transmission audio pour le son TV.
Dans le cas d'émission tardive : retransmission en direct d'un évènement important,compétition sportive ou autre, il est important de pouvoir suivre la dite retransmission sans en faire bénéficier femme, enfants et voisins.
Ce système de transmission audio vous permettra grâce à un casque 32Ω adhoc de suivre seul votre émission tardive. Cette liaison sans fil assure aussi une liberté de mouvement. Il existe bien d'autres applications et nous pouvons citer par exemple la réalisation de films vidéo amateur ou la surveillance d'une chambre d'un enfant malade ou seul. Ce ne sont que des exemples et chacun pourra aménager le système selon son but final.
Le critère principal étant le faible coût, il en découle naturellement le choix des solutions : pas de synthétiseur. Pour simplifier l'émetteur on pourrait opter pour un oscillateur à quartz modulé en amplitude mais les problèmes surgissent au niveau du récepteur,en modulation d'amplitude.
Un oscillateur à quartz peut difficilement être modulé en fréquence et si l'on opte pour ce procédé de modulation on doit se contenter d'un réseau LC, c'est le choix que nous avons adopté. Pour le récepteur nous avions plusieurs solutions,changement de fréquence traditionnel à 10,7MHz ou TDA 7000. Nous avons opté pour le TDA 7000 bien que les résultats avec un NE605 soient certainement meilleurs. Avant de découvrir les schémas, nous effectuerons un bref rappel de fonctionnement du TDA 7000.
Classiquement un récepteur se compose d'un préamplificateur, suivi d'un circuit changeur de fréquence délivrant un signal à la fréquence intermédiaire, lui-même suivi par un ou plusieurs amplificateurs et filtres attaquant le démodulateur.
C'est la structure traditionnelle de tout récepteur FM ; notons que dans de rares cas, il n'y a pas un mais deux changements de fréquence et ceci même lorsque l'on travaille en FM bande large.
La première fréquence intermédiaire



■ *Figure 1 : structure interne du TDA 7000*



est universelle et vaut 10,7MHz, les filtres céramique ou à quartz sont extrèmement courants et peu coûteux à cette fréquence. Leur énorme intérêt réside dans l'absence de réglage, l'encombrement réduit,la facilité d'utilisation mais leur plus gros défaut est une perte d'insertion d'autant plus importante que le filtrage est énergique.
Il est tentant de choisir une autre fréquence intermédiaire, beaucoup plus basse, qui résoud le problème du filtrage. Cette idée a été mise en pratique par Philips dans le circuit bien connu TDA 7000.
Le schéma synoptique interne du TDA 7000 est représenté à la **figure 1**. Les références citées dans ce chapitre R1, R2 etc... sont relatives au schéma de la figure 1 uniquement. Nous nous appuierons sur ce schéma pour donner les équations fondamentales régissant le fonctionnement du circuit.

La boucle d'asservissement en fréquence.

La necessité d'une boucle d'asservissement en fréquence de l'oscillateur local, entraînant une compression de l'excursion de la fréquence intermédiare se justifie simplement. Supposons que l'on veuille recevoir une porteuse à 36,4MHz et que l'on soit en



présence d'un oscillateur local fixe à 36,3MHz. En l'absence de modulation, la fréquence intermédiaire vaut 100kHz. Pour une excursion maximale de ±75kHz, la FI vaut 100±75kHz. On peut émettre quelques réserves quant au fonctionnement du démodulateur recevant une fréquence instantanée comprise entre 25kHz et 175kHz.
Pour réduire l'excursion de fréquence intermédiaire, on agit sur la fréquence de l'oscillateur local : lorsque la porteuse est modulée, la fréquence de l'oscillateur local se déplace en même temps et dans le même sens que la modulation. En absence de modulation il n'y a aucun changement, la fréquence reçue mélangée à la fréquence de l'oscillateur local donne une fréquence intermédiaire de 100kHz.
Si l'excursion de fréquence vaut +75kHz, on déplace l'oscillateur local jusqu'à la fréquence 36,36MHz, le mélange avec la fréquence d'entrée : 36,475MHz donne 115kHz.
Le même raisonnement avec une excursion de -75kHz donne avec une fréquence reçue de 36,325MHz et une fréquence d'oscillateur local de 36,240MHz, une fréquence intermédiaire de 85kHz.
Il apparait alors clairement que la fréquence intermédiaire est comprise entre 85kHz et 115kHz, soit 100kHz ±15kHz, lorsque la fréquence à recevoir : f'r est comprise entre fr-75kHz et fr+75kHz ou encore fr±75kHz.
On est donc en présence d'un changeur de fréquence classique auquel on a bel et bien ajouté un système de compression d'excursion de fréquence.
Examinons maintenant le système et écrivons les lois qui en régissent le fonctionnement.
Mélangeur, démodulateur FM, amplificateur de boucle et oscillateur contrôlé en tension participent à la compression de l'excursion de la fréquence intermédiaire. En boucle ouverte, lorsque la tension de contre-réaction n'est pas appliquée à l'oscillateur local, le gain de conversion du démodulateur est défini par :

$$V(AF) / V(IF) = D = 3{,}6V/MHz$$

En boucle fermée le gain de conversion est réduit et peut se déduire de la formule générale applicable à tout circuit contre-réactionné.

$$\frac{V(AF)}{V(IF)} = \frac{D}{1+\beta\,|D|}$$

Dans cette relation D représente le gain en boucle ouverte et β le taux de contre-réaction.
La fréquence de l'oscillateur local est déterminée par la self externe, la capacité globale en parallèle : Co, est le facteur de conversion du VCO exprimé en pF par Volt. Dans ces conditions on peut écrire :

$$Fosc = \frac{1}{2\pi\sqrt{LCo}} \cdot \frac{1}{\sqrt{Co+sV}}$$

où V représente la tension de contre-réaction appliquée à l'entrée du VCO. La capacité équivalente sV étant très faible par rapport à Co, on peut faire l'approximation suivante :

$$Fosc = \frac{1}{2\pi\sqrt{LCo}} \cdot \frac{1}{1+\frac{sV}{2Co}}$$

ou encore $Fosc = \frac{1}{2\pi\sqrt{LCo}}\left(1-\frac{sV}{2Co}\right)$

Lorsque le signal à recevoir n'est pas modulé, l'oscillateur est accordé sur la fréquence centrale Fo. La fréquence de l'oscillateur local s'écrit finalement :

$$Fosc = Fo -(sVFo /2Co).$$

La tension V résultant de l'amplification de la tension BF : V=Vaf.A
Fosc = Fo -(s.Fo A/ 2Co)Vaf.
Le gain en boucle fermée vaut finalement :

$$\frac{V(AF)}{V(IF)} = \frac{D}{1+|D|\frac{As\,fo}{2Co}}$$

Dans cette expression D est exprimé en Volts par MHz, A est sans unité, s est en pF par volt, f en MHz et Co en pF. Dans ces conditions l'homogénéité est respectée et le dénominateur est sans dimension.
Dans la bande 88-108 MHz nous avons les valeurs suivantes données par le constructeur : Fo = 98MHz, Co= 49pF,A=-1,06 et s=-1,14pF/V ce qui donne V(AF)/V(IF)=-0,67V/MHz.
Finalement le déplacement de l'oscillateur local se calcule à partir de la relation :

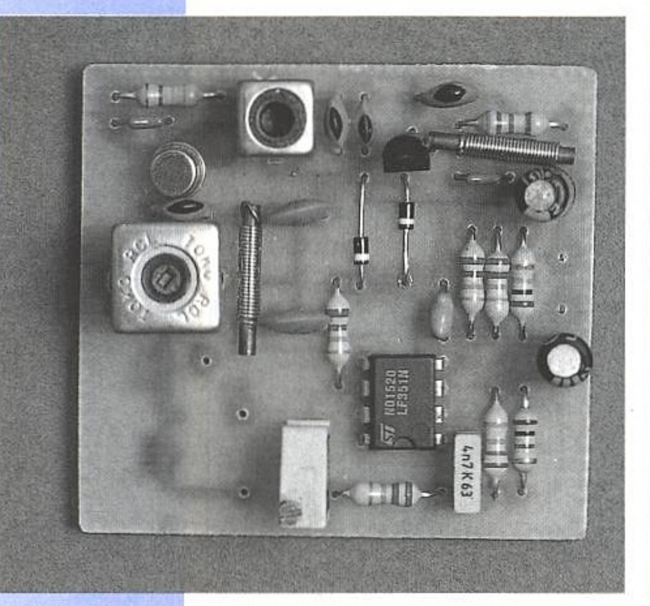
$$\Delta\, Fosc = -\frac{S\,fo\,A\,D}{2Co}\,\Delta f\ reçue$$

Dans cette relation D représente le gain en boucle fermée : -0,67V/MHz. Si l'excursion F recue vaut +75kHz, l'oscillateur local se déplace de +60kHz la FI résultante vaut 115kHz et si F recue vaut -75kHz, l'oscillateur local se déplace de -60kHz et la FI vaut 85kHz. Si l'on désire que la compression de l'excursion soit constante quelle que soit la fréquence reçue, la condition Fo/2Co=1 doit être vérifiée si Fo est exprimée en MHz et Co en pF.
Pour les trois fréquences qui nous préoccupent : 32,80MHz, 36,4MHz, 39,2MHz cela nous donne 16,4pF, 18,2pF et 19,6pF, et les valeurs des selfs correspondantes : 1,4µH, 1,05µH et 0,84µH.
Le cas de l'oscillateur local étant réglé, nous pouvons aborder les filtres de fréquence intermédiaire puis nous poursuivrons par le démodulateur et le corrélateur.

Les filtres de fréquence intermédiaire

Les filtres de fréquence intermédiaire sont construits autour des amplificateurs opérationnels AF 1A et AF 1B.Le filtre associe trois cellules mises en série, les deux premières d'ordre 2 et la dernière d'ordre 1.
La fonction de transfert globale du filtre est égale au produit des trois fonctions de transfert des trois cellules. F(p)=F1(p).F2(p).F3(p). Pour la première cellule il s'agit d'un filtre passe-





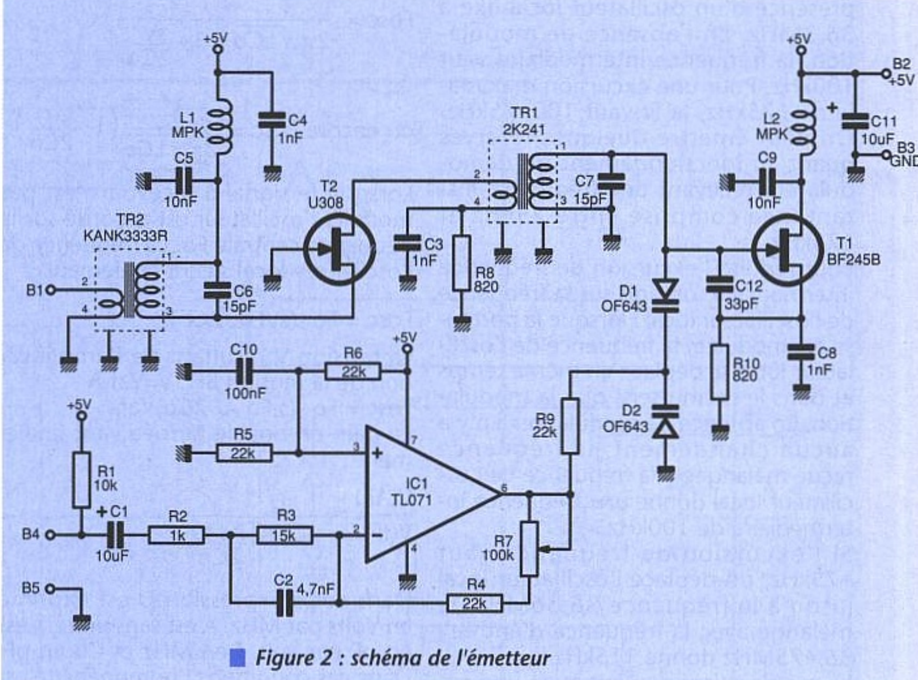


Figure 2 : schéma de l'émetteur

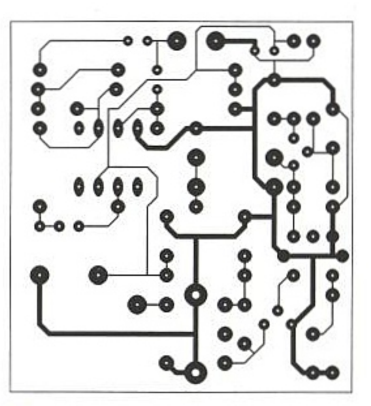


Figure 3 : coté cuivre

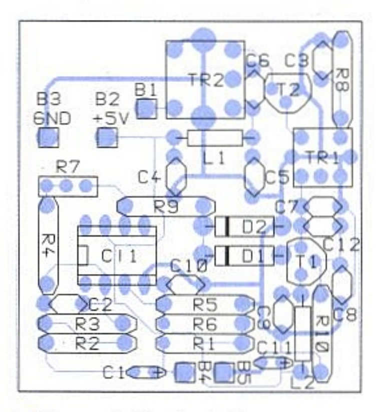


Figure 4 : implantation

bas de Salen et Key et on a la relation bien connue :

$$F1(p) = \frac{K}{Z1^2 C7 C8 p^2 + Z1[2C3+C7(1-K)]\,p+1}$$

Z1représente deux résistances intégrées de 2,2kΩ et si le gain vaut 0,9, on a simplement :

$$F1(p) = 0{,}9/[Z1^2 C7\, C8\, p^2 + Z1(2\,C8 + 0{,}1\,C7)\,p+1]$$

Cette relation nous permet de tirer la fréquence de coupure et le coefficient de surtension :

$$Fo= \frac{1}{2\pi\, Z1\, \sqrt{C7\, C8}}$$

$$\text{et } Q= \frac{\sqrt{C7\, C8}}{2\, C8 - 0{,}1\, C7}$$

Dans un autre paragraphe nous abordons le choix de la fréquence intermédiaire, mais pour le calcul des composants du filtre, il faut anticiper et annoncer le choix retenu : 100kHz. Si l'on prend C7 = 2,2nF, C8=150pF, Fo et Q se calculent facilement Fo= 125kHz et Q=1,1. La seconde cellule est un filtre passe-bande réalisé autour de l'amplificateur AF 1B. La structure adoptée est moins courante que le filtre passe-bas de Sallen et Key mais très intéressante car c'est une des configurations qui fait appel au minimum de composants.

Si l'on appelle Z2 les impédances en série dans les entrées inverseuses et non inverseuses de AF 1B, Z4 l'impédance connectée entre entrée inverseuse et masse (notons qu'il ne s'agit pas de la masse mais du pôle positif de l'alimentation,mais ceci ne change rien si l'alimentation est parfaitement découplée), la fonction de transfert du filtre ainsi constitué vaut :

$$F2(p)=Z2\ Z4\ /\ (Z2^2+2\ Z3\ (Z4+Z2)).$$

Z2 représente des résistances internes de 4,7kΩ, la formule donnée permet d'effectuer le calcul quelles que soient les impédances Z3 et Z4. Ces impédances peuvent être constituées par des capacités pures ou des réseaux plus complexes associants condensateurs et selfs. En FM large bande, il s'agira simplement de condensateurs mais en bande étroite, l'ordre du filtre sera augmenté et la largeur de bande diminuée en adoptant un réseau self-condensateur en série. Dans le cas présent, nous avons simplement

$Z3=1/\ C11(p)$ et $Z4=1/C10(p)$.

Il est assez simple de chercher les racines du dénominateur, les résultats obtenus se simplifient si l'on admet que C10 est beaucoup plus faible que C11.

La fonction de transfert se met sous une forme facilement utilisable :

$$F2(p) = \frac{1}{Z2\ C10\ p+1}\ \frac{Z2\ C11\ p}{Z2\ C11\ p+1}$$

Z2=4,7kΩ

Où l'on reconnait la mise en série d'un passe-bas et d'un passe-haut.

La fréquence de coupure basse vaut $F1=1/2\ \pi\ Z2\ C10$ et la fréquence de coupure haute $F2=1/2\ \pi\ Z2\ C11$. En prenant C10=220pF et C11=2,2nF, F1=154kHz et F2=15,4kHz.

La dernière section du filtre est un passe-bas, du type le plus simple qui soit, dont nous rappelons la fonction de transfert :

$$F3(p) = 1\ /(1 + Z5\ C12\ p)$$

La fréquence de coupure vaut :

$F3=1/\ 2\ \pi\ Z5\ C12$. Sachant que Z5 est une résistance interne de 12kΩ, si l'on prend C12=100pF on a F3=132kHz.

La fonction de transfert globale du circuit s'obtient en effectuant le produit des trois fonctions précédemment citées :

$F(p) = F1(p).F2(p).F3(p)$

La courbe amplitude de fréquence peut être tracée asymptotiquement, et les valeurs exactes calculées en utilisant la relation :

$N(dB) = 10 \log |Fp|^2$, ce qui revient à prendre 10 fois le logarithme décimal du carré du module de la fonction de transfert. Pour un tracé point par point on a tout intérêt à utiliser un micro-ordinateur. Pour cela quelques lignes de programme suffisent et le programme est particulièrement intéressant si l'on travaille en bande étroite.

Le démodulateur FM

On localise facilement sur le schéma interne du TDA 7000 le démodulateur à quadrature qui convertit les variations de fréquence du signal à fréquence intermédiaire en un signal basse fréquence : signal audio.

Le démodulateur M2 reçoit sur la première entrée le signal issu du filtre de fréquence intermédiaire et sur la deuxième entrée le même signal déphasé de 90°.

Le déphasage est assuré par le filtre passe-tout réalisé autour de l'amplificateur opérationnel AP 1.



■ *Figure 5 : schéma du recepteur*

Si l'on appelle Z6 l'impédance connectée entre l'entrée non inverseuse de l'AOP et la sortie de l'amplificateur FI, puis Z7 l'impédance connectée entre l'entrée non inverseuse et la masse, la fonction de transfert du filtre passe-tout vaut :

$Vs / Ve = (Z7-Z6) / (Z7 +Z6)$

En fait Z6 est une résistance pure interne que l'on peut appeler Rx et Z7 est un réseau Ry,C17 série ; la fonction de transfert vaut :

$$F4(p) = (Ry - Rx)\, C17\, p + 1/((Ry+Rx)C17 + 1)$$

Le module F(p) est constant quelle que soit la fréquence, le filtre ne modifie pas l'amplitude du signal présent à l'entrée ou encore pour toutes les fréquences on retrouve à la sortie un signal égal en amplitude au signal présent à l'entrée. Cette caractéristique vaut à ce filtre le nom de passe-tout. Mais si l'amplitude n'est pas modifiée, il en est tout autrement de la phase qui vaut en fonction de la fréquence :

$$\Phi = - \text{Arctg}\ \frac{2\omega\ Rx\ C17}{1-(Rx^2 - Ry^2)\ C17^2\omega^2}$$

Et lorsque $1 -(Rx^2 - Ry^2)C17^2\omega^2=0$, la tangente étant infinie, le déphasage vaut -90°. Le filtre dephase de 90° un signal de fréquence

$$Fo= 1 / 2\pi \sqrt{Rx^2 - Ry^2 C17}$$

On peut facilement obtenir C17 pour une fréquence intermédiaire donnée : Fo. Dans notre cas nous avons Fo=100kHz, Rx=10kΩ et Ry=2,7kΩ. Ces valeurs donnent C17=165pF.

On peut choisir C17=150pF et on commet une erreur de 10% puisque 150pF donnent un déphasage de -90° à 110kHz.

Le correlateur

Le correlateur est bâti autour de l'amplificateur opérationnel AP2. Il s'agit en fait d'un second déphaseur de 90° qui a pour mission de comparer le signal de sortie de l'amplificateur FI et ce même signal déphasé de 180°, premier déphasage de 90° dans le démodulateur AP1, puis second déphasage de 90° dans AP2.

La comparaison est facile si l'on est en présence de $\sin\omega t$ et $\sin(\omega t+\pi/2)$ donc le signal FI normal.

Si la fréquence n'est pas exacte, le déphasage ne vaut pas exactement π/2 - cas du désaccord- et si l'on est en présence de bruit, il n'y a aucune relation précise entre les deux signaux.

Les équations sont plus simples que pour le déphaseur AP1. Si l'on appelle Rz la résistance de 10kΩ connectée entre la sortie de AP1 et l'entrée de AP2, la fonction de transfert vaut :

$Fs(p)= (1-Rz\ C18\ p)/(1+Rz\ C18\ p)$

la phase vaut alors en fonction de la fréquence :

$$\Phi = - \text{Arctg}\ [2\omega R_Z C_{18}/(1-R_Z^2 C_{18}^2\omega^2)]$$

A la fréquence $f=1/2\pi\ Rz\ C18$, le déphasage vaut -90°. Rz vaut 10kΩ de la même manière que Rx.

Il est facile d'établir une relation entre C17 et C18, les deux déphaseurs travaillant sur la même fréquence, celle de la FI.

$$C18= C17 \sqrt{1-\frac{Ry^2}{Rx}}$$

On peut utiliser directement cette formule ou une formule approchée

$$C18= C17 \left[1 - \frac{1}{2}\left(\frac{Ry}{Rx}\right)^2\right]$$

selon un développement limité au 1er ordre.

Avec Ry=2,7kΩ et Rx=10kΩ, C18= C17.0,963, formule exacte ou C18=C17.0,964, formule approchée. Dans la pratique on peut prendre C18=C17.

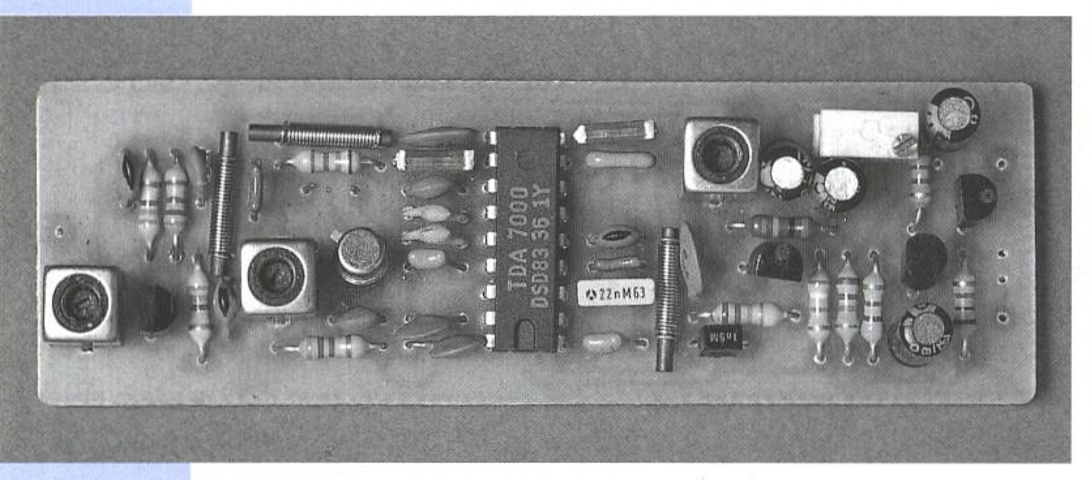
Ce long chapître consacré au TDA 7000 sera utile non seulement pour la bonne compréhension du fonctionnement du récepteur mais aussi pour tous les lecteurs désireux de faire fonctionner le TDA 7000 dans diverses configurations.

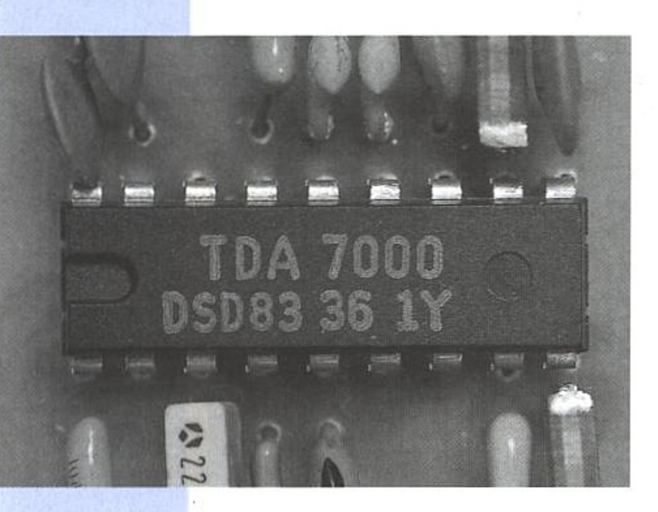
L'ÉMETTEUR

Le schéma de principe de l'emetteur est donné à la **figure 2**. L'oscillateur est conçu autour du transistor à effet de champ T1. La réaction est assurée par les condensateurs C8 et C12 qui participent aussi au calage en fréquence.

La fréquence d'oscillation est fonction de la self du primaire du transformateur T1 et des capacités associées en parallèle : C7, diodes varicap et participation de C8 et C12.

Le signal de sortie peut être prélevé sur la source du transistor T1 si l'on accorde aucune importance à la pureté spectrale. Pour améliorer la pureté spectrale et diminuer le taux d'harmoniques sur la source de T1, il est pos-





sible de connecter une diode type 1N 4148 entre la grille du FET et la masse. L'anode est bien sûr reliée à la grille. Cette diode empèche la saturation, elle diminue donc le taux d'harmonique mais aussi l'amplitude de la porteuse. Nous préférons donc une deuxième solution qui consiste à prélever le signal sur le secondaire du transformateur TR1.
Sur une charge de 50Ω la puissance disponible est bien inférieure au mW et plus proche du dixième de mW.
Cette puissance peut être suffisante pour des liaisons à très courte portée mais ne nous parait pas suffisante pour assurer un minimum de confort.
Pour avoir une marge de confort suffisante et appréciable, nous avons donc prévu un étage amplificateur bâti autour d'un second transistor à effet de champ T2.
Ce transistor est monté en grille commune, entrée sur la source et sortie sur le drain.
Le gain de cet étage est fonction du point de polarisation. Avec R8 =820Ω on dispose d'un milliwatt au secondaire du transformateur T2. Avec R8= 330Ω on receuille environ 5mW en sortie de T2.
Le transistor T2 est nécessairement un U308 siliconix. Pour T1 nous avons choisi un BF 245B mais un type différent peut convenir en modifiant le point de polarisation R10.
Pour une bonne stabilité de l'oscillateur qui ne comporte aucun asservissement en fréquence, il est préférable d'alimenter l'émetteur par une tension continue et stabilisée.

La précision de la tension d'alimentation importe peu, sa stabilisation est plus importante.
Des améliorations pourraient être envisagées, ainsi l'étage T1 pourrait être alimenté sous une tension de 3V stabilisée ainsi que l'étage IC. Seul l'étage T2 se contente d'une tension non stabilisée.
Cet émetteur est destiné à transmettre le signal audio issu d'un micro à électrat connecté entre la resistance R1 et la masse. Le signal est amplifié par l'étage bati autour de IC1. La réponse en fréquence de cet étage comprend une préaccentuation determinée par le réseau R3-C2.
Un potentiomètre de gain R7 permet de doser l'amplitude. Lorsque le gain est maximum, l'émetteur peut être disposé dans une pièce et être utilisé pour surveiller l'ambiance. Si la source audio est à proximité le gain devra être considérablement réduit.
Pour des raisons de simplicité l'émetteur ne comprend aucune surveillance de l'excursion FM : pas d'étage limiteur ou compresseur. Il faut donc ajuster le gain en fonction de l'utilisation pour ne pas saturer.
Cette saturation, si saturation il y a, ne provient pas de l'émetteur mais du recepteur que nous ne tarderons pas à découvrir. Pour cet émetteur une carte imprimée simple face suffit.Le tracé des pistes est donné à la **figure 3** et l'implantation des composants à la **figure 4**.

LE RÉCEPTEUR

Le schéma de principe du recepteur est donné à la **figure 5**. Dans le seul but de simplification nous avons réalisé le récepteur autour du circuit intégré TDA 7000.
Pour améliorer un peu le fonctionnement de l'ensemble, un préamplificateur est placé en tête. Le gain global de l'étage d'entrée : étage en source commune et étage en grille commune est compris entre 10 et 20 dB.

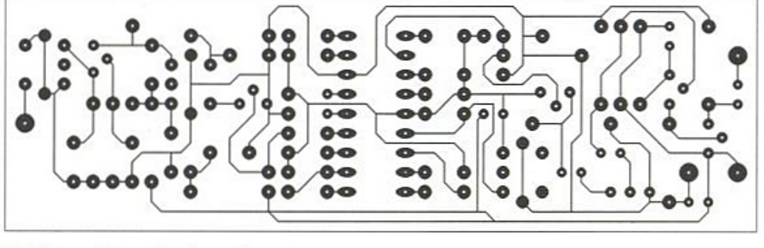


Figure 6 : coté cuivre récepteur

Figure 7 : implantation correspondante

La sélectivité peut être augmentée en modifiant les valeurs de R1 et R7. En augmentant ces valeurs on augmente le coefficient de surtension. Il faut toutefois prendre garde à ne pas faire accrocher l'étage autour de T1.
Le signal est finalement transmis à l'entrée du TDA 7000, broche 13. Le TDA 7000 effectue le changement de fréquence, l'amplification FI et finalement la démodulation. Le signal audio est désaccentué par C6 et amplifié par un étage audio très sommaire. Le circuit imprimé recevant les composants du récepteur est un peu plus important que celui de l'émetteur. Le tracé des pistes est donné à la **figure 6** et l'implantation correspondante à la **figure 7**.

Réglage de l'émetteur et du récepteur.

Les réglages sur le couple émetteur-récepteur sont simples et peuvent s'effectuer avec un banal oscilloscope. Pour l'émetteur, on commence par caler la fréquence de sortie en agissant sur le transformateur T1, l'oscilloscope étant branché au secondaire de T1. Dans un deuxième temps on connecte l'oscilloscope au secondaire de T2 et on règle celui-ci pour avoir l'amplitude maximale.



NOMENCLATURE

ÉMETTEUR

Résistances

R1 : 10kΩ
R2 : 1kΩ
R3 : 15kΩ
R4, R5, R6, R9 : 22kΩ
R7 : 100kΩ
R8, R10 : 820Ω

Condensateurs

C1, C11 : 10µF
C2 : 4,7nF
C3, C4, C8 : 1nF
C5, C9 : 10nF
C6, C7 : 15pF
C10 : 100nF
C12 : 33pF

Semiconducteurs

D1, D2 : OF643

Inductances

L1, L2 : MPK, self de choc

Transistors

T1 : BF245B T2 : U308

Transformateurs

TR1 : 2K241, TOKO
TR2 : KANK3333R TOKO

Circuit intégré

IC1 : TL071

RÉCEPTEUR

Resistances

R1, R7 : 3,3kΩ
R2, R3 : 820Ω
R4 : 680Ω
R5 : 22kΩ
R6, R13 : 10kΩ
R8 : 1kΩ
R9 : 4,7 kΩ
R10 : 2,2kΩ
R11 : 39kΩ
R12 : 82kΩ

Condensateurs

C1, C9, C15 : 15pF
C2, C3 : 1nF
C4, C11 : 470pF
C5, C21 : 2,2nF
C6 : 1,5nF
C7, C8, C10, C14 : 10nF
C12, C19 : 100nF
C13 : 22nF
C16 : 150nF
C17, C18 : 150pF
C20 : 100pF
C22 : 220pF
C23, C24, C25, C26, C27 : 10µF

Inductances

L1, L2, L3 : MPK, self de choc

Transistors

T1, T2 : BF245B
T3, T4 : BC547B
T5 : BC557

Transformateurs

TR1, TR2, TR3 : 2K241 TOKO

Circuit intégré

IC1 : TDA7000

Pour le récepteur on procèdera de la manière suivante. L'émetteur est préalablement réglé et mis sous tension, et disposé à proximité du récepteur. La sonde de l'oscilloscope est placé à l'entrée du TDA 7000 : broche 13. Les transformateurs T2 et T3 sont ajustés de manière à obtenir le niveau de porteuse le plus important. L'émetteur peut être éloigné ou rapproché pour avoir un niveau satisfaisant de la mesure : quelques mV. On règle ensuite TR1 pour avoir le signal démodulé sur la broche 2 du TDA 7000. Ce réglage peut aussi se faire à l'oreille pour avoir le minimum de distorsion. Finalement la sortie BF amplifiée est envoyée à un casque type Walkman ou balladeur.
La sensibilité du récepteur n'est pas fameuse : environ 10 à 20 µV et elle pourrait certainement être améliorée. Pour de meilleures performances et un coût à peine plus élevé on pourrait utiliser un circuit NE605. Ceci impliquerait l'emploi de filtres céramique à 10,7MHz par exemple.

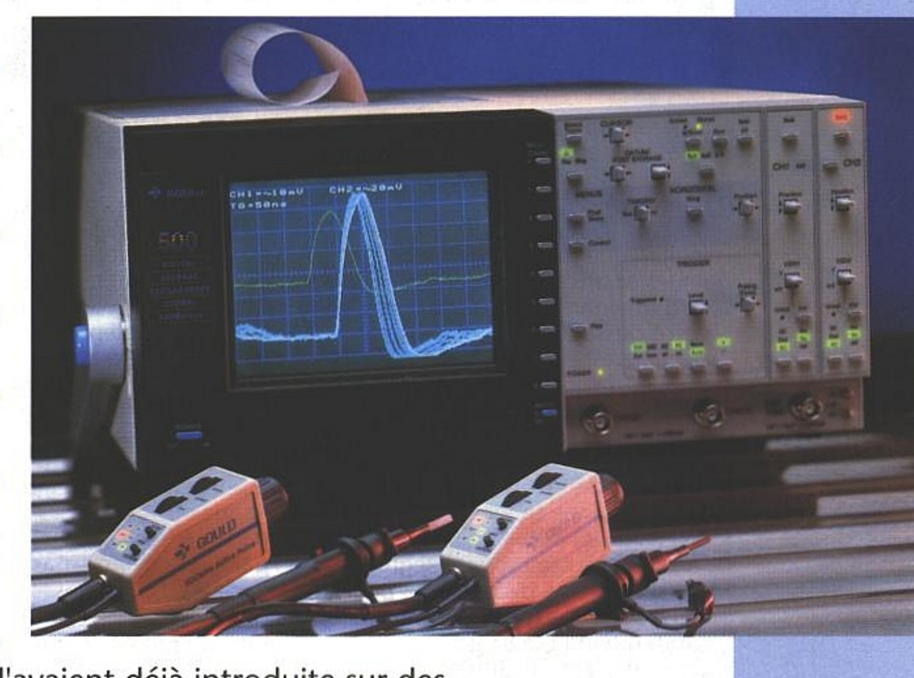
Conclusion

Les composants les plus critiques de cette réalisation sont bien sur les composants bobinés TOKO, et dans une moindre mesure les transistors à effet de champ. Pour les composants TOKO, on peut s'adresser à Perlor, Magnétic France, Lextronic, ADS ou Chip Service. Tous les autres composants, y compris le TDA 7000 sont universellement connus,et fort bien distribués.

F. de DIEULEVEULT.

L'OSCILLOSCOPE NUMERIQUE GOULD 500

Avec la sortie du modèle 500, fin 1993, GOULD a franchi une étape supplémentaire dans le domaine de l'oscilloscopie numérique. Désormais les utilisateurs peuvent bénéficier de la couleur pour dissocier les traces représentées à l'écran. La couleur sur un appareil de mesure n'est pas une nouveauté en soi, d'autres constructeurs l'avaient déjà introduite sur des produits haut de gamme, notamment des analyseurs de spectre et évidemment des analyseurs logiques. Mais dans le cas du 500, il s'agit d'un écran LCD, donc basse consommation - bas rayonnement, et la palette des couleurs n'est pas obtenue par filtrage optique. Enfin elle est proposée sur un matériel de milieu de gamme.



Le 500 a été élaboré en reprenant des sous-ensembles qui ont fait leurs preuves, tant en performances qu'en fiabilité, sur d'autres appareils de la large gamme de DSO Gould. Hormis l'affichage couleur huit palettes à cristaux liquides, qui lui est spécifique, on retrouve :

- l'alimentation à découpage qui accepte le continu (12 à 33V) ou l'alternatif, dans une large plage de tensions et pour des fréquences comprises entre 45 et 440 Hz (intéressant en embarqué)
- les amplis d'entrée et de systèmes d'acquisition de 475 (nous avions présenté, il y a deux ans maintenant, le 465)
- le panneau de commandes, très ergonomique du 4060
- et enfin, les interfaces et système de gestion, présents aussi bien sur la série 400 que 4000.

Donc pas de grandes surprises, nous avons affaire à une électronique éprouvée (ISO 9001), qui permet à Gould d'offrir une garantie de cinq ans pour le 500. La grande nouveauté réside bel et bien dans l'affichage couleur LCD, qui, avouons le, apporte une nouvelle dimension. Il s'agit d'un afficheur LCD, à matrice active, sur lequel nous n'avons pu recueillir d'informations technologiques ; contentons donc d'en évaluer le rendu. De ce point de vue, force est de reconnaitre que cet afficheur est excellent. On peut le lire même sous des incidences très faibles, ce qui est rarement le cas sur les LCD, et il présente une finesse de trace et une vitesse d'inscription remarquables. Si l'on ajoute que l'utilisateur peut sélectionner huit palettes de cou-

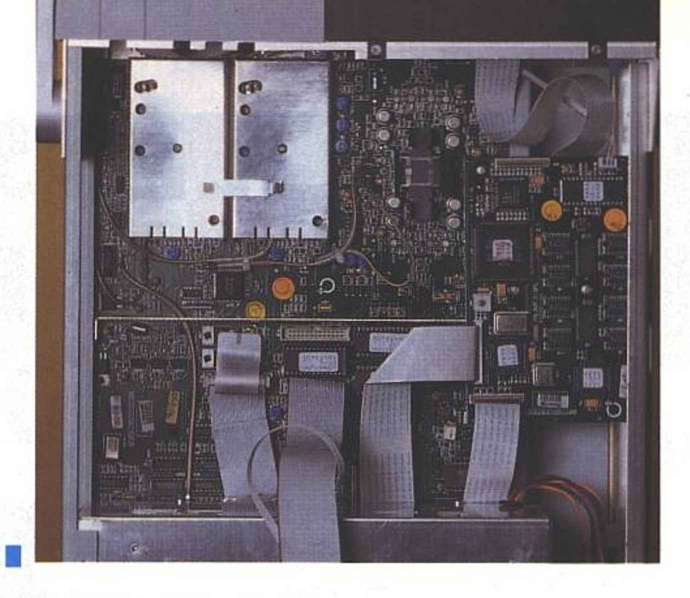
Un panneau de commandes fort bien conçu. Toutes les commandes principales d'un scope numérique sont accessibles d'un seul appui de touche, sans faire appel à des menus.







Le panneau arrière avec les connecteurs d'interface, l'entrée secteur et source d'énergie continue (fusible externe), et enfin les deux poussoirs de choix de palettes de couleur et d'activation d'un moniteur externe.



Une électronique et une réalisation irréprochables.

leurs différentes pour le fond, le graticule, les traces (les 2 voies plus la référence), les curseurs et le texte, c'est le bonheur !
De plus, Gould offre une sortie vidéo multifréquences, qui permet de visualiser les écrans sur un moniteur vidéo R, G, B analogique multisync (soit n'importe quel moniteur de PC actuel). Si ce choix est effectué - via un poussoir, situé en face arrière -, l'afficheur LCD est désactivé. Cette formule s'avère très intéressante à chaque fois que l'écran doit être regardé par plusieurs personnes, et c'est là une innovation qui augmente encore le confort d'exploitation du 500.
Formulons juste un petit regret à propos du système d'affichage : pourquoi ne peut-on pas régler le contraste et la luminosité du LCD ?
Côté interfaces, le 500 est là aussi bien doté, c'est d'ailleurs courant chez Gould. On trouve une interface IEE 488 et une RS423 en standard, et bien entendu, le connecteur sub D 15 broches pour la vidéo externe. Le 500 peut se commander à partir du jeu de commandes SCPI et fonctionne donc en entrées/sorties sur les deux types d'interfaces. On pourra donc l'inserrer dans un système d'acquisition-traitement, ou simplement, commander une imprimante externe, voire transferer les données sur un ordinateur. Comme toujours Gould propose en option, mais en interne au boîtier, son fameux traceur quatre couleurs à plumes, qui permet d'effectuer des recopies d'écrans instantanées, par simple appui sur la touche «Plot» du panneau de commandes. Une des palettes couleur parmi les huit offertes, correspond d'ailleurs à la sélection couleur du traceur.

Conception

Le 500 est un scope 2 x 200 MHz de bande passante analogique, 2 x 200 Méch/s au plan de l'acquisition. Comme pour le 475 (voir plus haut) l'échantillonnage aléatoire, en temps équivalent (ETS) permet d'obtenir une vitesse d'échantillonnage équivalente sur signaux répétitifs de 2 Géch/s et d'exploiter ainsi la pleine bande de 200 MHz (-3 dB) des voies d'entrées. De cette façon, on peut conserver le prédéclenchement (0 à 98 % d'un écran) sur les hautes vitesses de balayage, l'ETS étant d'ailleurs activé pour les vitesses au-delà de 100 ns/div. Le post-déclenchement est règlable de 20 ns à 5000 s, selon des incréments assujettis à la vitesse de balayage. Le 500 dispose du mode ROLL, défilement, avec détection de transitoires (≥1µs), ce qui est très pratique pour des signaux évoluant lentement dans le temps et bien évidemment de l'acquisition mono-coup.
Les caractéristiques générales étant identiques au 465 et 475 que nous avions déjà présentés de manière détaillée (n°532), nous ne nous étendrons pas plus sur ce sujet.
Rappelons simplement que sur ces appareils et sur le 500, l'acquisition se fait par CCD et non par convertisseurs flash, ce qui impose une profondeur mémoire de 501 points (mots de 8 bits) ; cela peut, dans certains cas, s'avérer un peu juste. Enfin l'appareil autorise la sauvegarde de trois voies, avec leur configuration d'acquisition, y compris la voie de référence, qui peut être rappelée à tout moment , pour comparaison.

Utilisation

Au plan utilisation, il faut tout d'abord saluer la simplicité d'emploi. Toutes les commandes principales d'un scope, fût-il numérique, sont accessibles depuis le panneau de commandes. Il n'est pas nécessaire d'entrer dans des menus, sauf pour des fonctions secondaires, par exemple rappeler le statut de configuration, entrer dans une procédure de calibration, etc...
Les menus sont, de toutes façons, à un seul niveau et les choix offerts sont sélectionnés par les touches numériques du bord droit de l'écran. Les réglages de position, sensibilité, base de temps, niveau et délai de déclenchement, de même que le positionnement des curseurs, s'opèrent par des leviers à incrémentation-décrémentation, d'utilisation naturelle et intuitive.

Dans tous les cas les actions effectuées sont rappelées à l'écran ou visualisées par voyants sur le panneau de commandes.

L'exploitation du 500 est tellement naturelle qu'on peut se passer de la notice, même lors d'une première prise en main.

Le 500 permet d'opérer toute une série de mesures automatiques (par menu) ou bien à l'aide des curseurs.
Citons :
- temps de montée, largeur d'impulsions, fréquence, période
- valeur crète, crète à crète, moyenne, RMS AC ou AC + DC (AC par rapport à la valeur moyenne)
- évaluation d'intégrales définies (selon les curseurs).
De plus, on peut affecter des coefficients scalaires à des traces ou à des produits de deux traces (pour évaluer des puissances).
Le mode persistance variable défini sur un temps ou un nombre de cycles met en exergue l'enveloppe sur une modulation ou la gigue temporelle (ou d'amplitude) dont les signaux sont affectés/
Le moyennage (de 2 à 256 acquisitions) permet d'extraire l'information utile d'un signal bruité ou encore, de lisser les fluctuations dues au système d'acquisition, pour opérer une mesure précise.
Enfin, différents filtres, six paramétrables, peuvent être appliqués au signal acquis et la fréquence de coupure dépend de la base de temps. L'appareil rappelant, bien sûr, les choix effectués.
Avec son alimentation tout terrain, continue et alternative (45 à 440 Hz) et son afficheur «non polluant», le 500 pourra être utilisé en embarqué dans une baie ou encore dans des environnements sévères, là où un autre scope (avec une haute tension) ne saurait être utilisé.
Signalons enfin, que Gould propose des sondes différentielles et des sondes actives (à FET) 500MHz et un boîtier de synchro TV-vidéo qui parachèvent son universalité d'exploitation.
Certes, on ne pourra pas l'utiliser sur le terrain, eu égard à sa masse (≅ 7 kg) et ses dimensions, mais il peut, par contre, s'adapter à toutes les situations.

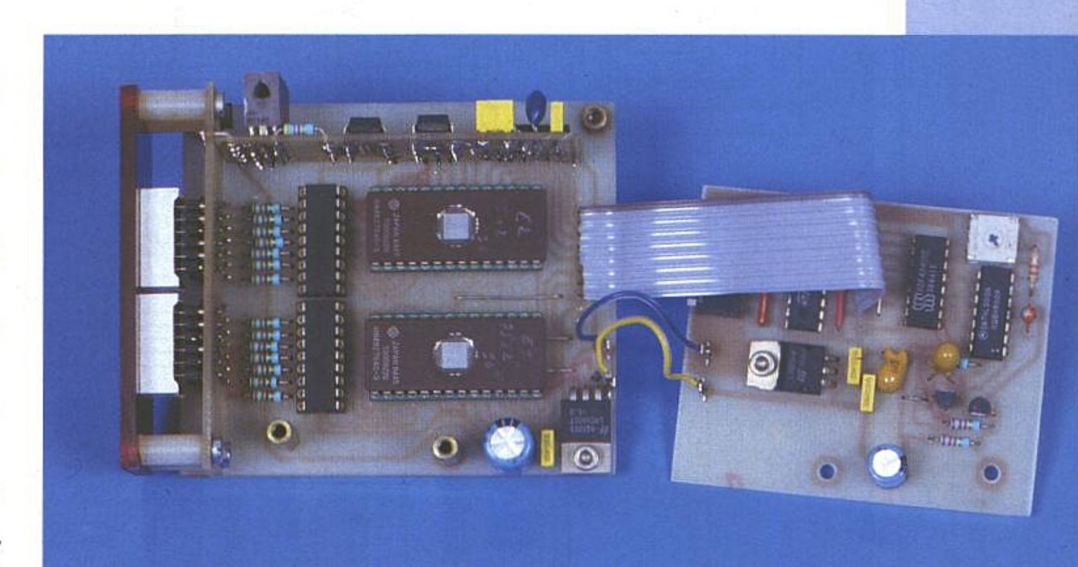
Conclusion

L'alliance d'une technologie éprouvée sur d'autres DSO de la gamme Gould, de l'écran couleur et d'une ergonomie remarquable, font du Gould 500 un appareil très bien placé dans le peloton des 200 MHz. Il est en outre proposé à un prix très correct : 34 000 F HT, offre de nombreuses fonctionnalités en standard, élément non négligeable, et bénéficie d'une garantie de cinq ans. Un bel outil dont on ne regrettera pas l'acquisition.

C. D.

Afficheur multiplexé à matrices de LED

Multiplexer un système d'affichage est devenu un principe courant, au point que l'usage des autres formules fasse désormais sourire. Pourtant si les avantages sont incontestables, les inconvénients sont aussi bien présents et quelques instants de réflexion doivent être réservés avant d'opter pour une telle méthode. La maquette proposée ici permettra de construire un mini-journal lumineux performant, accessoirement d'en isoler l'horloge 8 bits programmable (toujours utile à l'atelier), mais surtout de faire plus ample connaissance avec les pavés de 5 x 7 LED, pour les affecter au plus vite à diverses tâches.



Uu journal lumineux

Les fidèles lecteurs doivent se douter qu'il y a «anguille sous roche», car l'auteur n'est pas réputé pour être fanatique des gadgets.

Ils ont raison : pour une prochaine réalisation (originale et pour le moins inédite ..), le besoin de mettre en oeuvre des afficheurs 5 x 7 tels que LM-035VR, VRB ou MTAN2120AG, 4120A0 etc.., a imposé l'implantation d'une maquette qui s'est vite avérée déroutable en mini-journal lumineux, ou plus sérieusement en afficheur évolué (14 x 5), voire encore plus ambitieux.

Nous en exploiterons donc plus tard certaines particularités intéressantes, mais l'idée de «coucher» ces matrices, c'est-à-dire de les utiliser comme afficheurs de 7 fois 5 points mérite au moins un regard attentif.

La **figure 1** donne le brochage de ces types de matrices. Les anodes ont été

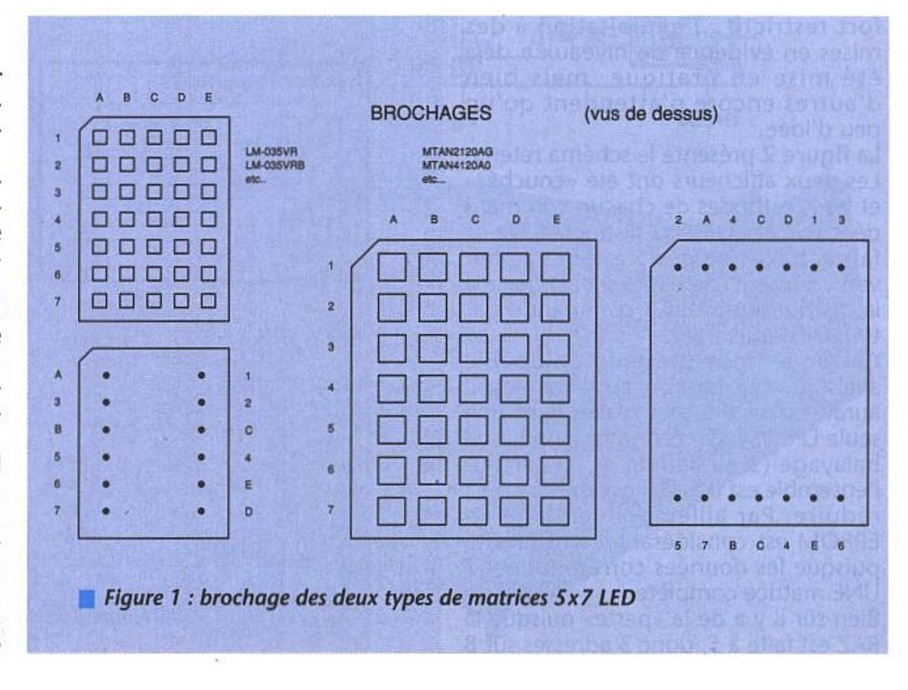


Figure 1 : brochage des deux types de matrices 5x7 LED



Figure 2 : schéma de la carte mère

identifiées de A à E et les cathodes de 1 à 7.
Chaque anode étant commune pour les 7 anodes , le multiplexage est alors incontournable.
On pourrait penser que de tels afficheurs sont réservés à des représentations alpha-numériques, mais ce serait fort restrictif : l'exploitation à des mises en évidence de niveaux a déja été mise en pratique, mais bien d'autres encore n'attendent qu'un peu d'idée.
La **figure 2** présente le schéma retenu. Les deux afficheurs ont été «couchés» et les 7 cathodes de chacun commandées par des EPROM distinctes. De ce fait le balayage des 5 anodes se fait verticalement (de haut en bas) grâce à la distribution de IC3 commandé par trois bits seulement.
Cette méthode présente un double avantage par rapport au système qui aurait consisté à tout placer dans une seule EPROM. On économise un bit de balayage (3 au lieu de 4), et surtout l'ensemble est très facile à étendre ou à réduire. Par ailleurs, le codage en EPROM est considérablement facilité puisque les données correspondent à UNE matrice complète.
Bien sûr il y a de la «perte» puisque la RAZ est faite à 5, donc 3 adresses sur 8

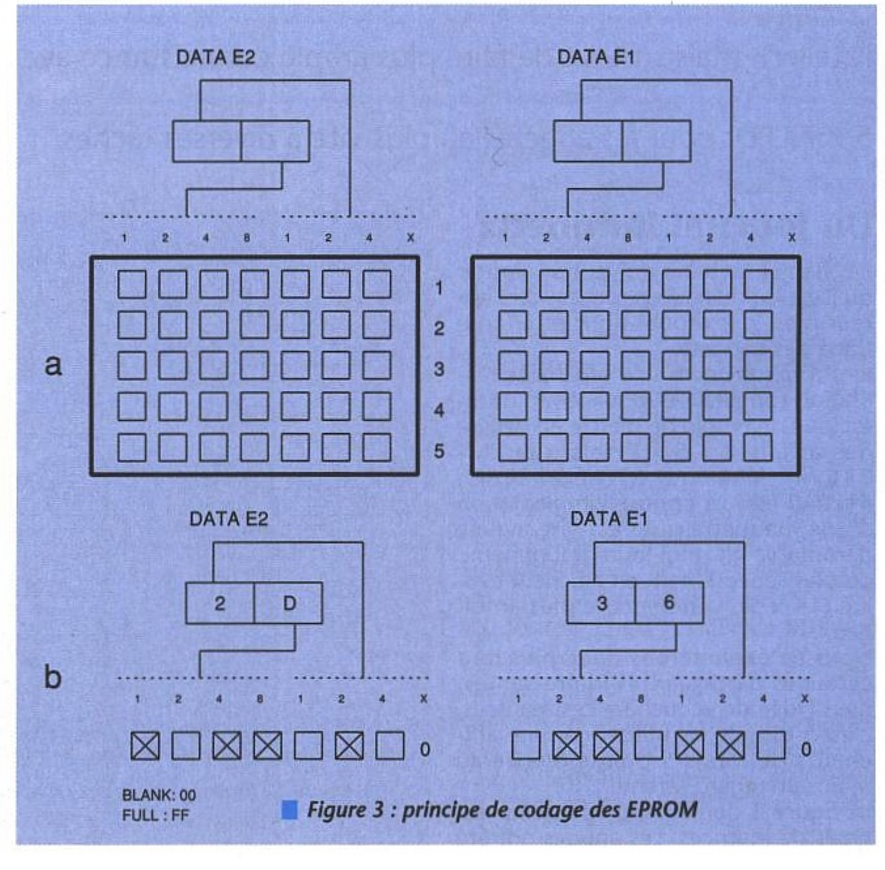


Figure 3 : principe de codage des EPROM

sont inutilisées, mais ce n'est pas catastrophique.

Avec les dix bits d'adresses (pour une 2764) il reste encore assez de place pour créer des animations d'environ 5 minutes avant rebouclage, à raison de 3 évènements par seconde. Ce n'est pas très rapide pour effectuer des flashes mais rien n'interdira de réduire la longueur du message ou de monter des 27128 sans autre modification que d'adresser A13.

L'alimentation des anodes - non régulée - est prélevée avant le régulateur 5 Volts nécessaire à la logique. Cette méthode présente l'inconvénient d'imposer au moins 8 Volts et un maximum de 12 (avant l'apparition d'images fantômes), laissant peu de marge pour baisser l'intensité générale. Il suffirait alors de couper une piste et de la distribuer avec une tension variable de 5 à 12 Volts pour obtenir un confort total. Nous n'avons pas jugé indispensable cette «complication», surtout pour une approche plus amusante qu'utile (en tant que journal lumineux) dans un labo d'électronicien. D'autres destinations sont nettement plus intéressantes car un tel matriçage permet de nombreuses combinaisons parfois fort plaisantes, si les données ne s'incrémentent pas mais sont conditionnées à des situations particulières.

La **figure 3** montre le principe de codage pour deux EPROM et la **figure 3a** est particulièrement réservée pour entrer vos propres messages : un petit morceau de papier calque sur lequel on dessine l'image souhaitée et il suffit alors de noter les données pour E1, E2 correspondant aux 5 passes du multiplexage. Par exemple, si vous vouliez écrire «tilt !», il faudrait inscrire 21, 27, 21, 01, 26 dans E1 et D1, C7, D1, D1, D6 dans E2.

Mais attention, cet exemple tient compte du fait que nous avons écarté AFF1 et AFF2 d'un pas sur notre maquette.

Traditionnellement, on colle côte à côte les matrices et il faudrait alors créer l'espace entre le «l» et le «t». Ici, il est fait «mécaniquement». Bien entendu, pour rapprocher AFF1 de AFF2 ce sera un jeu d'enfant pour qui le souhaiterait, et nous donnerons d'ailleurs une carte pour maxi-matrices sur laquelle la double implantation a été prévue.

Malgré (ou grâce à ?) cet écart, il a été possible d'écrire une petite animation sympa à l'occasion de la nouvelle année. Les dumps pour E1 et E2 sont donnés **figure 4**. Les codes inscrits dans la colonne U sont peu parlants. En fait, il s'agit de deux petites flèches, l'une partant de la gauche, l'autre de la droite, qui avancent jusqu'à se toucher pour écrire «1994» avant de repartir en arrière. La boucle est faite de telle sorte que le stade -1 des flèches se raccorde avec -2, créant de ce fait un mouvement continu.

On remarquera que 1994 a été écrit trois fois de suite afin de se fixer au milieu du mouvement. Ces quelques données, vite saisies, permettront de se faire une idée précise des possibilités du système et d'en tirer les lois fondamentales avant de s'engager dans un cycle plus long.

REALISATION

La réalisation de cet ensemble fait appel à plusieurs cartes. La première **figure 5** regroupe l'horloge et les commandes d'anodes. La seconde **figure 6** sert de carte mère et porte les EPROM, les buffers de cathodes, ainsi que la régulation 5 Volts. Pour la face avant, deux cartes au choix totalement compatibles sont proposées (en double face). La **figure 7** prévoit de porter deux petits afficheurs de type LM-035 tels que ceux placés sur la maquette assemblée. La **figure 8** est, quant à elle, destinée aux modèles supérieurs avec la double implantation permettant ou non d'écarter AFF1 et AFF2.

Est-il utile de préciser que sur les figures 7 et 8 la LED noircie correspond au point repère des afficheurs ?

Tel quel, ce module est en mesure de dessiner une grande variété de figures ou signes, pour peu que les EPROM soient correctement chargées et que des mots d'adresse arrivent sur DATA A0/A9. Pour une utilisation en tant que décodeur, tout est en place mais si on souhaite arriver jusqu'au journal lumineux, il manque une horloge pour incrémenter automatiquement les adresses.

ADR	E2	E1	U	ADR	E2	E1	U
00 =	00	00		40 =	74	17	
0 1 =	00	00		4 1 =	56	55	
0 2 =	01	40	-2	4 2 =	74	77	94
0 3 =	00	00		4 3 =	44	44	
0 4 =	00	00		4 4 =	74	47	
0 5 =	FF	FF		4 5 =	FF	FF	
0 6 =	FF	FF		4 6 =	FF	FF	
0 7 =	FF	FF		4 7 =	FF	FF	
0 8 =	00	00		4 8 =	74	17	
0 9 =	01	40		4 9 =	56	55	
0 A =	02	20	-1	4 A =	74	77	94
0 B =	01	40		4 B =	44	44	
0 C =	00	00		4 C =	74	47	
0 D =	FF	FF		4 D =	FF	FF	
0 E =	FF	FF		4 E =	FF	FF	
0 F =	FF	FF		4 F =	FF	FF	
10 =	01	40		50 =	10	04	
1 1 =	02	20		5 1 =	20	02	
1 2 =	04	10	0	5 2 =	40	01	4
1 3 =	02	20		5 3 =	20	02	
1 4 =	01	40		5 4 =	10	04	
1 5 =	FF	FF		5 5 =	FF	FF	
1 6 =	FF	FF		5 6 =	FF	FF	
1 7 =	FF	FF		5 7 =	FF	FF	
1 8 =	02	20		5 8 =	08	08	
1 9 =	04	10		5 9 =	10	04	
1 A =	08	08	1	5 A =	20	02	3
1 B =	04	10		5 B =	10	04	
1 C =	02	20		5 C =	08	08	
1 D =	FF	FF		5 D =	FF	FF	
1 E =	FF	FF		5 E =	FF	FF	
1 F =	FF	FF		5 F =	FF	FF	
20 =	04	10		60 =	04	10	
2 1 =	08	08		6 1 =	08	08	
2 2 =	10	04	2	6 2 =	10	04	2
2 3 =	08	08		6 3 =	08	08	
2 4 =	04	10		6 4 =	04	10	
2 5 =	FF	FF		6 5 =	FF	FF	
2 6 =	FF	FF		6 6 =	FF	FF	
2 7 =	FF	FF		6 7 =	FF	FF	
2 8 =	08	08		6 8 =	02	20	
2 9 =	10	04		6 9 =	04	10	
2 A =	20	02	3	6 A =	08	08	1
2 B =	10	04		6 B =	04	10	
2 C =	08	08		6 C =	02	20	
2 D =	FF	FF		6 D =	FF	FF	
2 E =	FF	FF		6 E =	FF	FF	
2 F =	FF	FF		6 F =	FF	FF	
30 =	10	04		70 =	01	40	
3 1 =	20	02		7 1 =	02	20	
3 2 =	40	01	4	7 2 =	04	10	0
3 3 =	20	02		7 3 =	02	20	
3 4 =	10	04		7 4 =	01	40	
3 5 =	FF	FF		7 5 =	FF	FF	
3 6 =	FF	FF		7 6 =	FF	FF	
3 7 =	FF	FF		7 7 =	FF	FF	
3 8 =	74	17		7 8 =	00	00	
3 9 =	56	55		7 9 =	01	40	
3 A =	74	77	94	7 A =	02	20	-1
3 B =	44	44		7 B =	01	40	
3 C =	74	47		7 C =	00	00	
3 D =	FF	FF		7 D =	FF	FF	
3 E =	FF	FF		7 E =	FF	FF	
3 F =	FF	FF		7 F =	FF	FF	

Figure 4 : dump d'essai

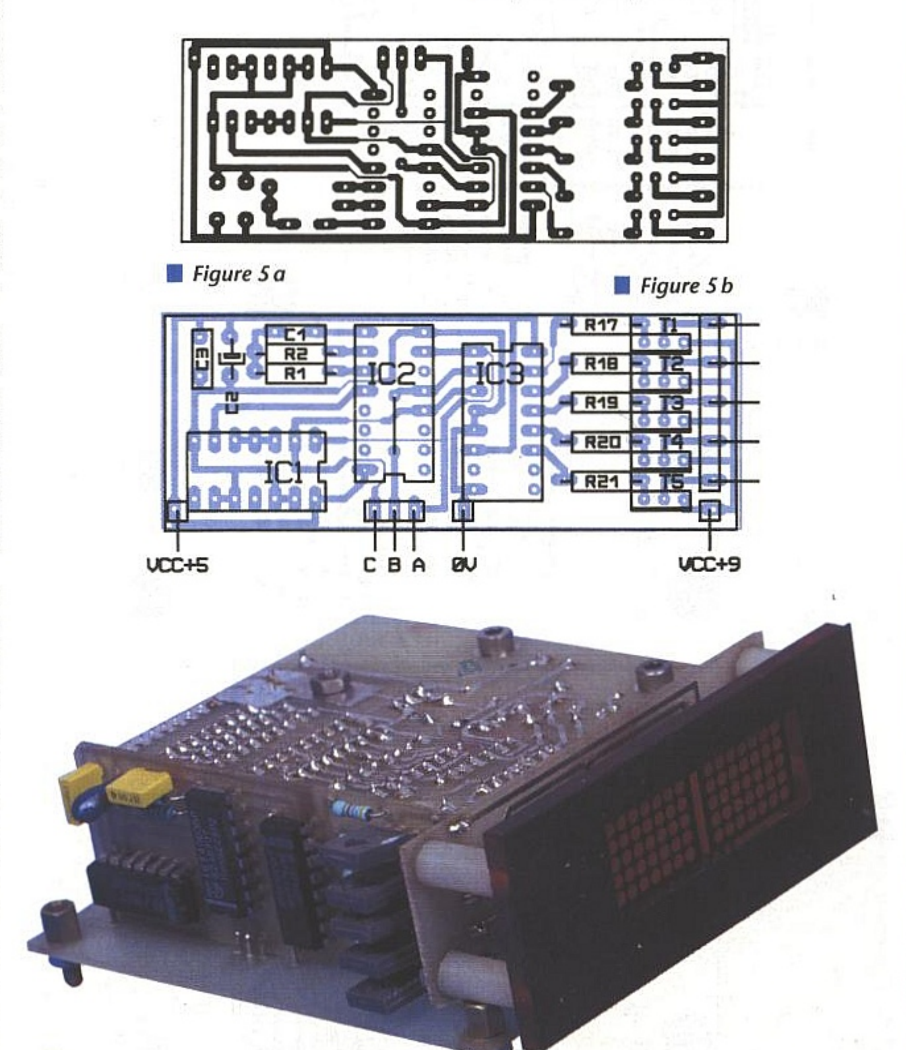
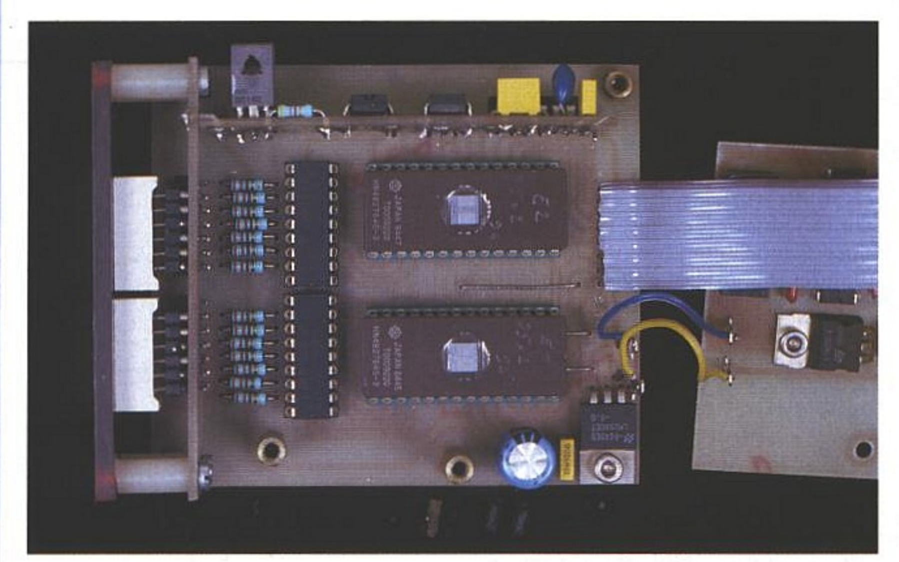


Figure 5 a

Figure 5 b





En voici une proposée à la **figure 9** et qui devrait convenir au moins dans un premier temps : elle n'est prévue que pour 8 bits mais avec une sélection de RAZ. IC3 vérifie l'égalité P (sorties du 4040) = Q (codage par DSW1). Quand cette dernière est reconnue, une inversion dans IC1d remet IC2 à zéro et le cycle continue. Le couple R4/C6 force l'ensemble à partir au début du journal à la mise sous tension.

La limite à 8 bits serait très facile à repousser puisque IC2 garde 4 sorties en réserve. Il suffirait, par exemple, de récupérer une entrée P pour l'affecter à une autre division d'horloge, voire simplifier encore la carte en supprimant tout système de décodage par IC3 et également RG1. Ce dernier n'a été implanté, comme on peut le voir **figure 10** que pour donner une totale

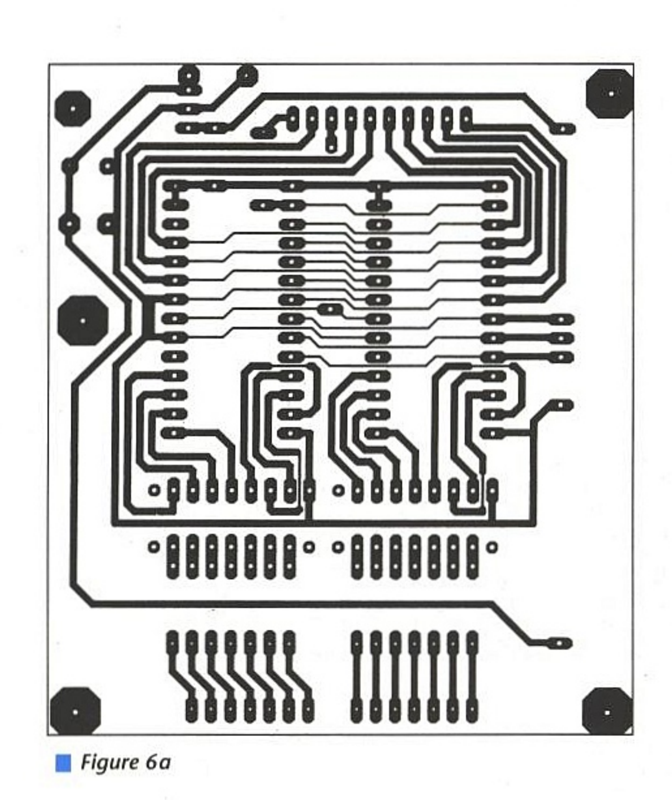


Figure 6a

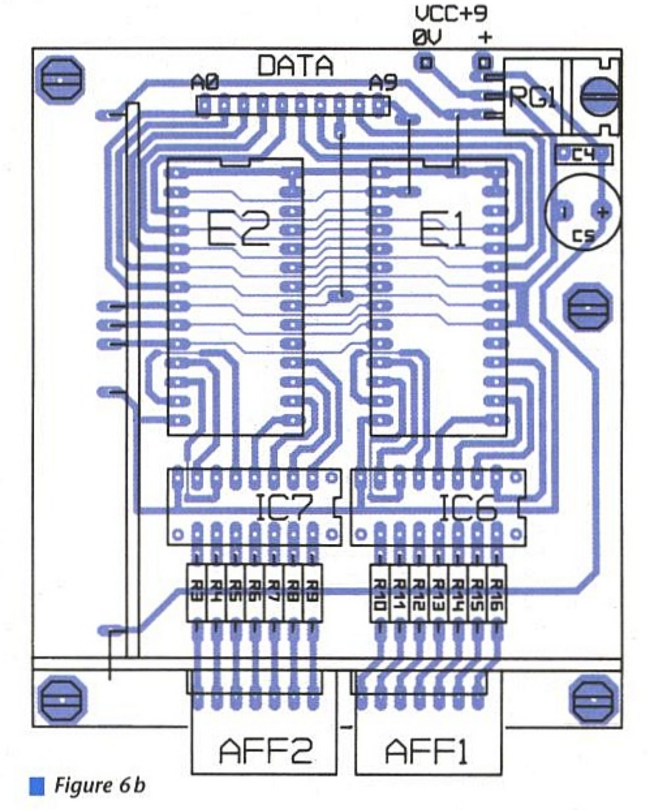


Figure 6b

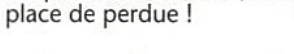
Figure 7a

Figure 7b

Figure 7c

autonomie au module, lequel sera parfois bien pratique à l'atelier pour le développement d'autres études.

La fixation de cette carte à l'assemblage précédent est assuré par deux vis et deux colonnettes de 20 mm. Comme on peut le constater, il n'y a pas de place de perdue !

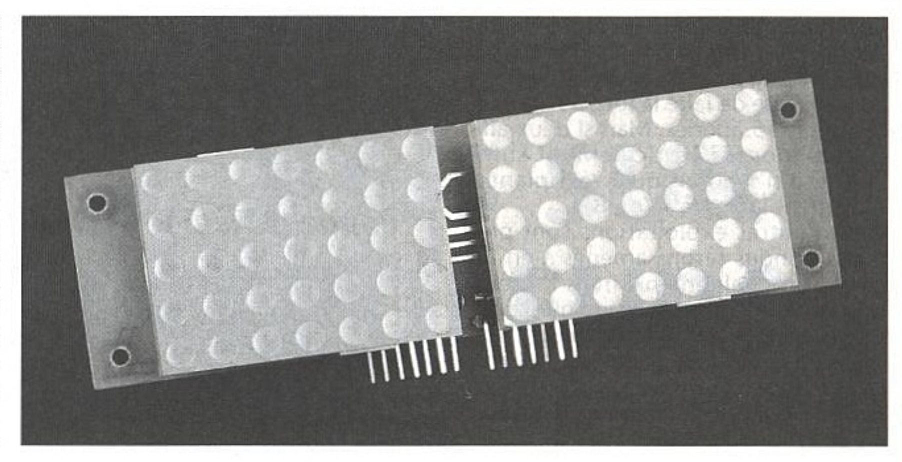


Mise en route

Il ne devrait y avoir aucun problème pour faire fonctionner l'ensemble, au besoin avec des EPROM vierges si on ne se lasse pas de voir les 70 LED allumées en permanence (prévoir environ 350 mA pour ce maximum). Il existe une méthode ne faisant pas appel à des EPROM, pour constater le bon fonctionnement du premier assemblage : porter provisoirement à 0 V les broches 10 de IC7 et IC6. Toutes les LED doivent s'allumer. Placer alors un condensateur de 100 nF en parallèle sur C1 pour constater les effets du mul-



tiplexage au ralenti. Il sera intéressant d'observer les résultats obtenus dans ces conditions avec, par exemple, des EPROM (ou des RAM sauvegardées par piles -ERP n° 531-) chargées du petit programme donné figure 4, et dont la cohérence n'est plus du tout évidente. Avant de lancer le système complet, il faudra - si on se contente de 8 bits d'adresses ou moins - porter DATA A8/A9 à zéro, par un petit fil soudé sous la carte et coder correctement la RAZ avec DSW1. Dans notre cas, tous les switches sont à zéro, sauf le cinquième (compté depuis le bord de la carte), afin de faire la RAZ à 16.
Si on n'a pas oublié de rendre libres les broches 10 de IC7 et IC6, l'ensemble n'attend plus que le codage de talents artistiques.



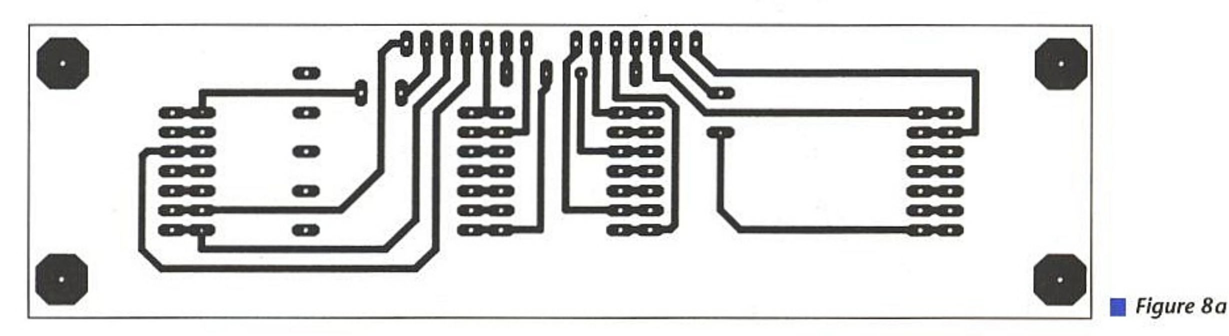


Figure 8a

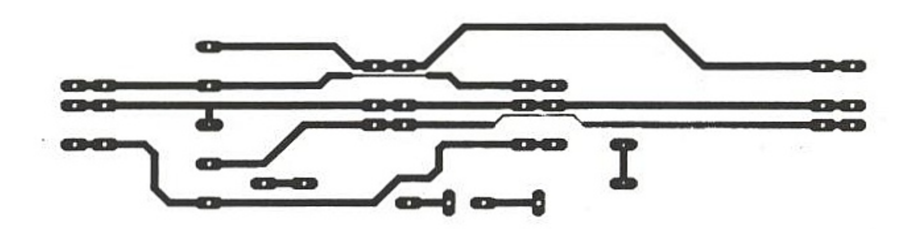


Figure 8b

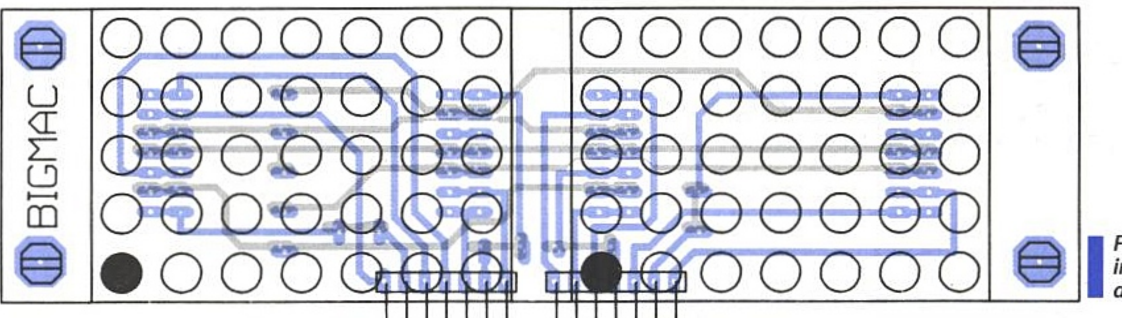
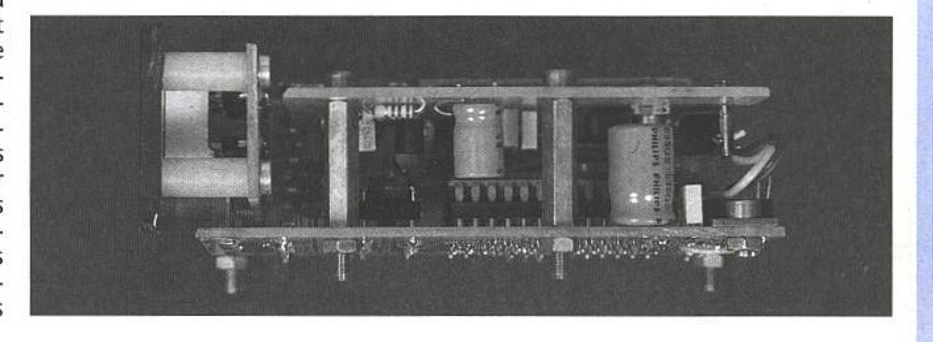


Figure 8c : implantation afficheur géant

Quelques idées

Outre un journal lumineux, de nombreuses applications peuvent exploiter une telle structure. Montée avec la carte d'afficheur géant, elle pourrait servir de compteur de temps dans une salle de jeux, au prix de quelques modifications mineures, mais aussi d'afficheur de score (ping-pong, ...) en rendant indépendantes les adresses des EPROM et en les commandant par exemple par des roues codeuses (8 bits suffiraient par score, idem pour un affichage hexa). Il ne faut en effet pas perdre de vue que ces matrices existent en deux couleurs et qu'il est très facile d'inscrire deux chiffres + espace, voire point décimal, par élément.
Chaque digit occupe alors une mini-matrice de 5 x 3, ce qui est tout à fait satisfaisant pour afficher des chiffres, certaines lettres de l'alphabet, mais inclure également des signes tels que +, -, =, :, /, <, >, etc ...

Si on est prêt à s'engager dans des modifications plus profondes que le simple ajout d'une paire de matrices supplémentaire, la commande de trois matrices verticales serait envisageable sans tout redessiner : les 16 données des deux EPROM pourraient piloter cette fois les anodes, le balayage de





l'horloge sélectionnant alors les cathodes. Remplacer T1 à T15 par un ULN2803 ne poserait aucun problème, pas plus que de faire la RAZ à 7, ni bufériser les 15 anodes. Mais si deux afficheurs montés verticalement suffisaient, il n'y aurait qu'à réimplanter seulement la figure 7 (ou 8).
Bien d'autres exploitations sont permises et nous serons amenés à en reparler prochainement, mais l'intérêt majeur du module de base pour l'électronicien est à notre avis de pouvoir mélanger des signes et des chiffres, sans imposer l'implantation d'afficheurs dédiés à ces derniers. De plus, en convenant par exemple de dessiner un petit chapeau au dessus d'un signe + ou - afin de signaler l'exposant, on peut obtenir des résultats comme 2,1 E +9, avec seulement deux matrices.

CONCLUSION

Ce petit montage peu coûteux, de faible encombrement (il entre dans un rack 19" 1U), très facile à construire, gagne à être vu !

Jean ALARY.

NOMENCLATURE

Résistances
R1 = 1 MΩ
R2 = 47 kΩ
R3 à R16 = 330 Ω
R17 à R21 = 4,7 kΩ

Condensateurs
C1 = 1,5 nF
C2 = 10 µF 63V VERTICAL
C3 = C4 = 100 nF MILFEUIL
C5 = 220 µF 25V VERTICAL

Semiconducteurs
IC1 = 74LS00
IC2 = 4060
IC3 = 74LS138
IC4 = IC5 = 2764
IC6 = IC7 = ULN2803
RG1 = 7805
T1 à T5 = BD140

Divers
AFF1 = AFF2 = LM-035XXX OU MAN 2120AG ETC..
(VOIR TEXTE)

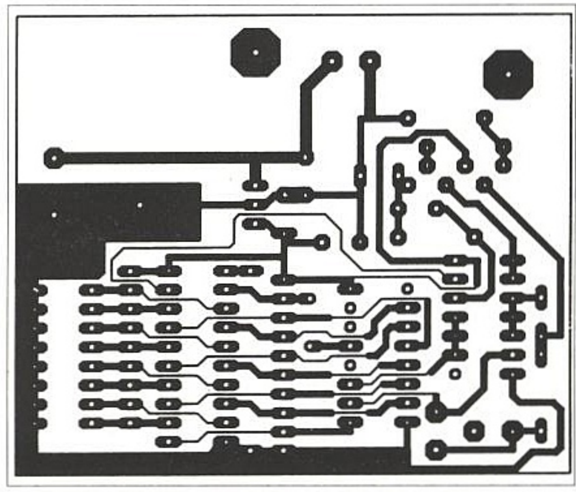
HORLOGE

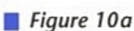
Résistances:
R1 = R2 = 2,2 kΩ
R3 = 1,2 kΩ
R4 = 10 kΩ
RP1 = 8 FOIS 4,7 kΩ
AJ1 = 220 kΩ PIHER OU RADIOHM

Condensateurs
C1 = 1 µF TANTALE
C2 = C3 = 100 nF MILFEUIL
C4 = 220 µF 25V VERTICAL
C5 = C6 = 10 µF 63V VERTICAL

Semiconducteurs
IC1 = 74LS00
IC2 = 4040
IC3 = 74LS688
RG1 = 7805
T1 = T2 = BC547

Divers
DSW1 = DIPSWITCHES 1 À 8




Figure 10a

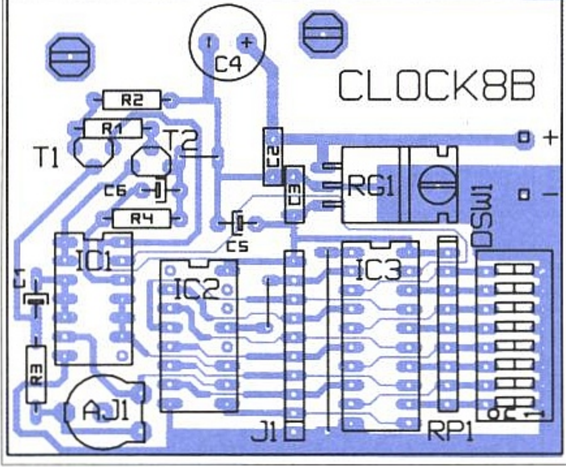


Figure 10b

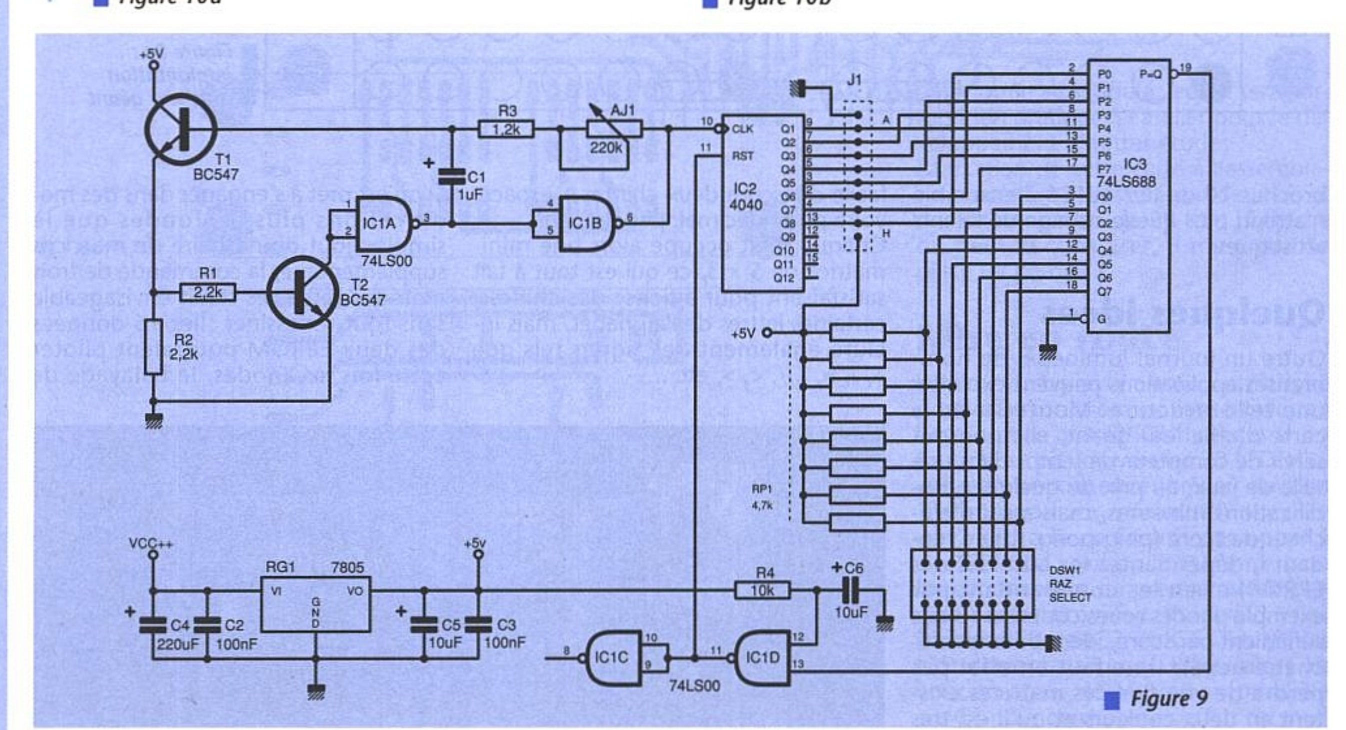


Figure 9

Opérations arithmétiques sur microcontroleurs 8 bits

```
; Multiplication 16 X 16 de R6:R7 X R4:R5
; résultat 32 bits dans R4:R5:R6:R7, R0 est utilisé, R1, R2, R3 inchangés
; Multiplicande X multiplicateur MSBM:LSBM X MSBm:LSBm
;        MSBM:LSBM (R6:R7)
;  X     MSBm:LSBm (R4:R5)
; ________________
;        LSBMxLSBm      (MSB1:LSB1)   RES1 =                    LSB1
;     MSBMxLSBm         (MSB2:LSB2)   RES2 =   MSB1+LSB2+LSB3
;     LSBmxMSBm         (MSB3:LSB3)   RES3 =   MSB2+MSB3+LSB4+retenue
;  MSBMxMSBm            (MSB4:LSB4)   RES4 = MSB4+retenue
; ________________
;  RES4:RES3:RES2:RES1
; Taille de MUL16 : 41 octets

MUL16:  MOV   A,R7        ; LSBM multiplicande
        MOV   R0,A        ; sauve dans R0
        MOV   B,R5        ; LSBm multiplicateur
        MUL   AB          ; MSB1:LSB1 = B:A = LSBM X LSBm
        MOV   R7,A        ; sauve le RES1
        MOV   A,R5        ; LSBm multiplicateur
        XCH   A,B         ; dans B, dans A le MSB1
        XCH   A,R6        ; sauve dans R6, dans A MSBM multiplicande
        MOV   R1,A        ; sauve MSBM
        MUL   AB          ; MSB2:LSB2 = B:A = MSBM X LSBm
        ADD   A,R6        ; MSB1 + LSB2
        MOV   R6,A        ; RES2 = MSB1 + LSB2
; les trois lignes suivantes ne sont nécessaires que pour un résultat 32 bits
        MOV   A,B         ; MSB2
        ADDC  A,#0        ; MSB2 + retenue partielle de RES2
; FF X FF=FE01, la retenue additionnée à MSB2 l'amène au maximum à FE + 1 = FF
        MOV   R5,A        ; RES3 = MSB2 (inutile si résultat sur 16 bits)
        MOV   A,R4        ; MSBm multiplicateur
        MOV   B,R0        ; LSBM multiplicande
        MUL   AB          ; MSB3:LSB3 = B:A = MSBm X LSBM
        ADD   A,R6        ; RES2 = RES2 + LSB3
        MOV   R6,A        ; sauve RES2 définitif
; arrêt ici si résultat sur 16 bit seul désiré dans R6:R7
        MOV   A,B         ; MSB3
        ADDC  A,R5        ; MSB2 + MSB3 + retenue partielle
        MOV   R5,A        ; sauve RES3 temporaire
        CLR   A
        RLC   A           ; prend la retenue de RES3
        XCH   A,R4        ; échange avec MSBm (sauve RES4)
        MOV   B,R1        ; MSBM
        MUL   AB          ; MSB4:LSB4 = B:A = MSBM X MSBm
        ADD   A,R5        ; LSB4 + RES3
        MOV   R5,A        ; RES3 = retenue + MSB2 + MSB3 + LSB4
        MOV   A,B         ; MSB4
        ADDC  A,R4        ; MSB4 + retenue(s)
        MOV   R4,A        ; sauve MSB4
; résultat dans R4:R5:R6:R7
        RET
```

■ *Listing multiplication 16x16*

Les opérations arithmétiques sur les microprocesseurs sont souvent limitées aux opérations sur 8 bits. Cette précision est souvent insuffisante et il est nécessaire de créer ses sous-programmes pour faire des opérations avec une précision supérieure.

Les sous-programmes d'addition et de soustraction ne posent pas de problème, par contre la multiplication et la division sont plus délicates.

Dans 90% des applications, une précision de 16 bits est suffisante, ce qui nécessite des multiplications de 16x16 avec résultat sur 32 bits et des divisions 32/32 avec un résultat sur 16 ou 32 bits. Quand on dispose d'une multiplication 8x8 (cas du 8051, 68HC05, 68HC11), la multiplication multiprécision s'effectue comme les multiplications décimales classiques en calculant des produits partiels puis en additionnant ceux-ci pour obtenir le résultat. Au contraire de la multiplication, la présence de division 8 bits dans le microprocesseur ne simplifie pas le calcul de la division multiprécision. On est obligé, comme dans le cas de la divi-






```
Division de 732 par 23

/ 23 | 732
   7 | 320
/ 23 | ─┘↑      7/23 = 0
  73 | 203
  23 | ─┘↑     73/23 = 3
   4 | 203
  42 | 031
/ 23 | ─┘↑     42/23 = 1
  19 | résultat 21 reste 19
```

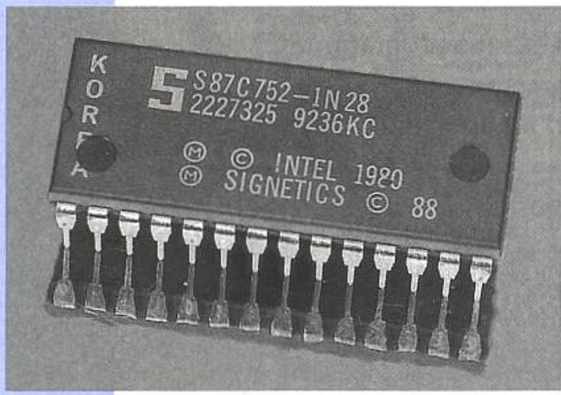
Figure 1

sion décimale classique de faire des soustractions successives pour arriver au résultat. Pour optimiser le calcul celui-ci est effectué d'une manière non conventionnelle, la **figure 1** explicite l'algorithme utilisé en l'appliquant à une division décimale «classique».

Dans le cas d'opérations signées, il faudra au préalable rendre les arguments positifs avant d'effectuer les opérations puis inverser le résultat si nécessaire. On pourra se passer de ces inversions si on effectue une multiplication 16x16 avec un résultat sur 16 bits. Dans ce cas les 16 bits de poids faible du résultat sont valides même si l'opération est signée. Nous verrons prochainement comment utiliser ses sous-programmes pour réaliser d'autres fonctions (racine carrée, sinus, arc tangente ...)

Les listings fournis donnent deux exemples, une multiplication 16x16 et une division par 32 en assembleur AS1 que l'on retrouvera sur le serveur (3615 ERP) avec le code objet correspondant.

J.L. VERN




```
; Division 32 bits de ACCU32 par R4:R5:R6:R7. Le résultat est dans ACCU32
; et le reste de la division dans R0:R1:R2:R3. R4:R5:R6:R7 sont inchangés,
; B est modifié et vaut 0 en sortie de la division. ACCU32 est constitué de
; 4 octets ACCU32+0:ACCU32+1:ACCU32+2:ACCU32+3 (ACCU32+0 est le MSB)
; La division par 0 donne pour résultat FFFFH.
; Taille de div32 : 67 octets
; temps d'execution : 7 + ( 35 + [11] ) X 32 + 4
; soit dans le pire cas (FFFFH / 1) : 46 X 32 + 11 = 1483 cycles
; Dans certains cas, on est sûr de n'avoir un résultat que sur 16 bits et on
; peut modifier le programme pour n'effectuer que 16 décalages et donc diviser
; le temps par deux (par exemple quand le résultat est issu d'une règle de 3 de
; type Y = X * n / p avec p > n). Dans ce cas, on initialisera la division avec
; le numérateur dans R2:R3:ACCU32+0:ACCU32+1, on supprimera l'initialisation
; de R2 et R3 à 0, et on chargera B avec 16 au lieu de 32.

ACCU32  EQU     8H              ; registre 32 bits externe

DIV32:  CLR     A               ; initialise le MSB du numérateur
        MOV     R0,A
        MOV     R1,A
        MOV     R2,A            ; à supprimer si on est sur d'avoir un
        MOV     R3,A            ; résultat sur 16 bits (voir en en-tête)
        MOV     B,#32           ; compteur de décalage
;       7 cycles
DIV320: CLR     C               ; multiplie le numérateur par 2 et laisse la
        MOV     A,ACCU32+3      ; place pour le résultat (voir plus bas)
        RLC     A
        MOV     ACCU32+3,A
        MOV     A,ACCU32+2
        RLC     A
        MOV     ACCU32+2,A
        MOV     A,ACCU32+1
        RLC     A
        MOV     ACCU32+1,A
        MOV     A,ACCU32+0
        RLC     A
        MOV     ACCU32+0,A

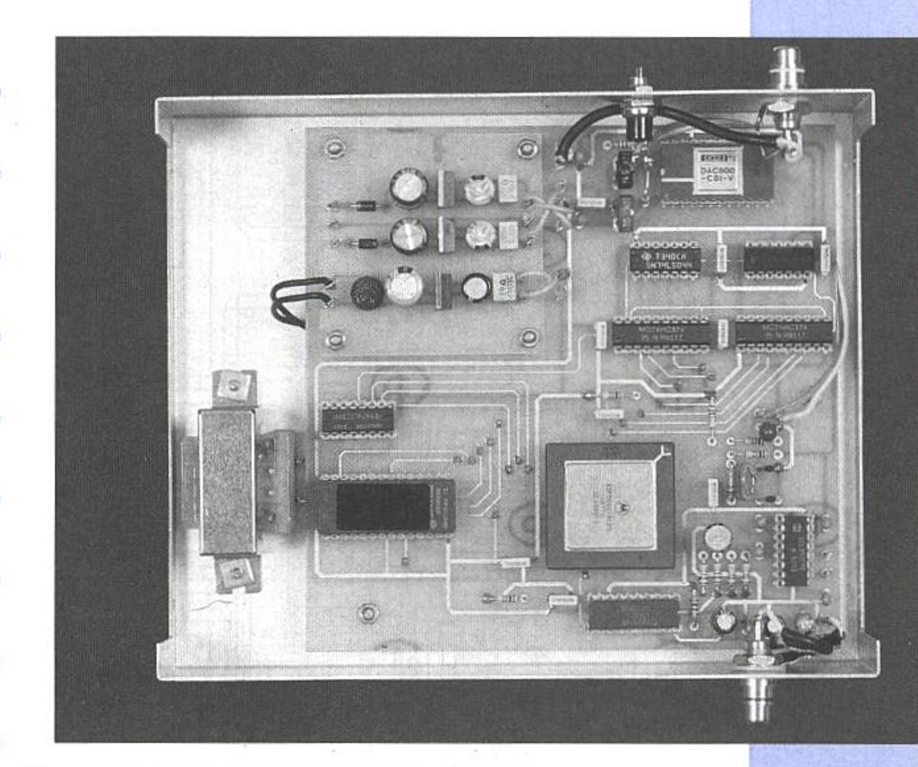
        MOV     A,R3            ; et pousse les bits dans R0:R1:R2:R3 <- C
        RLC     A
        MOV     R3,A            ; Dans une division sur papier, le numérateur
        MOV     A,R2            ; ne "bouge pas" et c'est le dénominateur qui
        RLC     A               ; est divisé par 2 (ou par 10 si on est en
        MOV     R2,A            ; en base 10). Ici, c'est le numérateur qui
        MOV     A,R1            ; "bouge" et est multiplié par 2 et le
        RLC     A               ; dénominateur reste fixe. On pourrait faire
        MOV     R1,A            ; les divisions sur papier exactement de la
        MOV     A,R0            ; même manière.
        RLC     A
        MOV     R0,A

        MOV     A,R3            ; compare le numérateur et le dénominateur
        SUBB    A,R7            ; la retenue est propagée
        MOV     A,R2            ; vers le MSB
        SUBB    A,R6            ; (une manière de comparer sur le 8051 est de
        MOV     A,R1            ; faire une soustraction et de tester C.
        SUBB    A,R5            ; Ici la comparaison est effectuée sur deux
        MOV     A,R0            ; mots de 32 bits : R0:R1:R2:R3 et R4:R5:R6:R7)
        SUBB    A,R4
        JC      DIV321          ; dénominateur > numérateur, résultat = 0
        35 cycles
; dénominateur <= numérateur, effectue la soustraction et résultat = 1
        MOV     R0,A            ; sauve le nouveau MSB du numérateur
        MOV     A,R3            ; recalcule la soustraction
        SUBB    A,R7            ; numérateur - dénominateur
        MOV     R3,A            ; en sauvant cette fois le résultat
        MOV     A,R2            ; (Les bits à droite de la partie qui sert à la
        SUBB    A,R6            ; comparaison du numérateur ne sont pas
        MOV     R2,A            ; affectés par la soustraction. Dans une
        MOV     A,R1            ; division effectuée sur papier, on complète de
        SUBB    A,R5            ; manière sous-entendue le dénominateur avec
        MOV     R1,A            ; des zéros, il en est de même ici)
; le numérateur était plus grand que le dénominateur, un 1 est donc poussé dans
; le résultat. Celui-ci prend place dans la place laissée libre par le
; numérateur lorsqu'il est décalé. A la fin de la division, le résultat occupe
; donc entièrement la place qui était prise initialement par le numérateur. Le
; décalage du résultat et du numérateur s'effectue donc en une seule même
; opération.
        INC     ACCU32+3        ; en fait met un 1 dans le LSB (voir au dessus)
;       11 cycles
DIV321: DJNZ    B,DIV320        ; passe ainsi les 32 bits
        RET
;       4 cycles
```



Un analyseur spectral numérique à DSP56001

L'importante étude des DSP's publiée en 93 s'est attachée à décrire de manière exhaustive les DSP's les plus courants et accessibles sur le marché des composants. Nous sommes en mesure maintenant d'aborder des études les mettant en œuvre. Celle proposée dans cet article est relative aux transformées de Fourier et de Hartley discrètes glissantes implantées sur le processeur DSP56001 Motorola. Cette étude va permettre aux lecteurs d'Électronique Radio Plans de réaliser un analyseur spectral numérique temps réel après avoir développé une carte électronique d'une conception relativement simple.



La carte électronique

L'application que nous proposons repose sur l'utilisation des ressources internes du processeur DSP56001, en particulier ses deux champs mémoires intégrés et son interface série synchrone SSI. La carte électronique qui en résulte est d'une grande simplicité et sa réalisation ne présente pas de difficulté notable. D'autre part, ses domaines d'applications sont importants, on peut citer par exemple, le filtrage numérique, le filtrage adaptatif ou encore l'analyse spectrale classique ou paramétrique. Le schéma électrique de la carte est présenté sur le **figure 1.**

Sa conception permet d'obtenir un système de traitement numérique complet et minimum, composé du processeur DSP56001 et d'un convertisseur A/N et N/A. On notera également la présence d'une liaison série RS232 (MAX232A) non exploitée dans l'application proposée mais indispensable pour des études à venir, notamment pour la communication avec un micro-ordinateur IBM-PC.

Le convertisseur analogique-numérique

Le signal analogique d'entrée dont l'amplitude crête à crête doit rester inférieure à 4 volts est échantillonné par le convertisseur DSP56ADC16 de Motorola. Il s'agit d'un convertisseur à transmission série de 16 bits de résolution dans la plage de fréquences d'échantillonnage inférieures à 100 kHz et de 12 bits jusque 400 kHz. Il présente l'avantage d'être compatible avec l'interface série synchrone SSI du DSP56001 ce qui simplifie considérablement son câblage. Sa technique de conversion est celle dite «Sigma-Delta», qui permet, grâce au suréchantillonnage du signal et aux filtres numériques intégrés, d'exclure de la chaîne d'acquisition le bloqueur et le filtre antirepliement. La fréquence d'échantillonnage du signal d'entrée est égale à la fréquence de l'horloge de la sortie «SCK» du processeur, divisée par 128. Elle peut être facilement modifiée par logiciel, grâce à un compteur programmable par le registre de contrôle CRA à l'adresse x:$FFEC de l'interface SSI. Les 16 bits de l'échantillon quantifié sont transmis en série sur la sortie «SD0» du DSP56ADC16 en synchronisme avec les signaux «SC0» et «FS0». A la suite de cette transmission, la mise à 1 du bit b7 du registre d'état de SSI, noté SSISR/TSR à l'adresse x:$FFEE, indique la présence de la valeur de l'échantillon dans le registre de donnée RX/TX d'adresse x:$FFEF. Les 16 bits de l'échantillon sont positionnés sur les 16 bits de



Figure 1

poids fort du mot de 24 bits, de d23 à d8 où d23 est le bit de signe. Le gain de conversion est égale à 0,5, c'est à dire qu'aux tensions extrêmes de +2V et -2V , correspondent respectivement les valeurs numériques 0,9999 et -1,0. Il faudra tenir compte de cette atténuation pour retrouver, après les traitements numériques, les bonnes amplitudes du signal de sortie.

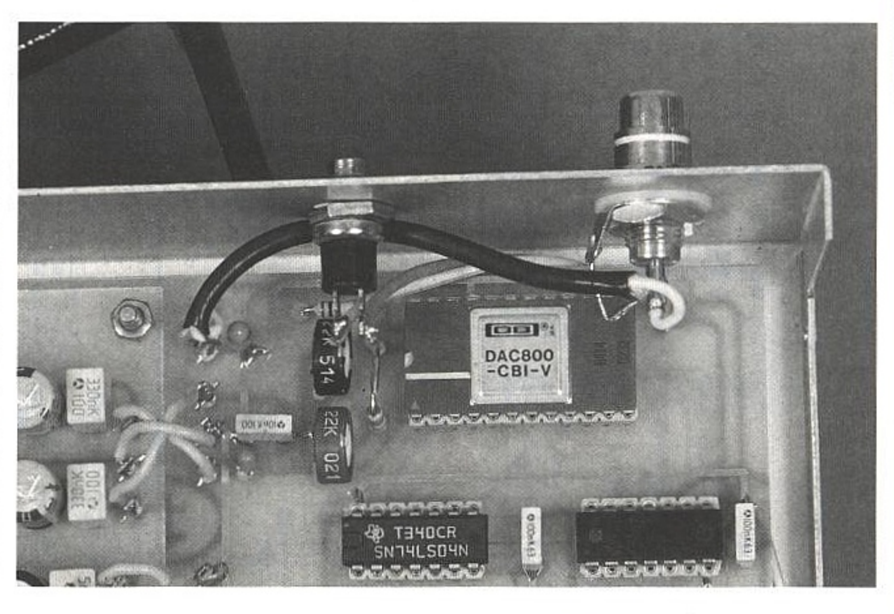
Le convertisseur numérique-analogique

Pour visualiser le résultat des traitements numériques réalisés par le DSP56001, nous avons choisi, toujours dans un souci de simplification, de convertir le signal numérique en un signal analogique. Cette approche permet dans notre application, l'affichage du spectre sur un oscilloscope et pour des applications à venir de délivrer un signal électrique exploitable. Le convertisseur N/A utilisé est le DAC800 de Burr Brown de 12 bits, câblé pour convertir les valeurs numériques en virgule fixe au format complément à 2. Les 12 bits de poids fort de la donnée numérique délivrée par le processeur sont dans un premier temps mémorisés dans deux bascules D du type 74LS374 (IC4 & IC5) dont les horloges «CP» proviennent du décodeur d'adresses 74LS138 (IC9), lequel fixe l'adresses du convertisseur à y :$6000. Après mémorisation, les bits de d22 à d12 sont inversés par les 74LS04 (IC6 & IC7) de façon à présenter la donnée numérique au format «COB» (Compl. Offset Binary) du DAC800. Ce format détermine la nature de la tension de sortie du convertisseur qui dans notre cas précis est bipolaire.
Le gain de conversion est de 10, c'est-à-dire que pour des valeurs numériques de 0,9999 et -1,0, les tensions de sortie sont respectivement de +10V et -10V. Le gain et l'offset du convertisseur sont ajustés à l'aide des potentiomètres P1 et P2, il suffira pour effectuer ces réglages d'appliquer à l'entrée de l'étage de conversion les valeurs numériques 0,0 pour l'offset et 0,9999 et 0,5 pour régler et affiner le gain.
D'autres types de convertisseurs peuvent être utilisés, par exemple, le DAC811 de Burr Brown ou l'AD7528 et l'AD7541 d'Analog Devices. On s'assurera cependant de la compatibilité des temps de transfert des données notamment pour le DAC811 et l'AD7528 et de la rapidité des amplificateurs opérationnels associés à l'AD7541. On rappelle qu'il est possible d'introduire des temps d'attente «Wait States» dans le DSP56001 lorsque des circuits périphériques lents sont adressés. Des schémas électriques utilisant ces composants sont disponibles auprès des auteurs de l'article.



Initialisation du processeur

Le programme machine de l'application est stocké dans l'EPROM (IC) de type 27C64. A la mise sous tension ou au reset du processeur, il est automatiquement chargé dans la mémoire interne P du DSP56001. Pour ce faire, une résistance R6 polarise le bit d23 du bus de donnée à +5V, ce qui indique au DSP que le programme machine provient d'une EPROM adressée à p :$C000 (si d23 est polarisé à 0V le programme est transmis par l'interface hôte). D'autre part, pour permettre l'initialisation du processeur en mode «Bootstrap» (voir tableau 3 d'Électronique Radio Plans N°548), les liaisons bilatérales MODB//IRQB et MODA//IRQA sont respectivement polarisées à 0 et 1.



Réalisation de la carte

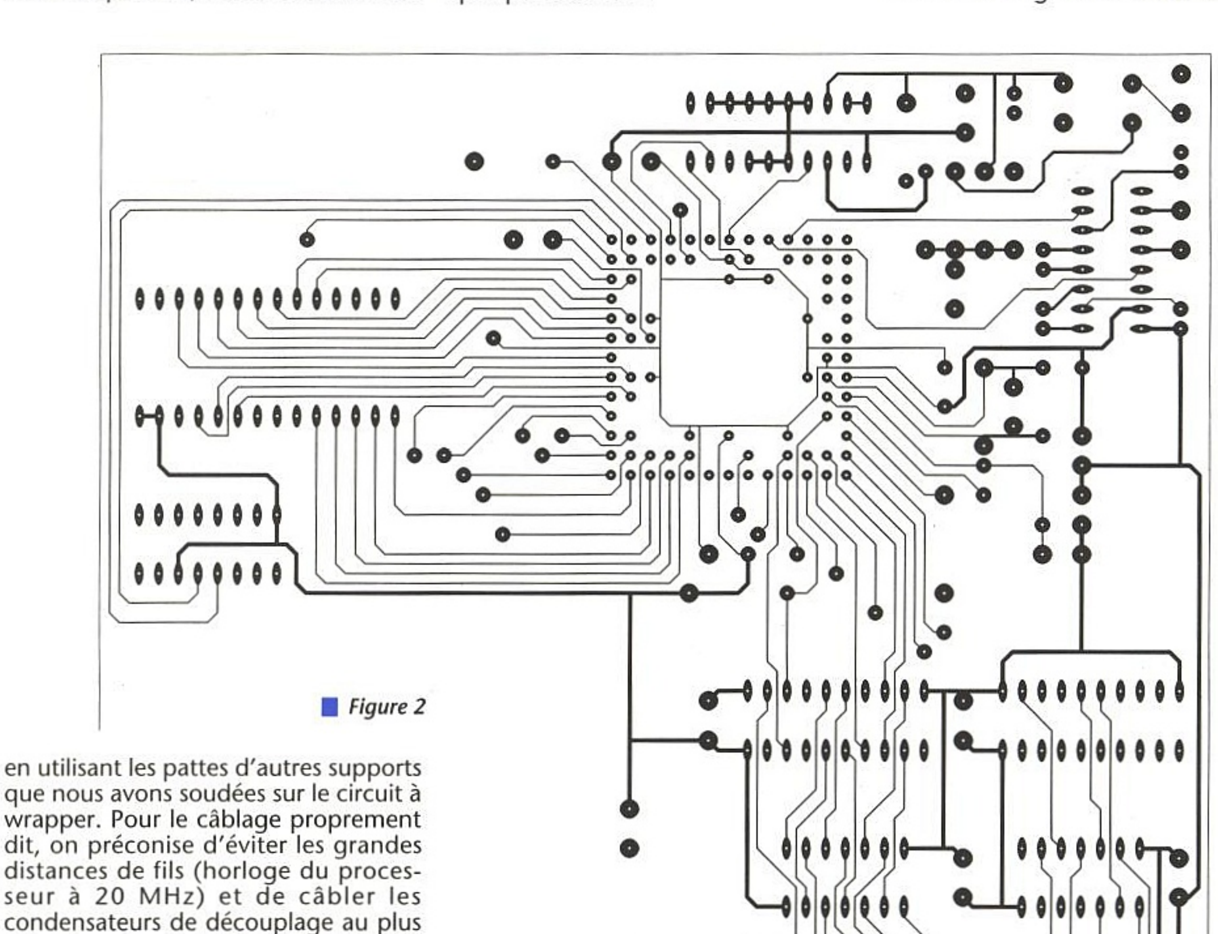
Le prototype a été wrappé, ce qui constitue sans doute la meilleure solution en ce qui concerne la réalisation de la carte, néanmoins un circuit imprimé a été réalisé et est présenté aux **figures 2, 3 et 4**. Comme le support à wrapper du processeur est difficilement disponible, nous l'avons réalisé en utilisant les pattes d'autres supports que nous avons soudées sur le circuit à wrapper. Pour le câblage proprement dit, on préconise d'éviter les grandes distances de fils (horloge du processeur à 20 MHz) et de câbler les condensateurs de découplage au plus près des circuits intégrés. En ce qui concerne les alimentations +5V et +15V, -15V du montage, celles-ci sont de faible puissance et les lecteurs trouveront dans électronique Radio Plans de nombreux exemples de réalisation dont la plupart conviennent parfaitement ; pour ceux qui souhaitent utiliser une alimentation on board, le circuit imprimé presenté aux **figures 5 et 6** convient.

Après la description de la carte électronique, voyons maintenant l'application qui consiste à concevoir un analyseur spectral numérique par transformée de Fourier ou Hartley glissante. Cette réalisation permettra aux lecteurs de disposer d'un petit analyseur spectral utilisable sur tous types de signaux analogiques d'une largeur de bande de quelques kilohertz.

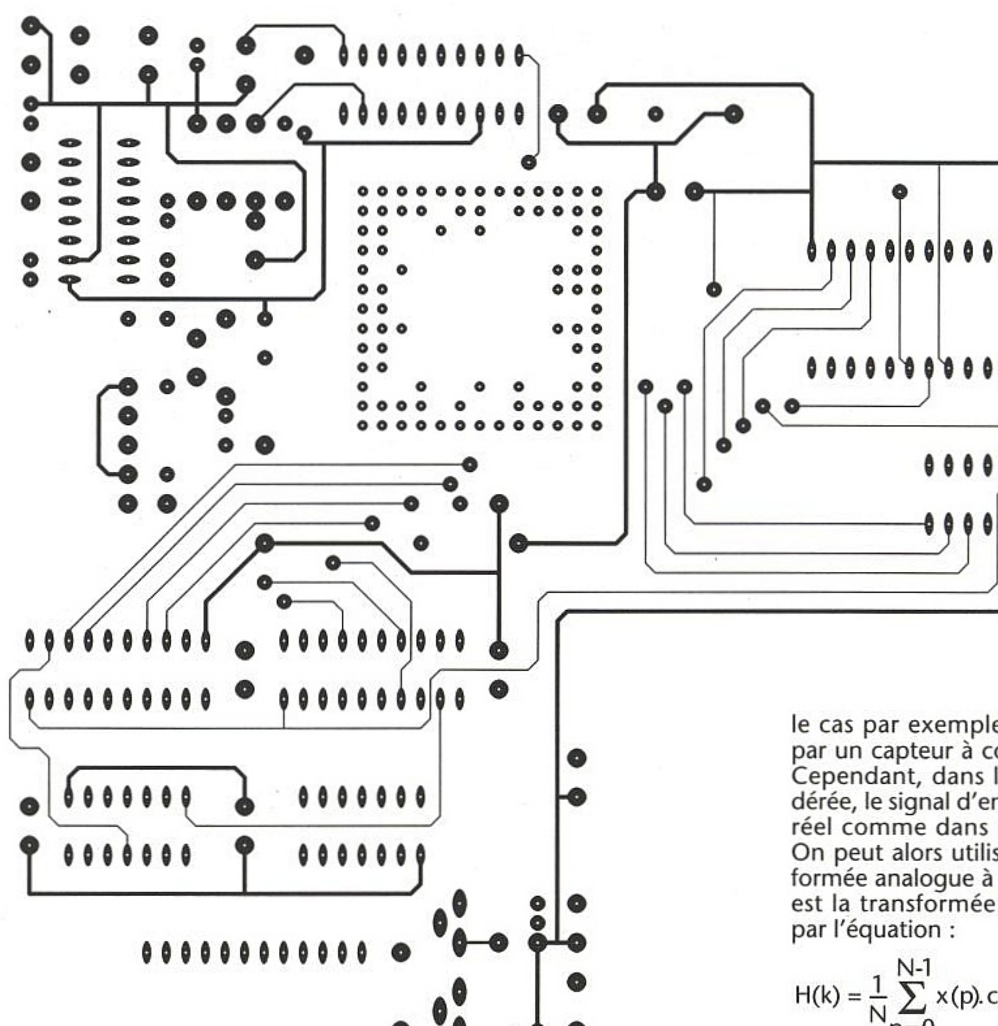
ASPECT THÉORIQUE

Définition des transformées de Fourier et Hartley

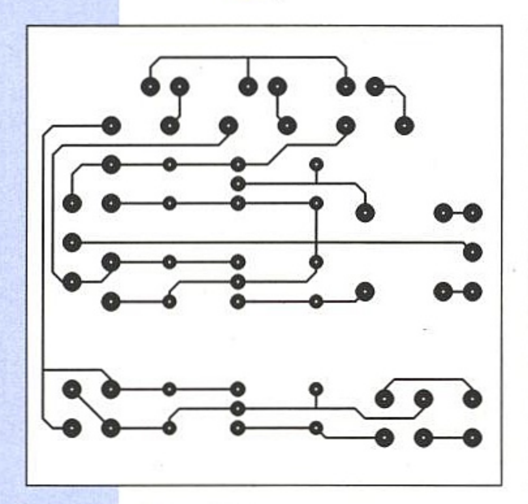
L'analyse spectrale d'un signal temporel consiste à le décomposer en fonctions élémentaires indépendantes dites encore orthogonales. Les fonctions les


Figure 2

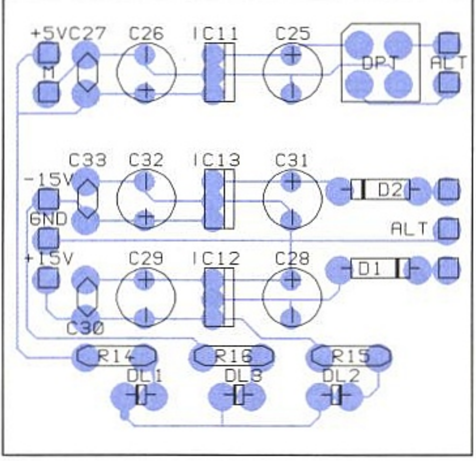




■ *Figure 3*



■ *Figure 5*



■ *Figure 6*

plus connues sont les fonctions trigonométriques qui assurent une décomposition en signaux périodiques et complexes pour un domaine de transformation appelé fréquentiel. Cette opération de décomposition ou de transformation peut se faire à l'aide de la transformée de Fourier qui fait intervenir la fonction exponentielle complexe. Pour un signal d'entrée échantillonné noté x(p), où p est le numéro de l'échantillon, la transformée de Fourier discrète se calcule par l'équation suivante :

$$F(k) = \frac{1}{N}\sum_{p=0}^{N-1} x(p).e^{\frac{-j2\pi pk}{N}} \qquad (1)$$

avec p et k variant de 0,1,..., N-1

où N est le nombre d'échantillons disponibles et F(k) la transformée de Fourier dont les coefficients sont des nombres complexes (module et phase). Dans cette expression, la série x(p) représentative du signal analogique d'entrée peut être également constituée de valeurs complexes, c'est le cas par exemple, du signal délivré par un capteur à courant de Foucault. Cependant, dans l'application considérée, le signal d'entrée sera purement réel comme dans la plupart des cas. On peut alors utiliser une autre transformée analogue à celle de Fourier qui est la transformée de Hartley définie par l'équation :

$$H(k) = \frac{1}{N}\sum_{p=0}^{N-1} x(p).\mathrm{cas}\left(\frac{2\pi pk}{N}\right) \qquad (2)$$

avec p et k variant de 0,1,..., N-1

où la fonction «cas» est définie par cas(θ) = cos(θ) + sin(θ) et H(k) représente la transformée de Hartley à coefficients réels. L'algorithme de calcul de la transformée de Hartley est donc environ deux fois plus rapide que celui de Fourier puisque les opérations sur les parties imaginaires sont éliminées.
Le calcul de ces deux transformées globales, se fait à l'aide d'algorithmes rapides, notés FFT ou FHT pour «Fast Fourier ou Hartley Transform», qui permettent par élimination des opérations redondantes dans chaque équation, d'exécuter leur calcul dans un temps très court. La seule condition inhérente à leur utilisation est relative au nombre d'échantillons, lequel doit être égal à N = 2M où M est un nombre entier. Les algorithmes les plus connus sont ceux de Cooley et Tuckey (1965) pour Fourier (voir [2]) et de Bracewell (1986) pour Hartley [3].

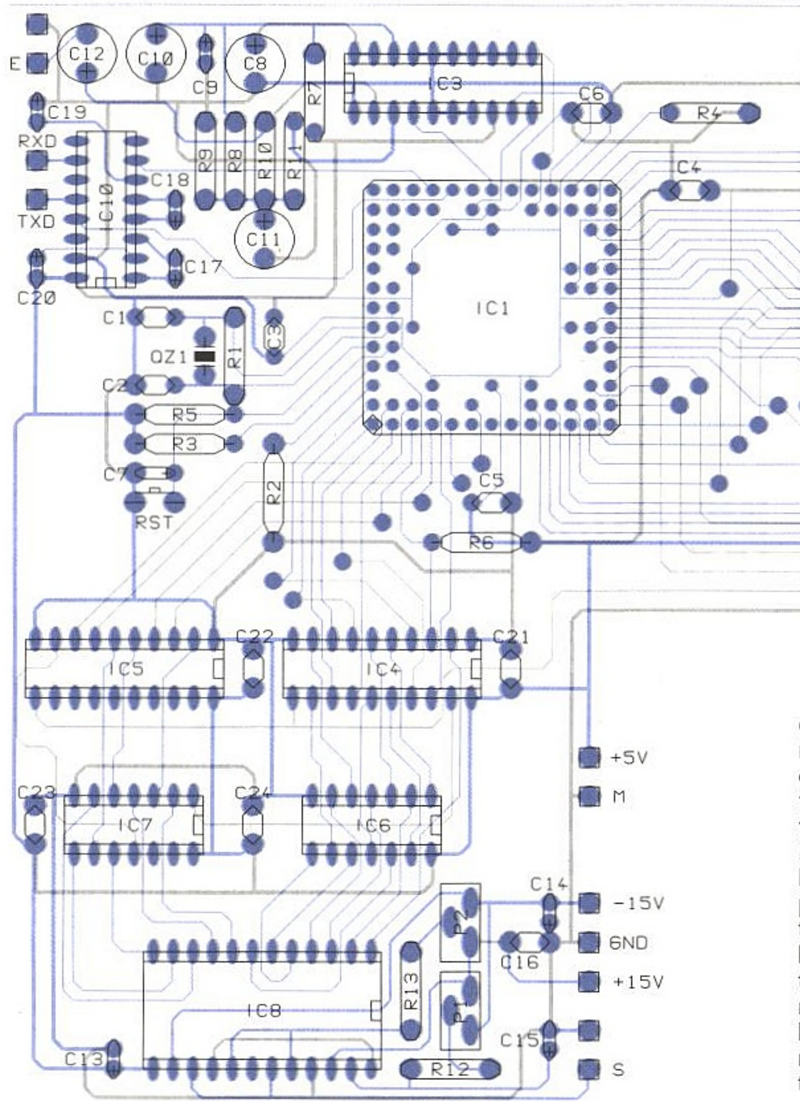
Définition du spectre

A partir de ces deux transformées calculées sur un même signal d'entrée x(p) réel, on peut déterminer la densité spectrale de puissance de ce signal, notée DSP(k) selon le périodogramme et qui représente son spectre, il vient :

$$DSP(k) = N.|F(k)|^2 = N.\frac{H(k)^2 + H(N-k)^2}{2} \qquad (3)$$

où H(N-k) se déduit de H(k) en prélevant les coefficients pour k = 0, N-1, ...,1. Les





■ *Figure 4*

deux spectres obtenus selon les deux transformées sont identiques et correspondent à une fenêtre fréquentielle d'analyse d'une largeur de Fe Hz, qui s'étend de -Fe/2 à +Fe/2 Hz où Fe est la fréquence d'échantillonnage du signal d'entrée. La définition mathématique du spectre de puissance d'un signal réel fait apparaître des fréquences négatives dont les amplitudes sont égales à celles des fréquences positives (symétrie du spectre par rapport à la composante continue). Dans notre application, le spectre affiché sur l'oscilloscope représentera uniquement la partie positive. D'autre part, un point important concerne la résolution spectrale Δf qui est définie par le quotient de la largeur de la fenêtre d'analyse sur le nombre de raies de fréquences, la résolution est donc donnée par $\Delta f = Fe/N$. Par exemple, avec une fréquence d'échantillonnage de 5 kHz et un nombre de points N de 200, nous obtenons une résolution de 25 Hz pour un spectre s'étendant de -2,5 kHz à 2,5 kHz.

Les transformées glissantes

Nous avons défini précédemment les principales équations, notamment la transformée de Fourier discrète qui est à l'origine du traitement numérique du signal. Il est parfaitement possible d'implanter dans le DSP56001 un algorithme de calcul rapide du type FFT, on trouvera un exemple dans [2]. Cependant ces algorithmes font partie de l'approche dite globale car ils nécessitent de disposer de tous les échantillons avant leur calcul. Nous avons donc préféré exploiter l'approche glissante, qui conduit d'ailleurs à une analyse spectrale en temps réel (terme très à la mode aujourd'hui). Par cette technique, on dispose d'un nouveau spectre du signal d'entrée à chaque période d'échantillonnage; période d'une durée bien évidemment plus courte que celle possible avec les algorithme rapides FFT ou FHT. En effet, considérons le signal d'entrée échantillonné x(p), représenté sous la forme temporelle de la **figure 7.**

La transformée de Fourier ou de Hartley glissante à l'instant p est obtenue à partir de la transformée calculée à l'instant p-1. Nous ne développerons pas les calculs qui conduisent à la formulation des formes glissantes, nous donnerons simplement les résultats et les lecteurs intéressés par les développements mathématiques pourront les trouver dans [4]. Ainsi, la transformée de Fourier glissante est donnée selon :

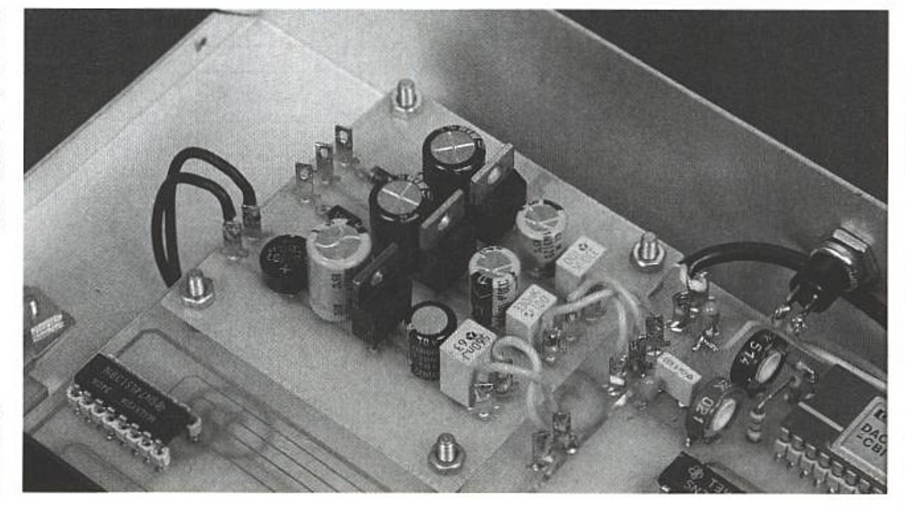
$$F_p(k) = \frac{x(p) - x(p-N)}{N} + e^{\frac{-j2\pi k}{N}}.F_{p-1}(k) \quad (4)$$

et pour Hartley :

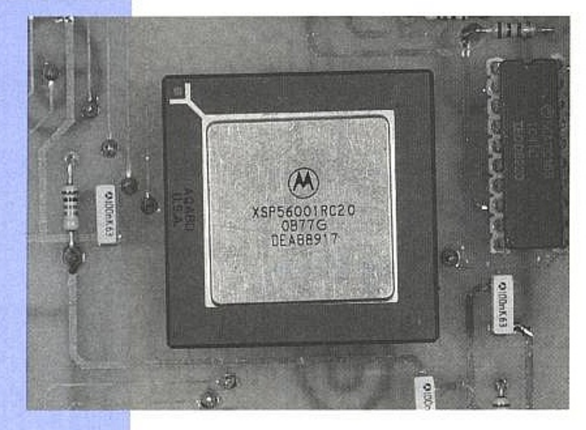
$$H_p(k) = \frac{x(p) - x(p-N)}{N} + \cos\left(\frac{2\pi k}{N}\right).F_{p-1}(k) + \sin\left(\frac{2\pi k}{N}\right).F_{p-1}(N-k) \quad (5)$$

où k varie de 0 à N-1 pour les deux équations (4) et (5).

Ces deux formes sont similaires et font







intervenir entre autres l'échantillon le plus récent x(p) et le plus ancien x(p-N). Leurs calculs nécessitent la sauvegarde des N échantillons les plus récents et des N coefficients de la transformée à l'instant p-1.
Il apparaît dans ces formes glissantes ou récursives que le nombre d'opérations est considérablement réduit par rapport aux algorithmes rapides. Cette approche permet une analyse spectrale en temps réel pour des fréquences d'échantillonnage relativement élevées. De plus, le nombre d'échantillons N peut être quelconque ce qui permet de régler la résolution spectrale Δf de l'analyse en faisant varier N lorsque la fréquence d'échantillonnage Fe est constante.
A priori les formes glissantes ne présentent que des avantages, pourtant il subsiste un problème important relatif à leur stabilité. En effet, il apparaît que l'algorithme récursif (4) ou (5) se trouve à la limite de la stabilité, ce qui se traduit par sa divergence à long terme. Celle-ci est principalement provoquée par la synthèse de la fonction exponentielle complexe de l'équation (4) dont le module au lieu d'être précisément à 1 peut être légèrement supérieur. C'est effectivement le problème auquel nous avons été confronté lors de l'exploitation de l'analyseur et la solution que nous avons adoptée consiste simplement à initialiser périodiquement l'algorithme récursif.
Après cette présentation rapide des bases théoriques, nous allons aborder maintenant l'aspect pratique qui consiste à réaliser le programme de calcul de ces deux transformées glissantes sur le DSP56001.

IMPLANTATION SUR LE DSP56001

Pour simplifier l'explication du programme de calcul, nous allons nous intéresser plus particulièrement à la transformée de Hartley glissante qui apparaît au premier abord comme plus compliquée à calculer.

Implantation de HARTLEY

L'équation (5) est calculée pour k variant de 0 à N-1 avec un nombre d'opérations de 2N+1 additions et 3N+1 multiplications. Il est possible d'accélérer sensiblement le calcul de l'algorithme en faisant dans l'expression (5), k = N-k. On obtient alors, après les simplifications inhérentes aux fonctions sinus et cosinus, les deux équations suivantes :

$$H_p(k) = \frac{x(p) - x(p-N)}{N} + \cos(\theta)H_{p-1}(k) + \sin(\theta)H_{p-1}(N-k) \quad (6)$$

$$H_p(N-k) = \frac{x(p) - x(p-N)}{N} + \cos(\theta)H_{p-1}(N-k) - \sin(\theta)H_{p-1}(N-k)$$

$$\text{avec } k \leq \frac{N}{2}$$

où θ est l'angle 2πk/N. Cette nouvelle formulation montre que l'on peut déterminer deux coefficients de la transformée de Hartley à partir des mêmes valeurs cos(θ), sin(θ), Hp-1(k) et Hp-1(N-k) lorsque Δx/N, qui représente la différence entre les échantillons x(p) et x(p-N), est disponible. En éliminant la moitié des accès en mémoire nécessaires à l'équation (5), on gagne un temps important. D'autre part, le cas correspondant à k = 0 conduit à des simplifications puisque sin(θ)=0 et cos(θ)=1. Le programme général est donc constitué d'une première partie où Hp(0) est calculé suivi d'une seconde dans laquelle une boucle permet de déterminer Hp(k) et Hp(N-k) pour k variant de 1 à N/2.

Relation entre Hartley et Fourier glissante

Dans le cas particulier où le signal d'entrée à analyser est purement réel, la transformée de Fourier glissante peut se calculer de 0 à N/2 puisque le spectre de puissance présente une symétrie. Dans la formule (4) intervient la fonction exponentielle complexe qui bien évidement n'existe pas sur les processeurs actuels. Ainsi, pour calculer cette transformée dont les coefficients sont complexes, on décompose l'équation (4) en deux formules permettant de calculer les parties réelles et imaginaires. On obtient alors le système suivant :

$$\Re[F_p(k)] = \frac{x(p) - x(p-N)}{N} + \cos(\theta)\Re[F_{p-1}(k)] + \sin(\theta)\Im[F_{p-1}(k)] \quad (7)$$

$$\Im[F_p(k)] = \cos(\theta)\Im[F_{p-1}(k)] - \sin(\theta)\Re[F_{p-1}(k)]$$

$$\text{avec } k \leq \frac{N}{2}$$

où ℜ[.] est la partie réelle, ℑ[.]la partie imaginaire de la transformée de Fourier et θ l'angle 2πk/N. En comparant les deux systèmes (6) et (7), on remarque une grande similitude dans les équations et si l'on associe ℜ[Fp(k)] à Hp(k) et ℑ[Fp(k)] à Hp(N-k) avec

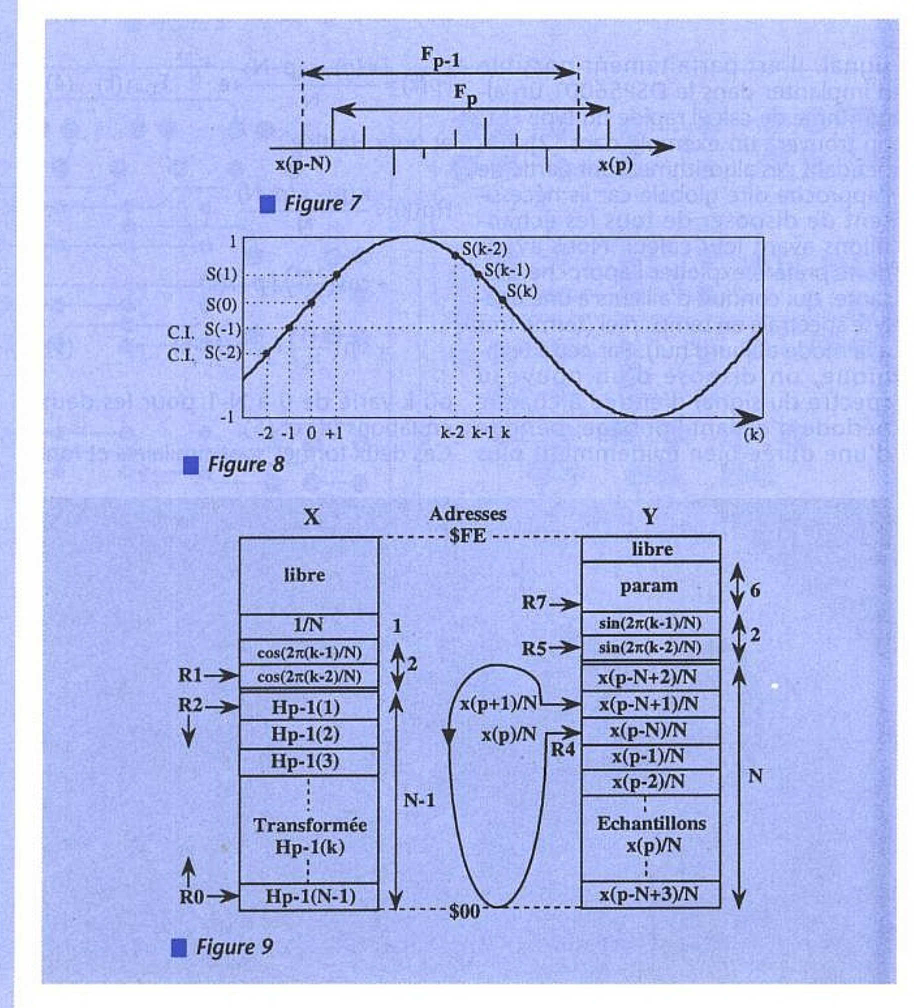


Figure 7
Figure 8
Figure 9



$\Delta x/N = 0$, le programme développé pour la transformée de Hartley glissante est tout à fait utilisable pour Fourier. Dans le listing proposé, il suffira de faire à la ligne 109 : mpyr -y1,x0,b au lieu de macr -y1,x0,b pour obtenir la transformée de Fourier glissante.

Les valeurs sinus et cosinus

Comme précisé dans la partie concernant la description du processeur (voir Électronique Radio Plans 547), celui-ci contient une table des valeurs sinus de 0 à π. Cependant, comme le nombre d'échantillons N peut être quelconque, il est difficile d'envisager son utilisation sans une augmentation du nombre d'instructions. En effet, cela entraînerait des calculs importants notamment pour l'interpolation des valeurs sinus non comprises dans la table. Par ailleurs, la solution qui consiste à utiliser la mémoire disponible dans le processeur pour y stocker la table sinus adaptée aux conditions de fonctionnement, conduirait à diminuer d'autant le nombre N d'échantillons ou de coefficients de la transformée. Nous avons donc préféré une autre méthode fondée sur la synthèse des fonctions sinus et cosinus. En effet, il est possible de déterminer les valeurs d'une fonction trigonométrique à l'aide d'une équation récurrente très simple, qui fait intervenir pour le calcul de la valeur sin(2pk/N), les valeurs précédentes. Le schéma de la **figure 8** en montre le principe.

La valeur à l'indice k de la fonction sinus S(k) est calculée à l'aide des précédentes S(k-1) et S(k-2). Quant à l'origine S(0) de la fonction, elle est subordonnée uniquement aux deux conditions initiales S(-2) et S(-1), (C.I. sur la figure 8). Il est donc possible de fournir à la fois les valeurs sinus et cosinus, en donnant des conditions initiales qui déphaseront simplement le signal S(k) de $\pi/2$. L'équation récurrente de la fonction sinus est donnée par la formule suivante :

$$S(k) = 2.\cos\left(\frac{2\pi}{N}\right).S(k-1) - S(k-2) \qquad (8)$$

Le terme $2.\cos(2\pi/N)$ est une constante qui fixe le nombre de points par période du cosinus et du sinus. Les conditions initiales sont déterminées en tenant compte du cas particulier de Hp(0) qui ne nécessite aucune valeur trigonométrique, l'indice k commence donc à k = 1. Pour la fonction sinus on obtient les conditions initiales S(0) et S(-1) définies selon :

$$S(0) = 0 \quad \text{et} \quad s(-1) = \sin\left(-\frac{2\pi}{N}\right) \qquad (9)$$

et pour la fonction cosinus :

$$S(0) = 1 \quad \text{et} \quad s(-1) = \cos\left(\frac{2\pi}{N}\right) \qquad (10)$$

Le programme de calcul permettant la synthèse des deux fonctions trigonométriques utilise six cases mémoire afin d'y sauvegarder les quatre valeurs S(k-1), S(k-2) et les deux conditions initiales S(-1), (S(0) étant des constantes), soit une économie importante de mémoires comparée à la table sinus. On notera également que la simplification apportée par les équations (6) conduit aux calculs de seulement N/2 valeurs des fonctions sinus et cosinus.

Remarque relative à la qualité de la synthèse des deux fonctions trigonométriques : il apparaît que des erreurs de calcul se produisent lors des opérations d'addition et de multiplication de l'équation récurrente (8). Ces erreurs proviennent de la précision limitée à $q=2^{-23}$ de l'arithmétique du DSP56001, elles ont pour effet d'introduire une incertitude sur les valeurs désirées surtout lorsque N est proche de zéro ou très grand. Néanmoins, la qualité des fonctions trigonométriques synthétisées est largement suffisante pour le nombre de points possible dans l'application considérée, on prendra cependant la précaution d'initialiser la récurrence par les conditions initiales (9) et (10) à chaque étape de calcul.

Organisation de la mémoire interne du processeur :

Les précisions données précédemment nous autorisent à décrire maintenant l'organisation des zones mémoires disponibles dans le processeur. La structure adoptée apparaît comme la mieux organisée car elle conduit à un programme dont le nombre d'instructions est réduit et dont la rapidité de calcul plus élevée. Le partage des zones mémoires X et Y du DSP56001 et la définition des registres d'adresses associés sont présentés sur la **figure 9** :

Les champs mémoires X et Y du processeur sont définis comme suit, on y trouve :

- la zone mémoires de taille modulo N pour la sauvegarde des échantillons x(p) pondérés par le facteur 1/N afin d'autoriser une plus grande dynamique du signal d'entrée. Le registre R4 pointe sur l'échantillon le plus ancien x(p-N)/N lequel est remplacé après sa lecture par le plus récent x(p) divisé par N. A l'issue de la lecture suivie de la sauvegarde, le registre R4 est incrémenté de +1, il pointe alors sur l'échantillon le plus ancien x(p-N+1) lui-même remplacé à l'étape suivante par l'échantillon x(p+1)/N.
- la zone de taille modulo N-1 pour la sauvegarde des coefficients Hp-1(k) de la transformée de Hartley. On utilise 2 pointeurs R0 et R2 permettant d'accéder respectivement à Hp-1(k) et Hp-1(N-k) lesquels sont remplacés, après calcul, par Hp(k) et Hp(N-k).
- les quatre mémoires nécessaires aux calculs des valeurs sinus et cosinus, c'est-à-dire à l'ordre k-1 et k-2. Les pointeurs ou registres d'adresses R5 et R1 sont déclarés comme adressant une zone mémoire modulo 2 et à l'issue d'une itération, ils pointent sur la valeur à l'ordre k-2 opérant ainsi une rotation.
- une zone notée «param» contenant six paramètres dont Hp-1(0), $\Delta x/N$ correspondant à la différence entre les deux échantillons extrêmes divisés par N, et des constantes telles que les conditions initiales pour le calcul des valeurs cosinus et sinus. Le pointeur R7 associé à cette zone permet une gestion optimale des accès à ces paramètres et constantes.

Programme de la transformée de Hartley glissante

L'organigramme simplifié du programme est présenté sur la **figure 10** avec pour chaque étape élémentaire

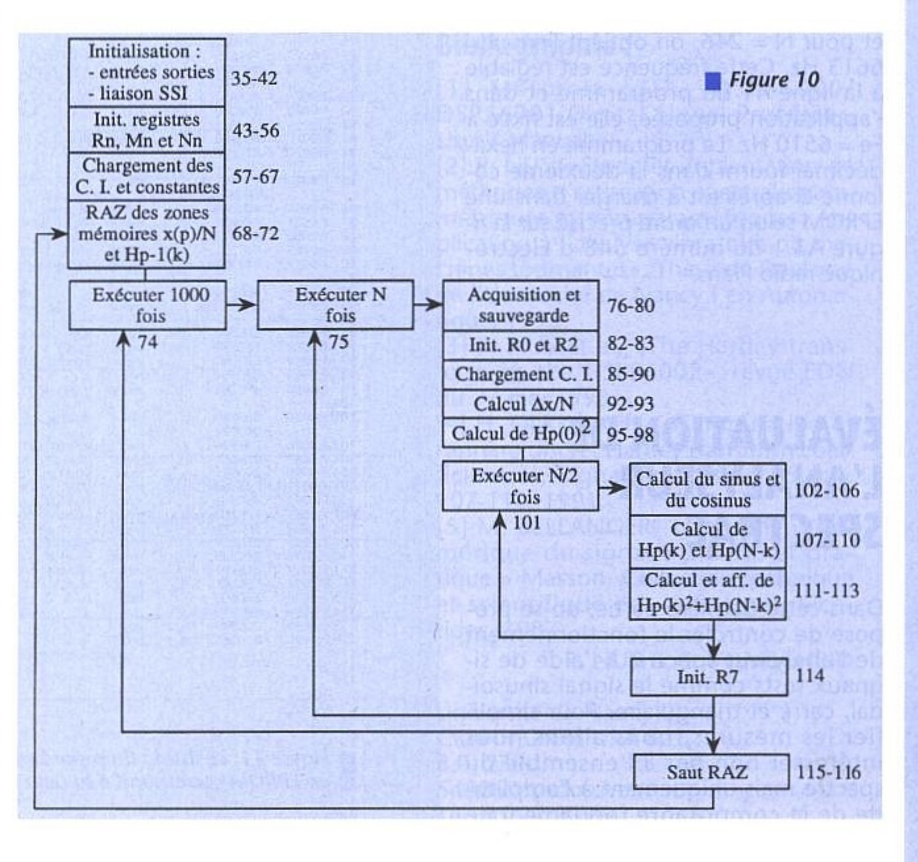


Figure 10



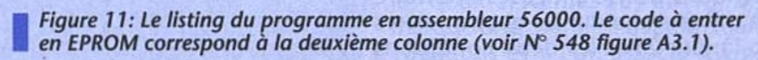
les lignes d'assembleur associées que l'on retrouve également sur le listing donné ci-après.

Dans cet organigramme on distingue après la phase d'initialisation, trois boucles imbriquées. Les deux premières fixent la période d'initialisation qui assure la stabilité de l'algorithme et la troisième calcule la transformée de Hartley après l'acquisition d'un nouvel échantillon. Le spectre dans la plage fréquentielle de 0 Hz à +Fe/2 Hz, est transmis au convertisseur numérique analogique pour son affichage sur un oscilloscope. Ce spectre, représentatif de la densité spectrale de puissance calculée selon l'équation (3) associée à la transformée de Hartley, est égal à $H(k)^2+H(N-k)^2$. Le facteur N/2 n'est pas appliqué au spectre, afin de prévenir les dépassements d'échelle des nombres numériques codés dans la gamme [0.999999, -1] du DSP56001. En effet, la vraie DSP(k) possède des amplitudes nettement supérieures qui risquent de provoquer une saturation à +1 (+10V après conversion) des valeurs des composantes fréquentielles surtout si le signal d'entrée est d'amplitude élevée. Les transferts des raies spectrales sont exécutés aux lignes 98 et 113 du programme, on notera également l'impulsion de +10V de la ligne 86 destinée à synchroniser l'oscilloscope en début de chaque tracé du spectre.

Listing du programme

Le programme (**figure 11**)est développé en assembleur DSP56001, il se compose de 95 codes machines de 24 bits. Le nombre d'instructions nécessaire au calcul d'une transformée de N composantes fréquentielles est de 6N+36 cycles machine de 100 ns. La fréquence d'échantillonnage maximale dépend donc du nombre de points et pour N = 246, on obtient Femax = 6613 Hz. Cette fréquence est réglable à la ligne 41 du programme et dans l'application proposée, elle est fixée à Fe = 6510 Hz. Le programme en hexadécimal fourni dans la deuxième colonne ci-après est à charger dans une EPROM selon un ordre précisé sur la figure A3.1 du numéro 548 d'Électronique radio Plans.

```
1   ;                 Programme de calcul de la transformée de Hartley
2   ;                 glissante avec synthèse des valeurs sinus et cosinus
3   ;
4   ;                 Version pour carte DSP56001.
5   ;
6   ;                 Temps de calcul d'une boucle : 152 µS pour N = 246pts
7   ;
8                     opt          cex,mex
9
10  000000F6                  points  equ    246                 ; Taille THD
11  3.141593                  pi      equ    3.141592654         ; valeur de p
12  0.025541                  angle   equ    2.0*pi/@cvf(points) ; calcul des conditions initiales C.I.
13  0.025539                  s_2     equ    @sin(@cvf(-angle))  ; C.I. de l'oscillateur sinusoïdal
14  0.999674                  c_2     equ    @cos(@cvf(angle))   ; C. I. du cosinus et fréq. de l'osc.
15  1.000000                  V_1     equ    -1.0                ; constante -1.0
16  00000000                  Hp0     equ    0                   ; sauvegarde  Hp(0)
17  00000000                  Dx_N    equ    0                   ; (x(p)-x(p-N))/N = Δx/N-> Dx_n
18  0.004065                  V_1_N   equ    1/@cvf(points)      ; constante 1/N
19  00006000                  Outsp   equ    $6000               ; adresse du CNA (aff. spectre)
20
21  X:0000                    org     x:$0
22  X:0000                    Hp_1    dsm    points-1            ; sauvegarde des coefficients Hp-1(k)
23  X:00F6                    Cos     dsm    2                   ; sauvegarde des valeurs cosinus
24  X:00F8    000000          V1_N    ds     1                   ; 1/N
25
26  Y:0000                    org     y:$0
27  Y:0000                    Signal  dsm    points              ; sauvegarde des échantillons d'entrée
28  Y:00F6                    Sin     dsm    2                   ; sauvegarde des valeurs sinus
29  Y:00F8                    param   dsm    6                   ; table des paramètres
30
31  P:0000                    org     p:$0
32  P:0000    0AF080          jmp     debut                      ; vecteur reset
              000040
33
34  P:0040                    org     p:$40
35  P:0040    000084  debut   reset                              ; reset des interfaces
36  P:0041    0AA020          bset    #0,x:$FFE0                 ; initialisation I/O
37  P:0042    0504BA          move    #4,omr                     ; organisation mémoire
38  P:0043    08F4A8          movep   #0,x:$FFE8                 ; RAZ registre HCR
              000000
39  P:0045    08F4A1          movep   #$1DB,x:$FFE1              ; selection des lignes de liaison
              0001DB                                             ; avec le CAN (ADC16)
40  P:0047    08F4A3          movep   #$24,x:$FFE3               ; programmation des entrées-sorties
              000024                                             ; du port C
41  P:0049    08F4AC          movep   #$4006,x:$FFEC             ; réglage Fe = 6510 Hz
              004009                                             ; registre de contrôle SSI CRA
42  P:004B    08F4AD          movep   #$2120,x:$FFED             ; registre de contrôle SSI CRB
              002120
43  P:004D    31F600          move    #Cos,r1                    ; initialisation des zones mémoires
44  P:004E    35F600          move    #Sin,r5                    ; de travail
45  P:004F    37F800          move    #param,r7
46  P:0050    340000          move    #Signal,r4
47  P:0051    300000          move    #Hp_1,r0
48  P:0052    66F400          move    #Outsp,r6                  ; pointeur sur CNA
              006000
49  P:0054    05F5A4          move    #(points-1),m4             ; taille modulo N pour x(p)
50  P:0055    0501A1          move    #1,m1                      ; modulo 2 pour les oscillateurs
51  P:0056    0465A1          move    m1,m5                      ; cosinus et sinus
52  P:0057    05F4A0          move    #points-2,m0               ; Taille modulo N-1 pour :
53  P:0058    0462A0          move    m0,m2                      ; Hp(k)
54  P:0059    0504A7          move    #4,m7                      ; modulo 5 pour zone paramètres
55  P:005A    3F0300          move    #3,n7                      ; offset de 3 sur cette zone
56  P:005B    380200          move    #2,n0
57  P:005C    56F400          move    #s_2,a                     ; chargement des constantes
              FCBB26
58  P:005E    5E5F00          move    a,y:(r7)+                  ; sinus(-2)
59  P:005F    56F400          move    #c_2,a
              7FF550
60  P:0061    5E5F00          move    a,y:(r7)+                  ; cosinus(-2)
61  P:0062    56F400          move    #V_1,a
              800000
62  P:0064    5E5F00          move    a,y:(r7)+                  ; constante -1.0
63  P:0065    56F400          move    #V_1_N,a
              008534
64  P:0067    567000          move    a,x:V1_N                   ; constante 1/N
              0000F8
65  P:0069    200013          clr     a
66  P:006A    5E5F00          move    a,y:(r7)+
67  P:006B    5E5F00          move    a,y:(r7)+
68  P:006C    06F5A0  init    rep     #points-1                  ; raz des zones mémoires
69  P:006D    BA1800          move    a,x:(r0)+ a,y:(r4)+        ; x(p) et Hp(k)
70  P:006E    5E5C00          move    a,y:(r4)+
71  P:006F    4ECF00          move    y:(r7)+n7,y0               ; raz de Hp(0)
72  P:0070    5E4700          move    a,y:(r7)-n7
73                            ;       Nombre de cycles d'instruction d'une boucle de calcul    Nb. cycles
74  P:0071    06E883          do      #1000,fin_3                                              3
              00009B
75  P:0073    06F680          do      #points,fin_2                                            3
              00009A
76  P:0075    0AAE87  acq     jclr    #7,x:$FFEE,acq             ; acquisition                 3
              000075                                             ; lecture du registre d'état
77  P:0077    08452F          movep   x:$FFEF,x1                 ; lecture de x(p)             1
78  P:0078    44F000          move    x:V1_N,x0                  ; chargement de 1/N           2
              0000F8
79  P:007A    4CE4A1          mpyr    x0,x1,a  y:(r4),x0         ; lecture de x(p-N)           1
80  P:007B    5E5C00          move             a,y:(r4)+         ; sauvegarde de x(p)/N        1
81
82  P:007C    300000          move    #Hp_1,r0                   ; initialisation des deux     1
83  P:007D    221200          move    r0,r2                      ; pointeurs sur Hp-1(k)       1
84
85  P:007E    45F41B          clr     b        #0.9999999,x1     ; conditions initiales (C. I.) des   2
              7FFFFF                                             ; récurrences sinus et cosinus
86  P:0080    4D6600          move    x1,y:(r6)                  ; top synchro affichage Osc.  1
87  P:0081    F47900          move    x1,x:(r1)+ y:(r7)+,y0      ; stockage des C. I. dans les 1
88  P:0082    4DDF00          move    y:(r7)+,x1                 ; deux tables Cos et Sin      1
89  P:0083    BFB200          move    x:(r2)-,b b,y:(r5)+        ;                             1
90  P:0084    842100          move    x1,x:(r1) y0,y:(r5)        ;                             1
91
92  P:0085    4EDF00          move             y:(r7)+,y0        ; calcul de :                 1
93  P:0086    5FDFD2          mac     x0,y0,a  y:(r7)+,b         ; Dx/N=x(p)/N-x(p-N)/N        1
94
95  P:0087    5E5718          add     a,b      a,y:(r7)-         ; calcul de Hp(0)             1
96  P:0088    1B5F00          move    b,x0     b,y:(r7)+         ; sauvegarde de Hp(0)         1
97  P:0089    5FDD80          mpy     x0,x0,a  y:(r5)+,b         ; sortie de Hp(0)2 sur CNA    1
98  P:008A    8AD93E          neg     b        x:(r1)+,a  a,y:(r6) ; préparation des données   1
99  P:008B    4FC700          move    y:(r7)-n7,y1               ; pour la phase suivante      1
100
101 P:008C    067B80          do      #points/2,fin_1                                          3
              000099
102 P:008E    D4F936          neg     a  x:(r1)+,x1  y:(r7)+n7,y0 ; calcul par récurrence      N/2
103 P:008F    F1A0E3          macr    y0,x1,a  x:(r0),x0  y:(r5)+,y1 ; des valeurs :           N/2
104 P:0090    2000E3          macr    y0,x1,a                    ;     cosinus                 N/2
105 P:0091    CA61BB          macr    y0,y1,b  a,x:(r1)  y:(r7),a ;    et                      N/2
106 P:0092    46D9BB          macr    y0,y1,b  x:(r1)+,y0        ;     sinus                   N/2
107 P:0093    17A2D3          macr    x0,y0,a  x:(r2),x1 b,y1    ; calcul de :                 N/2
108 P:0094    5FC7F3          macr    x1,y1,a  y:(r7)-n7,b       ;          Hp(k)              N/2
109 P:0095    B938CF          macr    -y1,x0,b  a,x:(r0)+  y1,y:(r5)+ ;     et                 N/2
110 P:0096    21C4EB          macr    y0,x1,b  a,x0              ;          Hp(N-k)            N/2
111 P:0097    21E480          mpy     x0,x0,a  b,x0              ; calcul et affichage de :    N/2
112 P:0098    F33283          macr    x0,x0,a  x0,x:(r2)-y:(r5)+,b ; Hp(k)2+Hp(N-k)2=2/N.DSP(k) N/2
113 P:0099    8AD93E          neg     b        x:(r1)+,a a,y:(r6) ; Préparation des données pour N/2
114 P:009A    4ED713  fin_1   clr     a        y:(r7)-,y0        ; la boucle suivante          1
115 P:009B    000000  fin_2   nop                                ;                             1
116 P:009C    0C006C  fin_3   jmp     <init                      ;                             2
117                           ; Total du nombre de cycles d'instruction                          6N+36
118 end
119
0   Errors
0   Warnings
```


Figure 11: Le listing du programme en assembleur 56000. Le code à entrer en EPROM correspond à la deuxième colonne (voir N° 548 figure A3.1).

ÉVALUATION DE L'ANALYSEUR SPECTRAL

Dans cette dernière partie, on se propose de contrôler le fonctionnement de l'analyseur spectral à l'aide de signaux tests comme le signal sinusoïdal, carré et triangulaire. Pour simplifier les mesures, nous allons nous intéresser non pas à l'ensemble du spectre mais uniquement à l'amplitude de la composante fondamentale



dont la fréquence est égale à celle du signal de test. Outre la définition de la densité spectrale de puissance, l'amplitude du fondamental dépend également des gains des sous-ensembles du système de traitement numérique.

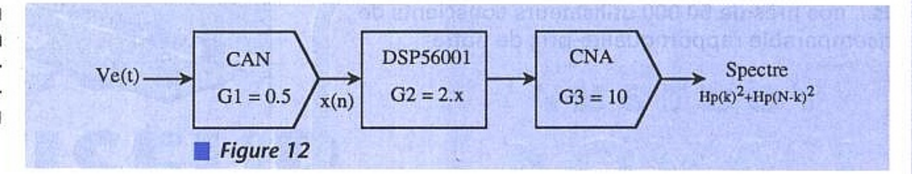


Figure 12

La chaîne de traitement numérique

Comme nous l'avons précisé dans les paragraphes précédant les trois sous-ensembles du système possèdent leur propre gain. La **figure 12** rappelle ces différentes valeurs :
Le convertisseur A/N divise le signal d'entrée Ve(t) par 2 et fournit le signal échantillonné x(n), on obtient donc G1 = 0.5. Après le calcul du spectre, les données numériques sont converties en valeurs analogiques par le DAC800 avec un gain G3 = 10. Les traitements réalisés par le DSP56001 sont appliqués sur le signal x(n) afin de calculer son spectre de puissance. On ne peut pas parler explicitement de gain des traitements numériques car celui-ci dépend du type de signal à analyser. Par contre, il est nécessaire d'introduire un facteur 2 dans son calcul afin de tenir compte du spectre affiché qui est égal à 2/N.DSP(k), c'est la raison pour laquelle G2 = 2.x, où x est relatif au spectre théorique du signal. On rappelle les différentes formules qui permettent de calculer les spectres notés Sp(f) donnés dans le **tableau 1** en module.

Mesures de validation

A l'aide du tableau précédant, on peut effectuer les calculs théoriques de l'amplitude du fondamental de chaque signal, amplitude que l'on doit mesurer avec l'analyseur spectral. Ces calculs nécessitent d'élever au carré la valeur théorique puis de la multiplier par 2.G3 = 20, pour obtenir la mesure réalisée par le système (pour le facteur 2, voir explications au § 4.1). Pour une amplitude A du signal test de 1V crête, la mesure de son fondamental doit être égale à la valeur donnée dans le **tableau 2**, ceci pour les trois signaux tests, (on fait i = 1 dans le tableau 1, pour les signaux carré et triangle) .
La mesure de l'amplitude de la raie principale doit se faire pour une fréquence du signal test égale à un multiple de la résolution spectrale Df. Dans le cas contraire, on constatera le phénomène d'étalement de fréquence bien connu des spécialistes de l'analyse spectrale numérique. Dans l'application Δf = 26,46 Hz, on prendra une fréquence du signal test de 1005,6 Hz par exemple.

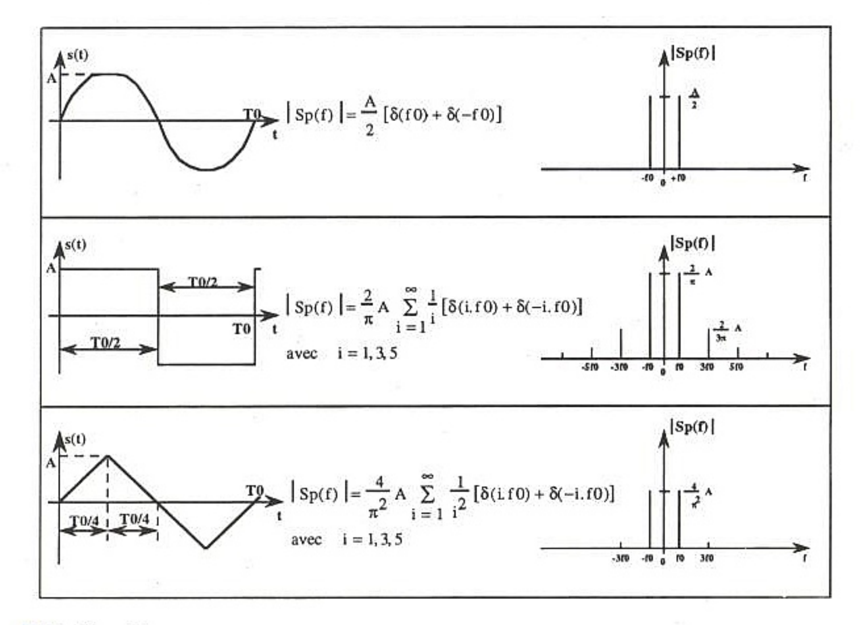


Tableau 1

Type de signal	Amplitude théorique du fondamental	Mesure sur l'analyseur pour A = 1V
Sinusoïdal	$\left(\frac{A}{2.G1}\right)^2.2G3$	1,25V
Carré	$\left(\frac{2A}{\pi.G1}\right)^2.2G3$	2,045V
Triangulaire	$\left(\frac{4A}{\pi^2.G1}\right)^2.2G3$	0,821V

Tableau 2

CONCLUSION

Le bon fonctionnement de l'analyseur spectral dépend essentiellement du soin apporté à la réalisation de la carte électronique. Les lecteurs ayant fabriqué ce système de traitement du signal, vérifieront son principe à l'aide de signaux dont les spectres sont donnés précédemment. Ils pourront ensuite avoir la joie de l'utiliser sur des signaux de vibrations mécaniques, acoustiques, etc..
Il faut néanmoins souligner que le spectre délivré par l'analyseur n'est qu'une estimation de celui-ci, estimation non dépourvue de défauts notamment au niveau de la détermination des fréquences et des amplitudes des composantes. De nombreux ouvrages [5] ou revues (IEEE Signal Processing) font état des caractéristiques spectrales de l'analyse par transformée de Fourier ou Hartley. Les lecteurs intéressés trouveront facilement ces publications largement diffusées dans les bibliothèques spécialisées.
Cet exemple d'utilisation du DSP56001 permet d'apprécier la puissance de calcul des processeurs spécialisés en traitement de signal et d'envisager des domaines d'applications très variés que nous explorerons dans les prochains numéros d'Electronique Radio Plans.

Bibliographie :

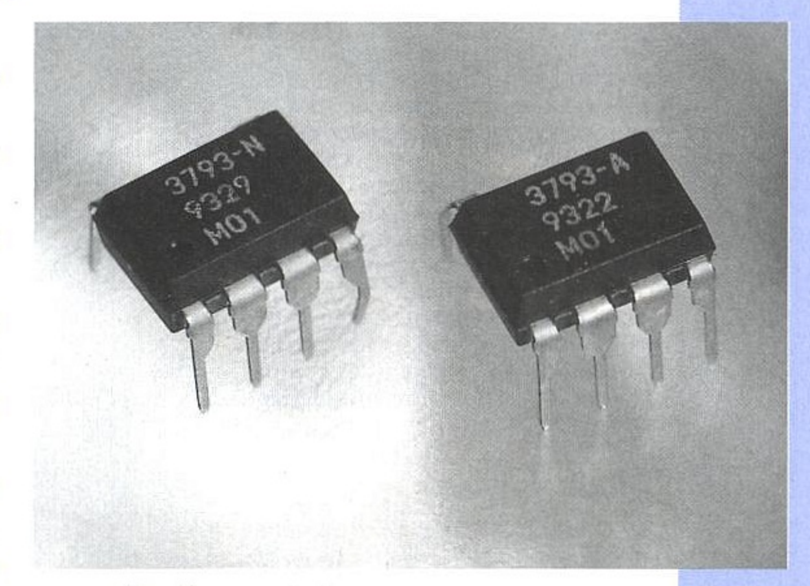
[1] Motorola LTD, «DSP56000/DSP56001 Digital Signal Processor, User's Manual.».
[2] P. NUS, «Etude et implantation de méthodes d'estimation spectrale paramétriques et non-paramétriques. Application à l'analyse vibratoire de machines tournantes», Thèse de Doctorat de l'Université de Nancy I en Automatique, 1993.
[3] P. NUS et al, «The Hartley transform on the DSP96002», revue EDN du 27 mai 1993.
[4] H. OLKKONEN, «Computation of running discret Hartley transform coefficients.», Signal Processing 25, pp. 107-110, 1991.
[5] M. BELLANGER, «Traitement numérique du signal : théorie et pratique.» Masson, Collection technique et scientifique des télécommunications, 1987.

P. NUS & C. VOMSCHEID

Université de Nancy I,
CRAN - CNRS URA 821,
B.P. 239
54506 Vandœuvre
Tel. 83.91.20.69

LE CIRCUIT SUPERVISEUR MB3793 FUJITSU

Tout système à microprocesseur ou microcontrôleur requiert un minimum de précautions vis à vis de deux problèmes bien connus : baisse de la tension d'alimentation et boucle sans fin dans les programmes. Si la tension d'alimentation baisse suffisamment, il peut s'ensuivre une mauvaise interprétation



des niveaux logiques ou, dans le meilleur des cas, un ralentissement du traitement... Dans le pire des cas, on peut s'attendre à des phénomènes de latch-up si le niveau sur les deux broches d'entrée reste suffisamment élevé.

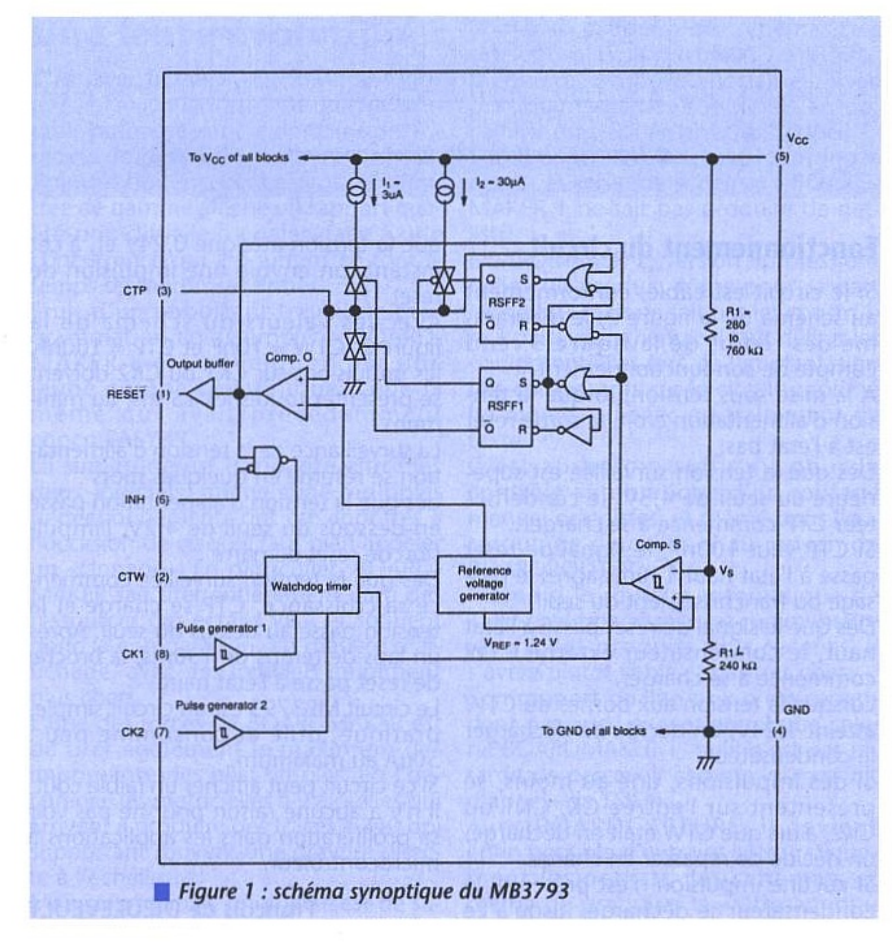


Figure 1 : schéma synoptique du MB3793

Les «crashes» des programmes sont les résultats de bugs, toujours présents dans les programmes, ou sont dus à la combinaison imprévue d'évènements simultanés. On aboutit, en général, à un programme qui tourne dans une boucle et ne peut en sortir.
Dans ce cas, il est nécessaire d'envoyer une impulsion de reset au microprocesseur ou microcontrôleur.
Les utilisateurs de PC savent trop bien que les crashes arrivent plus souvent qu'on ne le souhaite même lorsque l'on fait tourner un programme standard, qui a déjà plusieurs années de débogage derrière lui.
Même après des tests poussés, il est bien rare qu'un programme soit infaillible, et le risque de crash ne pouvant ne pas être pris en compte, il faut un moyen de prévention.
Le circuit intégré MB3793 de FUJITSU, est un superviseur d'alimentation avec un chien de garde qui pallie les problèmes mentionnés précédemment.
Ce circuit est le successeur du circuit FUJITSU MB3773, qui a déjà fait ses preuves.

Description du MB3793

Le circuit intégré MB3793 comprend les deux blocs fonctionnels suivants : un circuit de supervision d'alimentation et la circuiterie chien de garde.



Surveillance de la tension

La circuiterie dédiée à la surveillance de la tension d'alimentation envoie une impulsion de reset lorsque la tension surveillée passe en dessous de 4,2V pour les systèmes travaillant sous 5V.
La tension du seuil de 4,2V est programmée en usine. Cette tension de seuil est choisie en regard de la plage de fonctionnement des circuits logiques qui va, en général, de 4,5 à 5,5V, et l'on peut considérer que les variations dans cette plage sont acceptables.
Le seuil est donc fixé à une valeur inférieure de 7% à la limite inférieure.
Avec une tension d'alimentation de 4,2V, les circuits logiques ne sont pas censés travailler correctement de manière fiable.
Le circuit MB3793 est aussi disponible avec une tension de seuil de 3,0V, et ce circuit est bien sûr destiné aux circuiteries logiques utilisant le process 3,3V.
Le choix de cette solution de programmation du seuil en usine a été effectué dans le but de minimiser les coûts de fabrication, en éliminant les composants externes programmant la tension du seuil.

Circuiterie interne

Le schéma bloc du MB3793 est donné à la **figure 1.** La surveillance de la tension d'alimentation met en service un pont diviseur résistif et un comparateur associé à une référence stabilisée à ± 250mV.
Deux sources de courant constant sont aussi disponibles, elles sont utilisées pour charger deux condensateurs externes, dans le cas où la tension de seuil doit être distribuée à d'autres systèmes.

Chien de garde

La seconde section du circuit est le chien de garde à deux entrées CK1 et CK2. Grâce à ses deux entrées, un seul MB3793 peut surveiller deux microcontrôleurs ou deux microprocesseurs, comme le montre le schéma de la **figure 2.**
Le programmeur du microcontrôleur devra donc tenir compte de la présence du MB3793, en envoyant régulièrement sur un port de sortie une information signalant la présence du microcontrôleur. Sur les entrées CK1 et CK2, le niveau change donc régulièrement et la cadence est fixée par le programme.
Si pour les raisons mentionnées précédemment, bug ou autre, le programme plante, le niveau sur CK1 et CK2 ne change plus périodiquement, et ceci est détecté par le MB3793, qui délivre une impulsion de reset au microcontrôleur.
Le retard maximum admis par le MB3793, avant de délivrer l'impulsion de reset, est fixé par un condensateur externe connecté à la broche CTW.
L'impulsion de reset est envoyée au microcontrôleur et peut, éventuellement, être envoyée à d'autres circuits, à condition de ne pas demander plus de 5mA au circuit FUJITSU.

Figure 2

Standard Timing for MB3793–42 (C_{TP} = 100 nF, C_{TW} = 10 nF)

Figure 3 : le timing de fonctionnement

Fonctionnement du circuit

Si le circuit est câblé, conformément au schéma de la figure 2, le diagramme des temps de la **figure 3** rend compte de son fonctionnement.
A la mise sous tension, lorque la tension d'alimentation croît, la sortie reset est à l'état bas.
Dès que la tension surveillée est supérieure au seuil de 4,3V, le condensateur CTP commence à se charger.
Si CTP vaut 100nF, le signal de reset passe à l'état haut 130ms après le passage ou franchissement du seuil.
Dès que le signal de reset passe à l'état haut, le condensateur externe CTW commence à se charger.
Lorsque la tension aux bornes du CTW atteint 1,24V, on décide de décharger le condensateur.
Si des impulsions, une au moins, se présentent sur l'entrée CK, CK1 ou CK2, alors que CTW était en décharge, on décide de repasser en charge.
Si aucune impulsion n'est présente, le condensateur se décharge, jusqu'à ce que la tension atteigne 0,24V et, à cet instant, on envoie une impulsion de reset.
Avec les valeurs du schéma de la figure 2, CTW = 10nF et CTP = 100nF, les impulsions sur CK1 ou CK2 doivent se présenter toutes les 15 ms, au minimum.
La surveillance de la tension d'alimentation se résume en quelques mots : dès que la tension d'alimentation passe en-dessous du seuil de 4,2V, l'impulsion de reset démarre.
Dès que la tension surveillée commence sa croissance, CTP se charge et la tension passe au dessus du seuil. Après un laps de temps de 130ms, la broche de reset passe à l'état haut.
Le circuit MB3793 est un circuit simple, pratique, utile et consomme peu : 50µA au maximum.
Si ce circuit peut afficher un faible coût, il n'y a aucune raison pour ne pas voir sa prolifération dans les applications à microcontrôleur.

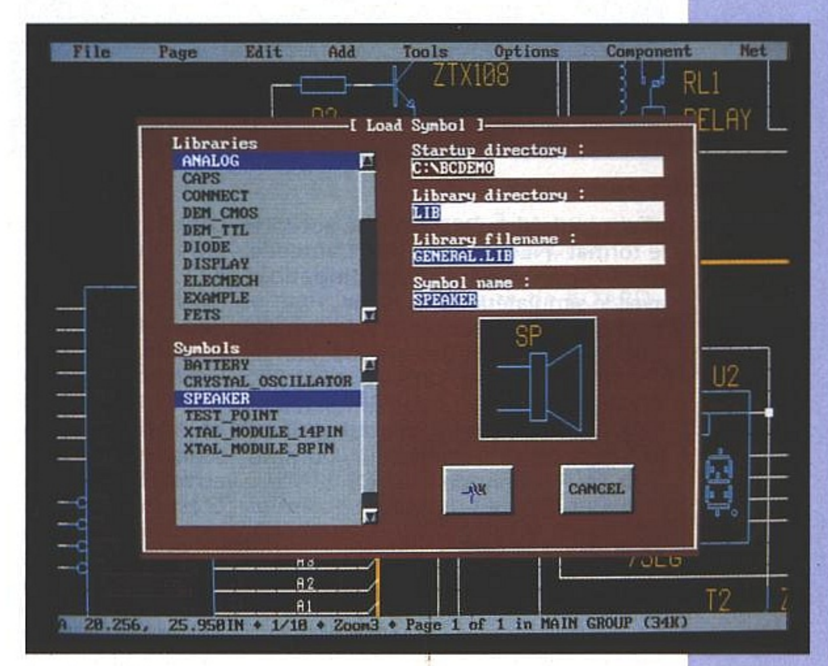
François de DIEULEVEULT



BOARDCAPTURE : CE QUI MANQUAIT A BOARDMAKER

Les inconditionnels de BOARDMAKER regrettaient depuis longtemps que l'une des petites CAO de circuits imprimés les plus populaires soit dépourvue d'un module de saisie de schémas digne de ce nom.

Après le routeur automatique BOARDROUTER, TSIEN nous propose enfin avec BOARDCAPTURE de quoi rendre ce bel outil presque complet, et en tout cas nettement plus productif.



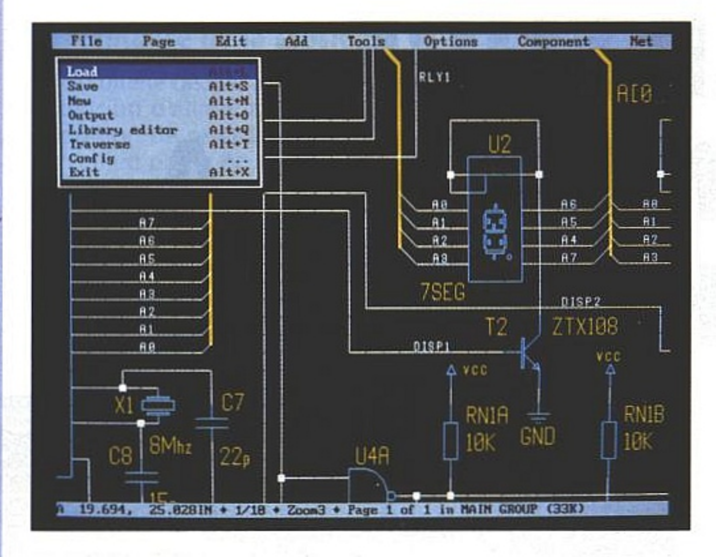
Une lente évolution

C'est avec BOARDMAKER 1 que TSIEN a réussi à acquérir très tôt une indiscutable notoriété dans le domaine des logiciels de dessin de circuits imprimés. Aujourd'hui encore, ce produit d'entrée de gamme affiche un rapport qualité-prix difficile à égaler, face à une concurrence qui a pourtant eu tout le temps de fourbir ses armes.
Fruit d'un important travail de programmation en assembleur, BOARDMAKER a été développé par une jeune équipe britannique, celle-là même qui avait précédemment conçu EASY-PC.
La similitude est frappante entre les deux logiciels, même si de multiples perfectionnements ont été apportés à l'occasion de ce qu'il faut bien appeler un «clonage». En particulier, BOARDMAKER sait tirer entièrement parti des ressources des écrans VGA et soutient donc la comparaison, en matière d'affichage, avec des logiciels infiniment plus chers.
L'une des forces de BOARDMAKER est de tirer également le maximum des imprimantes les plus simples, en l'occurence les matricielles à 9 aiguilles qui arrivent à produire des tracés à 240 dpi supportant souvent une gravure directe à l'échelle 1.
Mais sa principale originalité est de savoir aussi produire des schémas très présentables, à partir d'une bibliothèque de symboles spécialisée. Avec pratiquement deux logiciels en un, l'affaire est décidément très bonne.
Seulement, il ne faut pas confondre dessin et saisie de schémas : BOARDMAKER 1 ne sait pas produire de netlists!
BOARDMAKER 2, version «professionnelle» du produit, traite pour sa part les netlists mais ne sait pas les construire à partir du schéma : il faut définir les équipotentielles lors de l'implantation des composants sur le circuit imprimé lui-même, ou avec un traitement de texte.
C'est au besoin suffisant pour le contrôle automatique d'un routage manuel des pistes, et même pour l'autoroutage de celles-ci au moyen de BOARDROUTER.
Même si le routeur automatique de TSIEN peut paraître assez rudimentaire face à des produits plus récents, il s'avère plutôt fiable et pas très cher.
Son rapport qualité-prix n'est cependant pas aussi exceptionnel que celui de BOARDMAKER 1, qu'il n'est pas interdit de percevoir comme le «produit d'appel» de TSIEN...
Avec BOARDCAPTURE, il devient enfin possible d'extraire automatiquement les netlists des schémas, et même de pratiquer la «rétro-annotation». Mais il ne faut pas trop espérer en faire davantage...
A l'heure où les solutions concurrentes intègrent couramment des simulateurs logiques, analogiques, ou mixtes, TSIEN ne semble pas se préoccuper le moins du monde de cet aspect de la question.
Mais il est vrai que bon nombre de concepteurs de cartes en font autant, et ne souhaitent pas payer pour des possibilités dont ils ne profiteront pas !

Une saisie de schémas «simple»

Soyons clair : le but avoué de BOARDCAPTURE est de permettre la création de schémas de qualité professionnelle, dans de meilleures conditions qu'avec l'éditeur de BOARDMAKER, puis d'en extraire des netlists compatibles avec BOARDMAKER 2 ou BOARDROUTER. C'est tout!
Les netlists seront donc uniquement disponibles sous la forme d'un fichier au format «.NET» propre à TSIEN, accompagné d'un fichier «.DMP» précisant les empreintes devant correspondre, sur le circuit imprimé, à chaque composant.
C'est suffisant pour créer une carte à partir du schéma théorique, mais mal adapté à la simulation : il faudrait en






```
; BoardMaker net export
; Source filename :  SINGDEMO.NET
; Time stamp      :  Sat 9th Jan 1993 12:43pm

; COMPONENT LIST
[U1,DIP40_6,8048]
[P1,DPL9/90,DB9]
[U2,DIP14_3,7SEG]
[DB1,BRIDGE_NUM,BRIDGE]
[JP1,SILH10*1,JMP10]
[JP2,SILH10*1,JMP10]
[U3,DIP14_3,7SEG]
[RL1,MINSPCO-4,RELAY]
[SP1,SPMIN3,SPEAKER]
[T1,ELINE,ZTX108]
[JP3,SILH4*1,JMP4]
[R1,RES4.1,100R]
[U4,DIP14_3,7438]
[RN1,SIP10,10K]
[T2,ELINE,ZTX108]
[T3,ELINE,ZTX108]
[R2,RES4.1,330R]
[R3,RES4.1,390R]
[L1,L4.1,20nH]
[L2,L4.1,20nH]
[R4,RES4.1,3K3]
[R5,RES4.1,3K3]
[JP4,SILH2*1,JMP2]
[JP5,SILH3*1,JMP3]
[C1,TANTO.2,10u]
[C2,MONBLOCK.1,100n]
[C3,MONBLOCK.1,100n]
[C4,MONBLOCK.1,100n]
[C5,MONBLOCK.1,100n]
[C6,MONBLOCK.1,100n]
[X1,HCU49,8Mhz]
[C7,MONBLOCK.1,22p]
[C8,MONBLOCK.1,15p]
(
N000001,10,10,10,UNSPECIFIED,NOM-1,MIN-1,VIA-16
U1,19
JP1,10
)
(
N000002,10,10,10,UNSPECIFIED,NOM-1,MIN-1,VIA-16
U1,18
JP1,9
)
(
N000003,10,10,10,UNSPECIFIED,NOM-1,MIN-1,VIA-16
U1,17
JP1,8
)
(
N000004,10,10,10,UNSPECIFIED,NOM-1,MIN-1,VIA-16
U1,16
JP1,7
)
(
N000005,10,10,10,UNSPECIFIED,NOM-1,MIN-1,VIA-16
```

Un échantillon du format «.NET» de Boardcapture

effet que le simulateur utilisé accepte le format .NET, ou que l'on transcode celui-ci dans un langage compatible avec le simulateur en question.

En pratique, c'est moins facile que de trouver une saisie de schémas tierce compatible avec BOARDMAKER, BOARDROUTER, et... les simulateurs! Mais peut-être TSIEN introduira-t-il un jour son propre simulateur, comme LABCENTER vient de le faire ?

Un logiciel «au goût du jour»

Dès le démarrage de BOARDCAPTURE, on se rend compte que TSIEN commence à s'écarter franchement de la ligne directrice qui avait fait le succès de la famille BOARDMAKER: l'écran d'accueil est «plus WINDOWS que WINDOWS», même si nous sommes bel et bien en présence d'une application DOS.

Cela laisse à penser qu'en prenant de l'âge, les «petits génies de Cambridge» commencent à se fatiguer de l'assembleur pour se tourner vers des langages évolués et des environnements de développement intégrés.

Cette impression ne se dément pas par la suite puisque, malgré une bonne continuité avec l'interface utilisateur de BOARDMAKER (menus déroulants), l'opérateur dispose en plus de toute une batterie de «boutons», de «curseurs», et autres «ascenseurs» en couleurs et en relief.

```
"U1","DEMO.LL\DIP40_6"
"P1","DEMO.LL\DPL9/90"
"U2","DEMO.LL\DIP14_3"
"DB1","DEMO.LL\BRIDGE_NUM"
"JP1","DEMO.LL\SILH10*1"
"JP2","DEMO.LL\SILH10*1"
"U3","DEMO.LL\DIP14_3"
"RL1","DEMO.LL\MINSPCO-4"
"SP1","DEMO.LL\SPMIN3"
"T1","DEMO.LL\ELINE"
"JP3","DEMO.LL\SILH4*1"
"R1","DEMO.LL\RES4.1"
"U4","DEMO.LL\DIP14_3"
"RN1","DEMO.LL\SIP10"
"T2","DEMO.LL\ELINE"
"T3","DEMO.LL\ELINE"
"R2","DEMO.LL\RES4.1"
"R3","DEMO.LL\RES4.1"
"L1","DEMO.LL\L4.1"
"L2","DEMO.LL\L4.1"
"R4","DEMO.LL\RES4.1"
"R5","DEMO.LL\RES4.1"
"JP4","DEMO.LL\SILH2*1"
"JP5","DEMO.LL\SILH3*1"
"C1","DEMO.LL\TANTO.2"
"C2","DEMO.LL\MONBLOCK.1"
"C3","DEMO.LL\MONBLOCK.1"
"C4","DEMO.LL\MONBLOCK.1"
"C5","DEMO.LL\MONBLOCK.1"
"C6","DEMO.LL\MONBLOCK.1"
"X1","DEMO.LL\HCU49"
"C7","DEMO.LL\MONBLOCK.1"
"C8","DEMO.LL\MONBLOCK.1"
```

Un échantillon du format «.DMP» de Boardcapture

C'est incontestablement agréable et pratique, mais forcément un peu pénalisant en termes d'encombrement et de rapidité. La version de démo occupe déjà 1,2 méga-octets, malgré des bibliothèques très simplifiées, et il en faut près de cinq pour la version complète.

Heureusement, cela ne pose guère de problème dès lors que l'on dispose d'un disque dur, mais rappelons que les précédents modules de la gamme «tournaient» si nécessaire sur un simple lecteur de disquettes !

La rupture avec le passé se manifeste aussi par le fait que l'écran VGA est obligatoire (un CGA suffisait jusqu'alors), et que les imprimantes à 9 aiguilles ne sont plus supportées: il faut une table traçante, une imprimante laser, ou une matricielle compatible Epson LQ 24.

En outre, il est fort dommage qu'aucune possiblité ne soit prévue pour sortir en PostScript (BOARDMAKER le fait pourtant), ni même dans un format intermédiaire compatible avec les logiciels de PAO (par exemple «.BMP» pour WINDOWS). On «colle» en effet de plus en plus souvent des schémas dans des textes techniques, au sein d'une mise en page de qualité.

Ces choix qui, actuellement, sont parfaitement légitimes pour un logiciel indépendant ou pour une nouvelle ligne de produits, nous paraissent regrettables dans ce cas particulier d'un module supplémentaire d'une CAO qui pouvait jusqu'à présent fonctionner sur du matériel de très bas de gamme. En clair, le fidèle de longue date de BOARDMAKER ou même de BOARDROUTER risque de devoir changer de PC et d'imprimante pour adjoindre BOARDCAPTURE à sa configuration: le jeu n'en vaut pas forcément la chandelle, sauf si l'opération était de toute façon prévue à plus ou moins court terme.

Cela dit, BOARDCAPTURE est sensiblement moins cher que bien d'autres saisies de schéma (environ 3000 F), mais comme il en fait plutôt moins, ce prix nous paraît somme toute réaliste.

Pour le nouveau venu à la CAO, la question se pose différemment: compte tenu de ce qui existe maintenant sur le marché, la solution TSIEN est-elle encore «dans la course» ?

Probablement oui si on n'a pas l'usage de la simulation analogique et/ou digitale, et si on peut se contenter d'un routeur simplifié ou de pas de routeur du tout: on tient là une solution relativement efficace compte tenu de son prix.

Mais si on souhaite disposer des outils les plus puissants du moment, alors il faut s'intéresser sérieusement à des produits concurrents, pas forcément beaucoup plus chers compte tenu de ce qu'ils offrent. Nous en avons déjà présenté, et de bonnes surprises sont en vue...

Les points forts de boardcapture

Examiné séparément, BOARDCAPTURE apparaît comme un assez bon outil de création de schémas, d'un confort d'utilisation plutôt supérieur à la moyenne.

D'une façon générale, ce logiciel en fait peut-être moins que ses concurrents mais ce qu'il fait, il le fait bien.

Son zoom, en particulier, est l'un des meilleurs du marché : directement issu de celui de BOARDMAKER (écrit dès l'origine en langage machine), il possède une fonction de panoramique automatique qui permet d'accéder presque instantanément à n'importe quelle zone d'une feuille, même très grande. Le déplacement de l'image se fait maintenant en continu, et non plus par effacement et reconstruction de tout l'écran.

La fonction «undo», désormais présente sur pratiquement tous les logiciels de cette catégorie, a été considérablement enrichie : loin de se contenter de rétablir la situation antérieure à une unique manoeuvre malencontreuse, elle mémorise jusqu'à une cinquantaine d'opérations précédentes.

Il devient ainsi possible de revenir très en arrière, et même d'annuler un «undo» (fonction «redo») !

Lorsqu'il s'agit de revenir sur un élément de dessin déjà en place (mode «edit»), il suffit de cliquer sur celui-ci avec la souris : BOARDCAPTURE identifiera automatiquement de quel type d'objet il s'agit, alors que sous BOARDMAKER il fallait au préalable le spécifier.

La construction proprement dite du schéma bénéficie également d'un certain nombre d'innovations. En particulier, les broches d'alimentation des circuits intégrés ne sont pas obligatoirement intégrées dans une même équipotentielle : c'est particulièrement appréciable dans les circuits mixtes analogique-digital où rien ne doit interdire, par exemple, d'insérer un transistor dans l'alimentation d'un ampli opérationnel.

Mais certains perfectionnements n'apparaissent que lorsque BOARDCAPTURE fonctionne en tandem avec BOARDMAKER : une «passerelle» bidirectionnelle permet non seulement de reproduire sur le circuit imprimé les modifications effectuées sur le schéma, mais également l'inverse (rétro-annotation).

Par ailleurs, il est possible de faire des «aller-retour» entre BOARDCAPTURE et BOARDMAKER sans perte de contexte : la même chose en somme que ce qui existait déjà entre BOARDMAKER et BOARDROUTER.

EN CONCLUSION

Considéré isolément, BOARDCAPTURE nous laisse l'impression d'un logiciel développé avec soin, et doté des derniers perfectionnements de la technique.

Inséré dans un «système BOARDMAKER» existant, il introduit malheureusement une nette discontinuité, imputable sans nul doute au fait qu'il a été créé avec plusieurs années de décalage.

Par le jeu des mises à jour périodiques, on peut toutefois supposer que cet écart va tendre à se combler : BOARDMAKER 2 en est aujourd'hui à sa version 6, qui marque déjà une évolution sensible par rapport à ce que nous avons connu il y a un an ou deux.

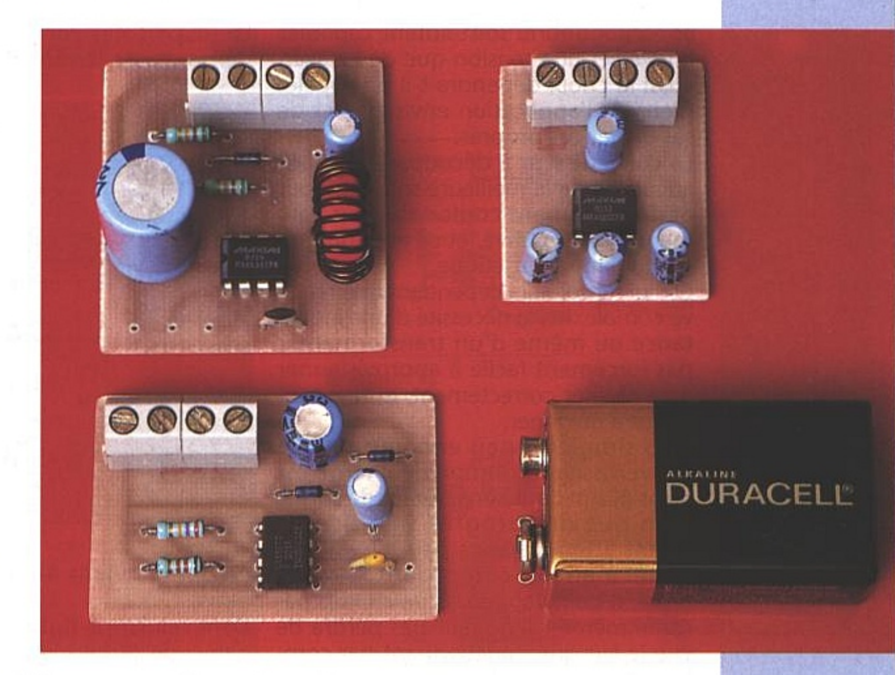
Mais dans les deux cas, on regrettera le manque d'ouverture de BOARDCAPTURE vers les logiciels tiers : simulateurs, bien sûr, mais aussi routeurs concurrents et même tout simplement outils de PAO.

Tout se passe en fait comme si les développeurs britanniques de BOARDCAPTURE considéraient que c'est aux autres de s'adapter à leurs normes et pas l'inverse. Cela peut se concevoir lorsqu'on s'appelle ORCAD, TANGO, ou RACAL-REDAC, mais c'est à l'évidence un peu présomptueux dans le cas de TSIEN...

Patrick GUEULLE

TROIS PETITS CONVERTISSEURS DC-DC INVERSEURS

Beaucoup de circuits analogiques nécessitent encore une alimentation dite «symétrique» pour donner le meilleur de leurs possibilités. Si cela ne pose guère de problème dans les équipements fonctionnant sur secteur, la question est plus délicate lorsqu'il s'agit de travailler sur piles ou accus. L'alimentation par batterie à point milieu ne soulevant guère d'enthousiasme, on passe généralement par une «masse virtuelle» ou par un convertisseur continu-continu capable de produire une tension négative à partir de l'alimentation principale, presque toujours positive.



Voici trois solutions toutes prêtes pour passer immédiatement à la pratique!

Masse virtuelle ou inverseur de tension ?

Des progrès très importants ont été faits dans le domaine des «masses virtuelles», dont l'un des principaux est l'introduction par TEXAS INSTRUMENTS des TLE2425 et TLE2426, composants que nous avons eu l'occasion de présenter en détail dans ces colonnes.

Extrêmement simple, cette solution est cependant loin de convenir à toutes les situations, principalement à cause du fait que la «masse» ainsi créée ne coïncide avec aucune des deux connexions de la batterie, comme l'illustre la **figure 1**.

Il est certes possible de partager ainsi une alimentation +5V avec des circuits se contentant de plus et moins 2,5V, mais alors la «masse digitale» et la «masse analogique» seront distinctes et décalées de 2,5V l'une par rapport à l'autre : ce n'est pas toujours acceptable ! Lorsque cela ne peut convenir, on se tourne généralement vers la disposition de la **figure 2**, qui fait appel à un convertisseur continu-continu capable de transformer du +5V en -5V : les circuits analogiques sont alors alimentés en plus et moins 5V, et la masse générale correspond au pôle négatif de la batterie.

Mais si les circuits analogiques nécessitent une tension encore supérieure, alors il faut recourir à l'agencement de la **figure 3**, dans lequel un convertis-

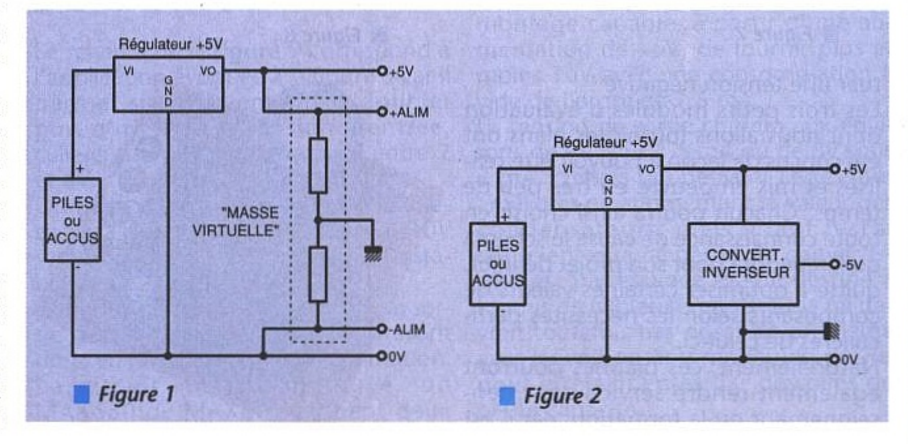


Figure 1

Figure 2



seur DC-DC à la fois élévateur et inverseur produit du plus et moins 10V (par exemple) à partir du +5V général. C'est notamment très classique dans tous les équipements munis d'interfaces RS232C.

Convertisseur à découpage, ou pompe de charge ?

Les deux technologies les plus courantes en matière de convertisseurs continu-continu sont autant capables d'inverser une tension que de l'élever, aussi le choix dépendra-t-il principalement de l'application envisagée et de ses exigences propres.

Le convertisseur à découpage est sans aucun doute la meilleure solution pour offrir un courant confortable sur l'alimentation négative, et ce avec un bon rendement énergétique.

On lui reprochera cependant une relative complexité, la nécessité d'une inductance ou même d'un transformateur pas forcément facile à approvisionner ou à réaliser correctement, et une tendance à rayonner.

Très simple et peu encombrant, le convertisseur à pompe de charge est hélas plutôt limité en courant de sortie, bien que des progrès significatifs soient attendus sous peu. Ne faisant appel à aucun composant magnétique, il ne rayonne pas de champ parasite même s'il ne faut pas perdre de vue le fait que, fonctionnant par commutation, il peut tout de même «faire du bruit».

Des circuits intégrés spécifiques existent pour faciliter au maximum la réalisation de ces deux types de convertisseurs, avec des performances très supérieures à ce qu'il est possible de faire avec des «commodities».

Notons cependant que lorsque le cahier des charges n'est pas exigeant, un simple 555 peut suffire pour reconstituer une tension négative !

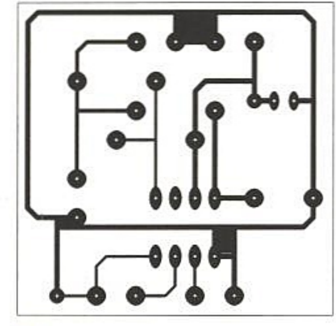


Figure 7

Les trois petits modules d'évaluation dont nous allons fournir les plans ont été conçus de façon à pouvoir être réalisés et mis en oeuvre en très peu de temps. Chacun pourra ainsi choisir en toute connaissance de cause le schéma qu'il retiendra pour son projet définitif, quitte à optimiser certaines valeurs de composants selon les nécessités particulières de celui-ci.

Naturellement, ces platines pourront également rendre service dans l'enseignement ou la formation, car il est facile d'y promener une sonde d'oscilloscope pour étudier leur fonctionnement en profondeur.

De robustes borniers à vis faciliteront au maximum les manipulations, même fréquentes.

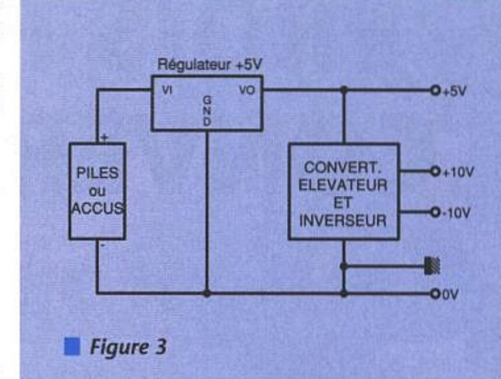


Figure 3

UN INVERSEUR «SUIVEUR» À DÉCOUPAGE

La plupart des convertisseurs DC-DC délivrent une tension de sortie régulée, ce qui convient à bien des applications.

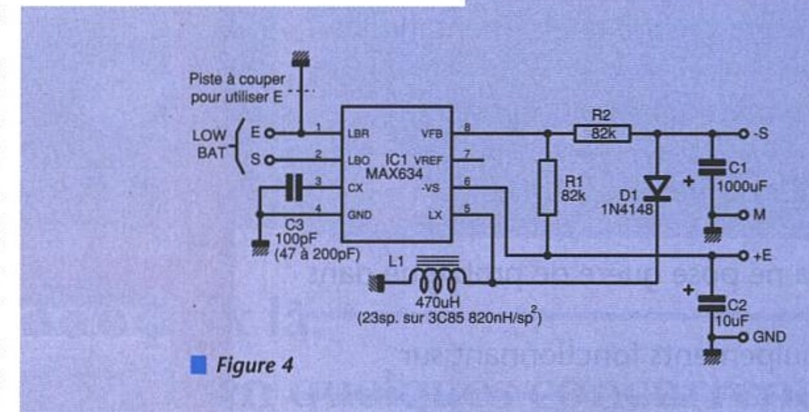


Figure 4

Dans celui de la **figure 4**, la tension négative de sortie suit fidèlement, en valeur absolue, les variations de la tension positive d'entrée, sous réserve bien entendu qu'une consommation excessive ne vienne pas «écrouler» le convertisseur.

La tension d'entrée pouvant évoluer entre 3 et 16V, on dispose là d'un montage très souple que l'on pourra associer directement, même sans «prérégulateur», aussi bien à une pile de 3 ou 9V qu'à un accu de 6 ou 12V ou bien sûr à une alimentation stabilisée de 5, 6, 9, 12, ou 15V, etc.

Figure 5

Figure 8



Le principe de la conversion est détaillé à la **figure 5** : lorsque l'élément hacheur est passant, un courant circule dans la self mais pas dans la diode, celle-ci étant polarisée en inverse.

Dès que le hacheur se bloque, le courant que la self continue à faire circuler dans le même sens en déchargeant l'énergie magnétique accumulée dans son noyau, se referme à travers la charge et la diode de «récupération», qui se retrouve cette fois-ci polarisée en direct.

Il est facile de vérifier que ce faisant, il se développe aux bornes de la charge une tension de polarité inverse de celle de l'alimentation principale.

Le circuit intégré utilisé est un MAX634 de MAXIM, composant déjà longuement éprouvé et ne posant donc pas de problème d'approvisionnement particulier.

Son schéma interne, résumé à la **figure 6** : montre qu'il opère à une fréquence fixe (de 10 à 40 kHz environ selon la valeur du condensateur équipant l'oscillateur), et que la régulation est obtenue en interdisant la commutation du hacheur tant qu'une tension suffisante est présente en sortie.

Par rapport à une solution faisant appel à des composants non spécialisés, le recours au MAX634 apporte



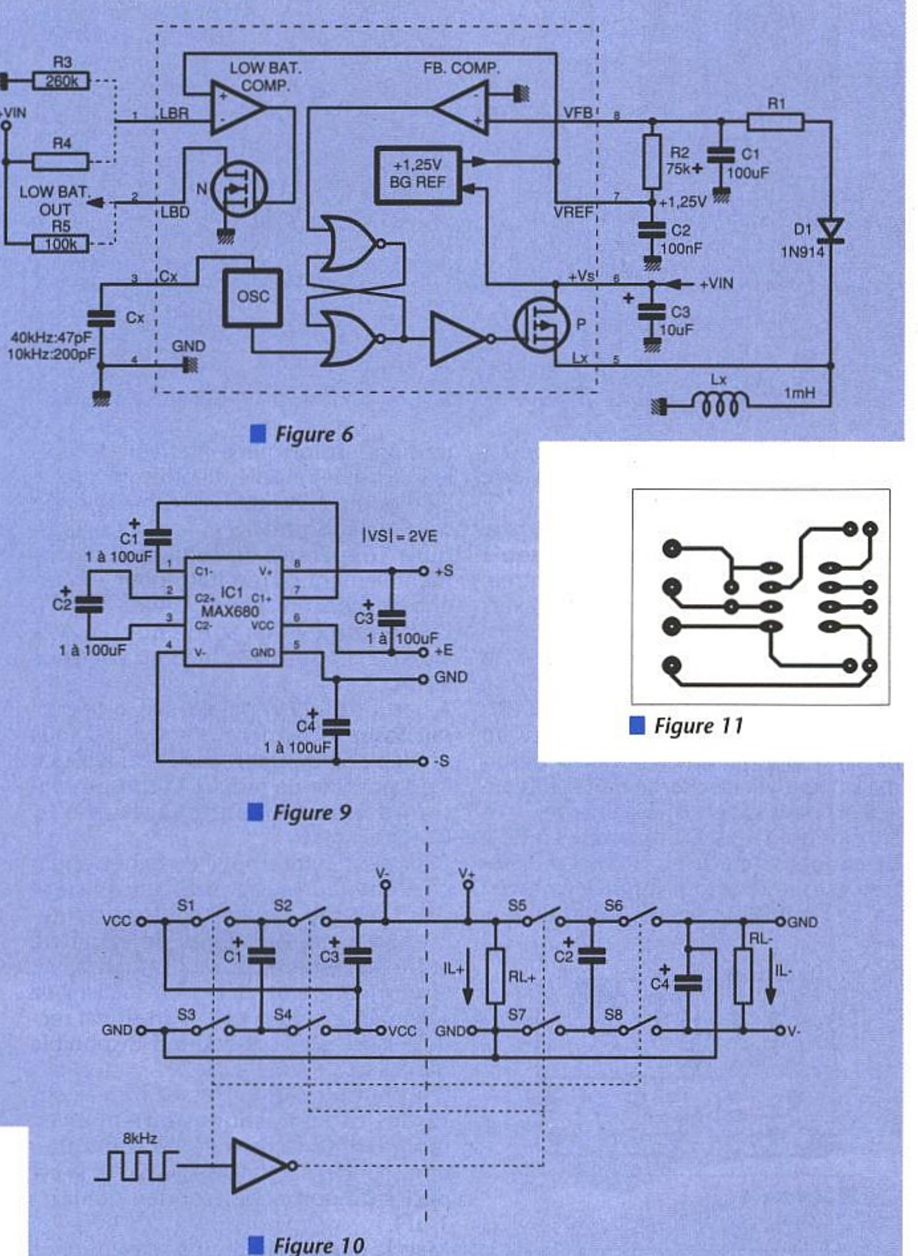


Figure 6

Figure 9

Figure 10

Figure 11

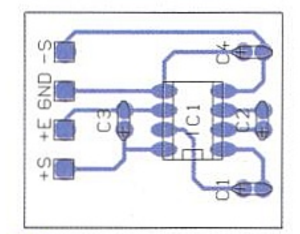


Figure 12



une simplification et un gain de place évidents, des performances supérieures, et des fonctions supplémentaires telles que l'indicateur de batterie faible (Low Bat), dont l'entrée et la sortie pourront être utilisées suivant les besoins de chacun.

La réalisation du module d'évaluation suppose la gravure d'un petit circuit imprimé conforme au tracé fourni à la **figure 7**, et son câblage selon le plan de la **figure 8**.

Tous les composants utilisés sont très courants (la diode, en particulier, est une simple 1N4148), à l'exception peut-être de la self de 470 µH.

Une possibilité consiste à bobiner 23 spires de fil émaillé 8/10 sur un tore ferrite PHILIPS 3C85 de 880 nH/sp², mais on peut aussi faire appel à une inductance toute faite pourvu que sa résistance interne soit faible et son courant de saturation suffisamment élevé.

En suivant nos préconisations, on doit obtenir automatiquement un convertisseur dont la consommation à vide, sous +5V, n'excède pas 250 µA, et capable de fournir environ 10 mA sous -5V.

Mais ces caractéristiques peuvent être modifiées en agissant notamment sur la valeur de la self et sur celle du condensateur fixant la fréquence de découpage (47 à 200 pF environ contre 100 actuellement).

UN CONVERTISSEUR A DOUBLE POMPE DE CHARGE

Le schéma de la **figure 9** correspond à l'application évoquée à la figure 3 car il permet successivement de doubler puis d'inverser la tension d'entrée, celle-ci pouvant être comprise entre 2 et 6V.

On pourra ainsi obtenir du 6V symétrique à partir d'une pile 3V, ou du 10V symétrique à partir d'une tension stabilisée de +5V.

Attention toutefois, les tensions de sortie ne sont pas régulées et chuteront donc en fonction de la consommation.

Le circuit intégré employé, un MAX680 de MAXIM, contient deux pompes de charge en cascade, soit au total huit interrupteurs associés selon la **figure 10** à quatre condensateurs.

Un séquenceur interne orchestre les commutations nécessaires, cela à une fréquence de 8 kHz non modifiable par l'utilisateur.

Chaque condensateur est donc régulièrement chargé à partir de la tension d'entrée, puis on le place en série avec un second et avec la tension d'entrée elle-même.

Il y a donc théoriquement triplement de la tension d'entrée, mais compte tenu des pertes dans tous ces commutateurs, on arrive en fin de compte au double.

Le courant disponible en sortie est limité par la capacité des condensateurs, la fréquence des commutations, et la résistance interne des commutateurs.

Pour la plupart des applications, des condensateurs de 5 à 10 µF feront l'affaire, mais la fourchette autorisée s'étend de 1 à 100 µF.

Le module d'évaluation pourra être câblé sur un petit circuit imprimé représenté à la **figure 11**, selon le plan de câblage de la **figure 12.**

Moyennant quoi, on disposera d'un montage capable, à partir d'une alimentation de +5V, de fournir plus et moins 10V avec une consommation à vide de l'ordre de 1,5 mA.

La tension de sortie chutera aux environs de 9V sous 1,5 mA ou de 8V sous 3 mA, chiffres qui peuvent certes être améliorés en augmentant la valeur des condensateurs, mais il faut rester conscient que ce genre de convertisseur est par essence même destiné à fournir de faibles courants. Cela ne devrait toutefois pas poser de problème avec les composants modernes, prévus pour être alimentés par des piles de petite capacité.



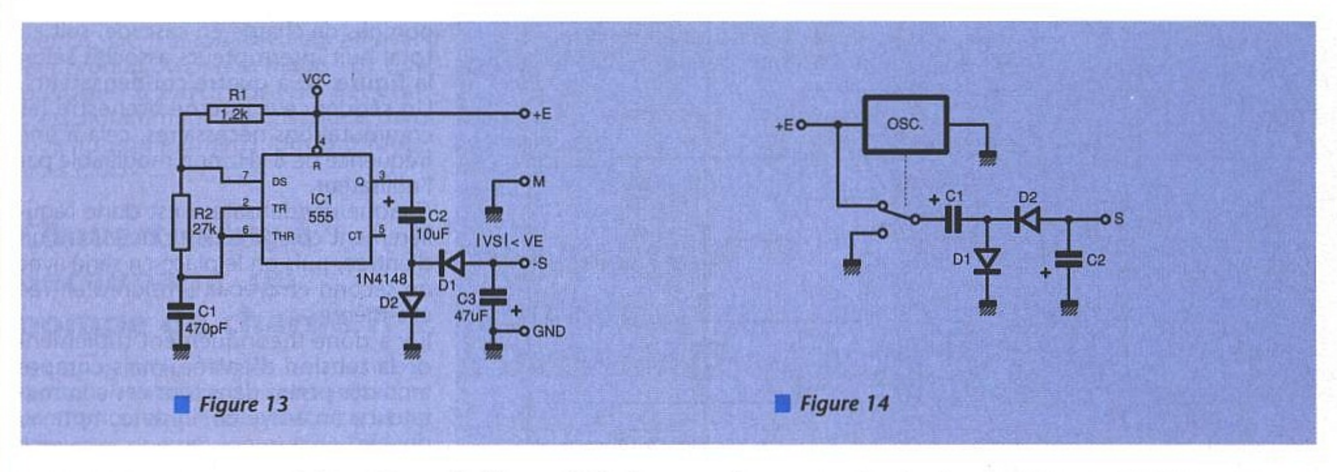


Figure 13

Figure 14

UN CONVERTISSEUR A 555

Bien entendu, il est possible de réaliser des convertisseurs DC-DC sans recourir à des composants spécifiques. Le 555, par exemple, se prête bien à la construction d'inverseurs de tension selon le schéma de la **figure 13**.

Bien que parfaitement au point et particulièrement économique, ce montage ne peut prétendre rivaliser avec les précédents malgré une complexité plutôt supérieure. Sinon, pourquoi les fabricants auraient-ils développé des circuits intégrés spécialisés ?

Le principe mis en oeuvre, que détaille la **figure 14**, s'apparente un peu à celui de la pompe de charge mais avec un seul niveau.

Lorsque l'inverseur (l'étage de sortie du 555, capable de supporter jusqu'à 300 mA) est relié à la tension d'entrée, le condensateur C1 se charge à travers la diode D1, D2 étant bloquée.

Mais quand l'inverseur vient à la masse, la tension aux bornes de C2 se retrouve en inverse aux bornes de D1: celle-ci se bloque alors, mais D2 devient passante puisque sa cathode est désormais négative. La charge de C1 s'écoule alors dans C2 et dans la charge.

Notons qu'il n'y a aucune mise en série de condensateur avec la tension d'entrée et que, compte tenu des pertes, on ne pourra obtenir en sortie qu'une tension sensiblement inférieure (en valeur absolue) à celle d'entrée.

Le module d'évaluation, câblé selon le tracé de la **figure 15** et le plan de la **figure 16**, permet de confirmer expérimentalement ce résultat : pour +5V en entrée (consommation à vide 5 mA), on ne retrouve en sortie que -3,2V à vide, -2,5V sous 250 µA, ou -2V sous 2 mA.

A partir de +12V, par contre, on pourrait assez facilement obtenir -5V sous un débit un peu plus élevé. Par ailleurs, il est possible de réduire la consommation à vide en employant un 555 CMOS.

Cela peut suffire pour certaines applications peu exigeantes en matière d'autonomie des batteries (le rendement est médiocre) et de symétrie entre les tensions positive et négative.

On arrive même parfois à réaliser ce schéma sans 555, lorsqu'un signal rectangulaire adéquat est déjà disponible par ailleurs.

On peut aussi jouer assez largement sur les caractéristiques obtenues en modifiant la fréquence de commutation (condensateur de 470 pF) et la capacité de pompage (condensateur de 1 µF).

Mais la plupart du temps, la solution la plus élégante consistera tout de même à faire appel à un circuit intégré spécialement conçu pour la conversion continu-continu: ces trois modules sont précisément là pour vous aider à trancher en toute connaissance de cause !

Patrick GUEULLE



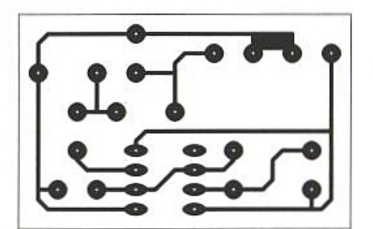


Figure 15

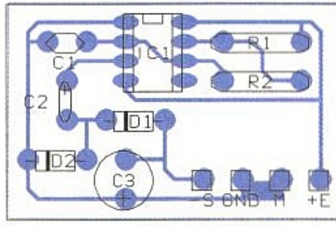
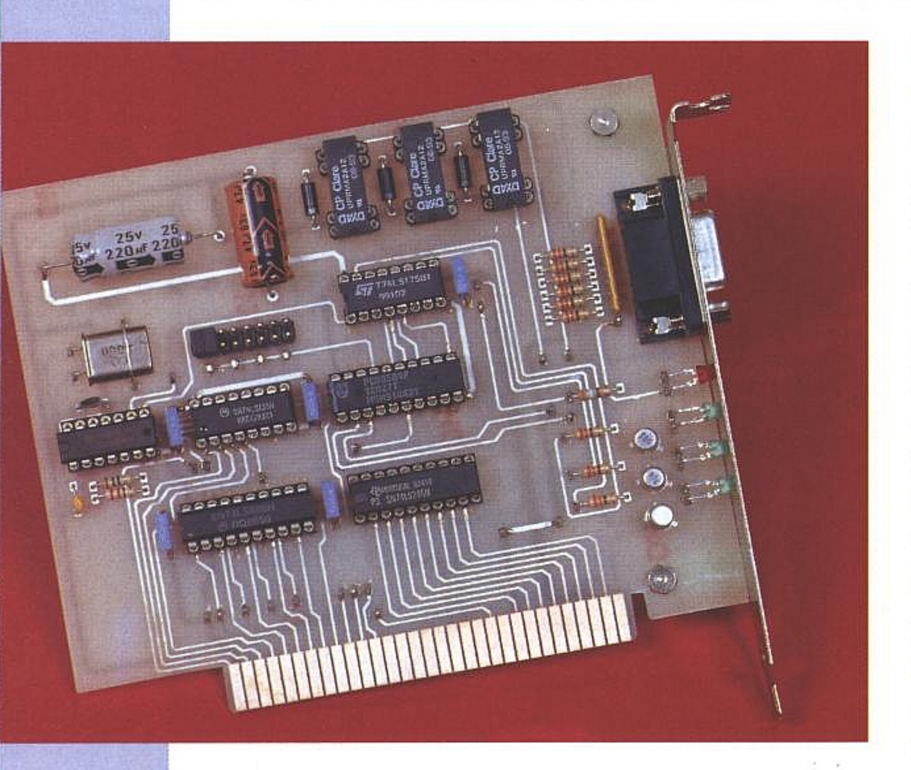


Figure 16

DOMESTICUS : CARTE D'INTERFACE POUR LE BUS I2C



Troisième partie de notre réalisation domotique : La carte d'interface pour bus I2C à insérer dans votre compatible PC. Avec la réalisation de cette carte et les routines de bas niveau pour y accéder, ainsi que les borniers d'Entrées et de Sorties Digitales publiés précédemment, vous possédez un système d'automatisme de base, auquel nous adjoindrons dès le mois prochain un ATELIER LOGICIEL pour programmer des séquences d'automatismes en langage Grafcet.

DESCRIPTION ÉLECTRONIQUE DE LA CARTE D'INTERFACE PC

Le schéma électrique de la carte d'interface PC est donné **figure 1.** IC2 (74LS245) est un buffer bi-directionnel utilisé pour tamponner le bus de données. Les circuits intégrés IC1 et IC4 (74LS688 et 74LS138) se chargent du décodage d'adresses, pour valider les circuits IC5 (PCD 8584) et IC6 (74LS175). IC1 permet d'effectuer un décodage primaire : sa broche P=Q est validée si l'adresse est comprise entre 300H et 30FH. IC4 effectue le décodage fin avec validation de 8 groupes de 2 adresses dans le champ d'entrées-sorties. Le switch à cavaliers SW1 se charge d'affecter les adresses de base aux circuits à valider.

Adresses de base

IC5 nécessite deux adresses de base, et IC6 une adresse. Pour créer les routines de bas niveau, nous avons figé ces trois adresses consécutives dans l'espace d'entrées-sorties. Les quatre possibilités d'adresses de base sont ainsi les suivantes : 300H, 304H, 308H et 300CH. Les cavaliers sont alors à insérer selon le tableau **figure 2.**

Circuit IC5 : PCD 8584

Ce circuit est le circuit spécialisé pour l'interfaçage avec les différents bus d'ordinateurs existants. Son utilisation n'est pas très compliquée si on prend suffisamment de précautions, et en particulier sur les points suivants :

La fréquence d'horloge

Pour fonctionner, le circuit a besoin d'une horloge. Cette fréquence servira après division à générer le signal d'horloge sur le réseau (broche SCL), puisque nous programmons le circuit en fonctionnement Maitre. Le constructeur offre la possibilité d'entrer cinq fréquences différentes par la broche CLK (3 MHz, 4,43 MHz, 6 MHz 8 MHz, et 12 MHz). Il est important de présenter à la broche de ce circuit la valeur exacte correspondant à celle programmée dans le registre interne, sous peine d'obtenir en réception des octets validés par les bits de contrôle, mais de valeur erronée. Devant la multitude de PC plus ou moins compatibles sur le marché, nous avons préféré intégrer sur cette carte un petit oscillateur HCMOS de fréquence 3 MHz (C1, C2, R13, R14, Q1, et 2/4 IC3). A titre d'exemple, l'auteur possède un vieux 286 avec une fréquence d'horloge mesurée sur la broche OSC (broche B30) d'une valeur de 14 MHz.

Le Reset du circuit

Le circuit PCD 8584 possède une caractéristique d'adaptabilité à 3 familles de bus (8049/51, 68000, et Z80). L'inconvénient de cette caractéristique est que le circuit doit, pour selectionner la famille adéquate, être adressé juste après la remontée à 1 du signal de sa broche Reset. Si nous relions cette broche à la broche Reset du bus PC, nous ne pouvons pas garantir qu'après une mise sous tension, le premier adressage dans le champ d'entrées-sorties soit pour ce circuit. Nous avons ainsi préféré forcer la broche Reset du



DECOUPLAGES :

Figure 1 : le schéma

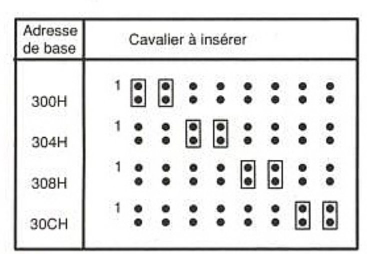


Figure 2 : positionnement des cavaliers

Sub D 9 broches femelle

SDA1 — 1
SDA2 — 2
SDA3 — 3
SDA4 — 4
SDA5 — 5
SDA6 — 6
— 7
— 8
GND — 9

Figure 3 : brochage du sub D9

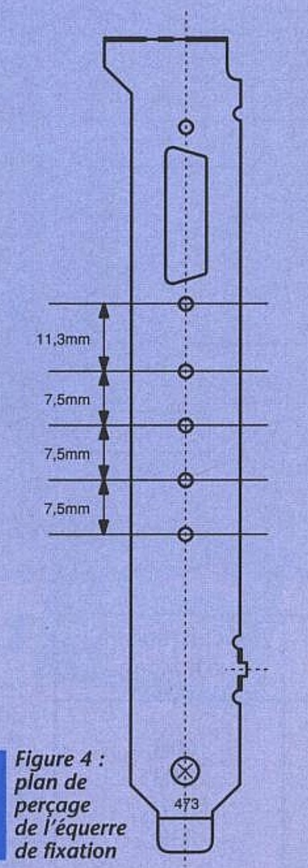


Figure 4 : plan de perçage de l'équerre de fixation

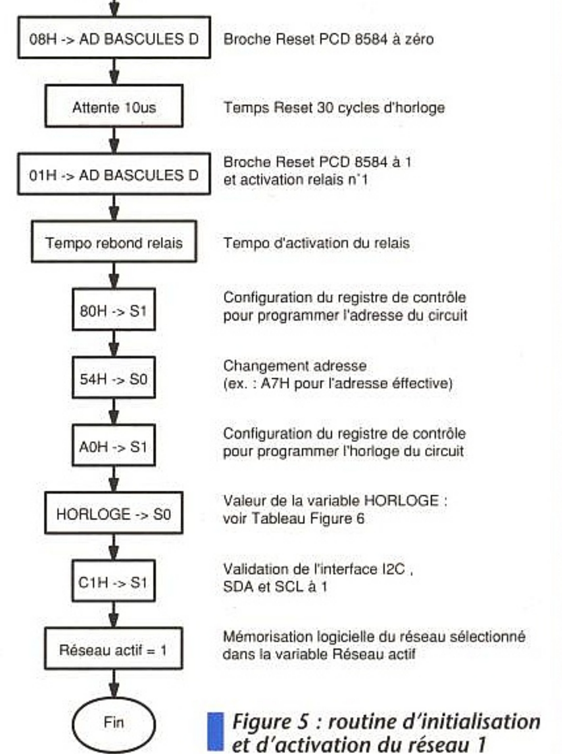


Figure 5 : routine d'initialisation et d'activation du réseau 1



PCD 8584 artificiellement à l'aide d'une bascule D, volontairement validée lors de l'étape d'initialisation de la carte (Bascule 4 du circuit IC6 - 74LS175).

L'initialisation et l'accès aux registres

Ces points seront développés dans la description logicielle.

Circuit IC6 - 74LS175

Le principe retenu pour accéder aux 3 réseaux I2C présents sur le bus Domotique est celui du multiplexage. Le PC (Maitre du système) interrogera cycliquement chacun des circuits présents sur chaque réseau, pour être informé de leur changement d'état (entrées) ou leur communiquer de nouvelles valeurs (sorties). Ce principe interdit le fonctionnement du système par interruption validée par un des circuits sur le réseau ; c'est pourquoi la broche INT du PCD 8584 n'a pas été reliée au bus PC. La mise en mémoire du réseau sélectionné est effectuée par 3 bascules D du circuit IC6 (74LS175). Chaque sortie de bascule commande un relais à double contact, au travers d'un transistor et d'une LED de visualisation de l'état. Il est à noter que les broches SDA et SCL de chaque réseau restent maintenues à un niveau haut, même si le réseau n'est pas validé par l'intermédiaire des résistances R1 à R6. La mise à zéro de la broche Reset du circuit PCD 8584 est effectuée par la sortie inverseuse de la 4ème bascule, mise à zéro visualisée par la LED 1. Les octets à écrire en binaire dans ce circuit pour valider les bascules sont alors les suivants :
- Validation réseau 1 : xxxx 0001
- Validation réseau 2 : xxxx 0010
- Validation réseau 3 : xxxx 0100
- Reset circuit PCD 8584 : xxxx 1xxx puis attente pendant 30 cycles d'horloge (10 µs) puis xxxx 0xxx.

Le circuit IC6 est réinitialisé à la mise sous tension de l'ordinateur avec le signal Reset du bus, par l'intermédiaire de la 4ème porte NAND restante.

Connecteur de réseaux

Pour permettre une intégration aisée de votre système Domotique dans votre résidence, nous avons privilégié un bus Domotique scindé en deux : Le bus des entrées-sorties, et le bus des accessoires (connexion Minitel, son ..) Le raccordement du bus des entrées-sorties à la carte PC s'effectue par une SubD 9 points dont le brochage est donné **figure 3.**

RÉALISATION DE LA CARTE

Ces différents composants sont implantés sur une carte double face à insérer dans un bus XT. Le connecteur femelle 9 broches est accessible en face arrière du PC, et est positionné pour recevoir une équerre normalisée pour cartes PC. Vous pouvez plier les quatres LED de visualisation pour qu'elles soient visibles en face arrière de votre ordinateur. Si vous installez une équerre de fixation, il sera nécessaire de la percer selon le tracé **figure 4.**

Figure 7 : routine d'écriture mode maître

Fréquence SCL (kHz)	Octet registre d'horloge
90	00H
45	01H
11	02H
1,5	03H

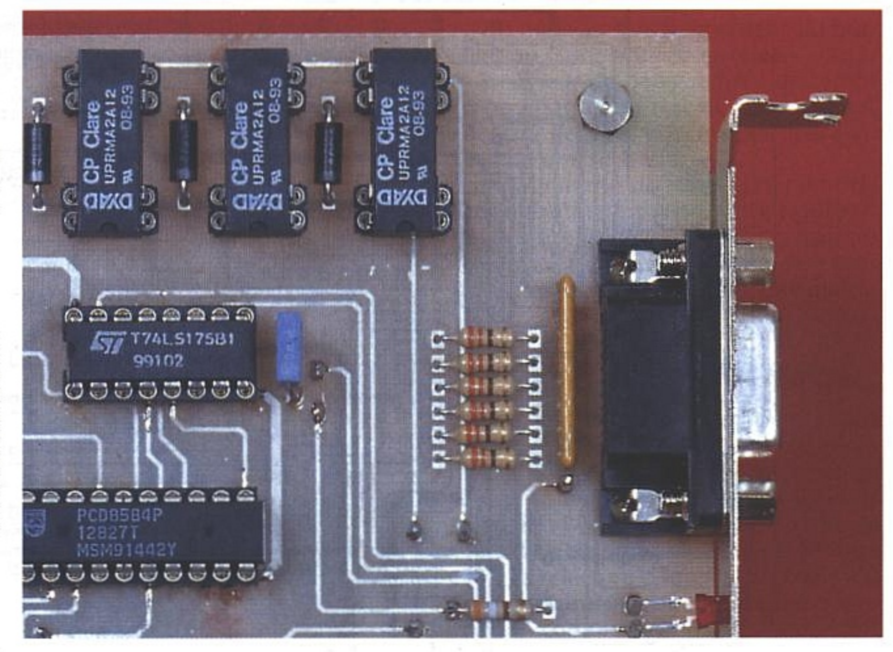
Figure 6 : fréquence SCL selon l'octet du registre horloge



Description logicielle des routines de bas niveau

Trois routines de bas niveau sont utilisées pour accéder par la carte d'interface aux borniers d'entrées et de sorties digitales :
- Reset_PCD8584
- Ecriture_Mode_Maitre
- Ecriture_Lecture_Mode_Maitre

Une version de ces routines en C et en Pascal sera disponible dès mars sur le serveur 3615 ERP, et par courrier (avec envoi d'une disquette) ainsi que des petits programmes utilitaires de test des borniers : E_TOR.EXE, et S_TOR.EXE qui testent les borniers d'entrées et de sorties digitales sur le réseau n°1 et avec l'adresse 42H.



Reset PCD8584

Cette routine est utilisée pour initialiser le circuit PCD8584, et activer le réseau n° 1. Son diagramme de fonctionnement est représenté **figure 5.** La valeur choisie pour l'adresse du circuit est de A7H (donc une valeur introduite de 54H en tenant compte du décalage d'un bit à droite), mais n'a aucune importance car le circuit fonctionnera toujours en mode Maitre. Attention, la seule valeur à ne pas introduire est 0, car le circuit se connecterait en mode moniteur passif, et serait ainsi à l'écoute de tous les octets présents sur le bus. Pour la programmation du registre d'horloge, la fréquence d'horloge externe a été figée à 3MHz (présence du quartz sur la carte), vous pouvez cependant programmer la fréquence approximative du signal SCL du bus I2C en configurant l'octet du registre d'horloge selon le tableau de la **figure 6.** Les fichiers d'en-tête contiennent toutes les déclarations des constantes nécessaires à ce changement.

Note :
S0 est l'adresse de base du circuit PCD 8584, S1 est l'adresse suivante (S1=S0+1). AD_BASCULES_D est l'adresse du circuit IC6 (AD_BASCULES_D=S0+2).

Ecriture Mode Maitre

Cette routine a été crée pour affecter les sorties du bornier de sorties digitales (écriture d'un octet), mais a été généralisée à l'envoi d'une chaine d'octets, pour l'utiliser avec les horloges et le satellite général que nous

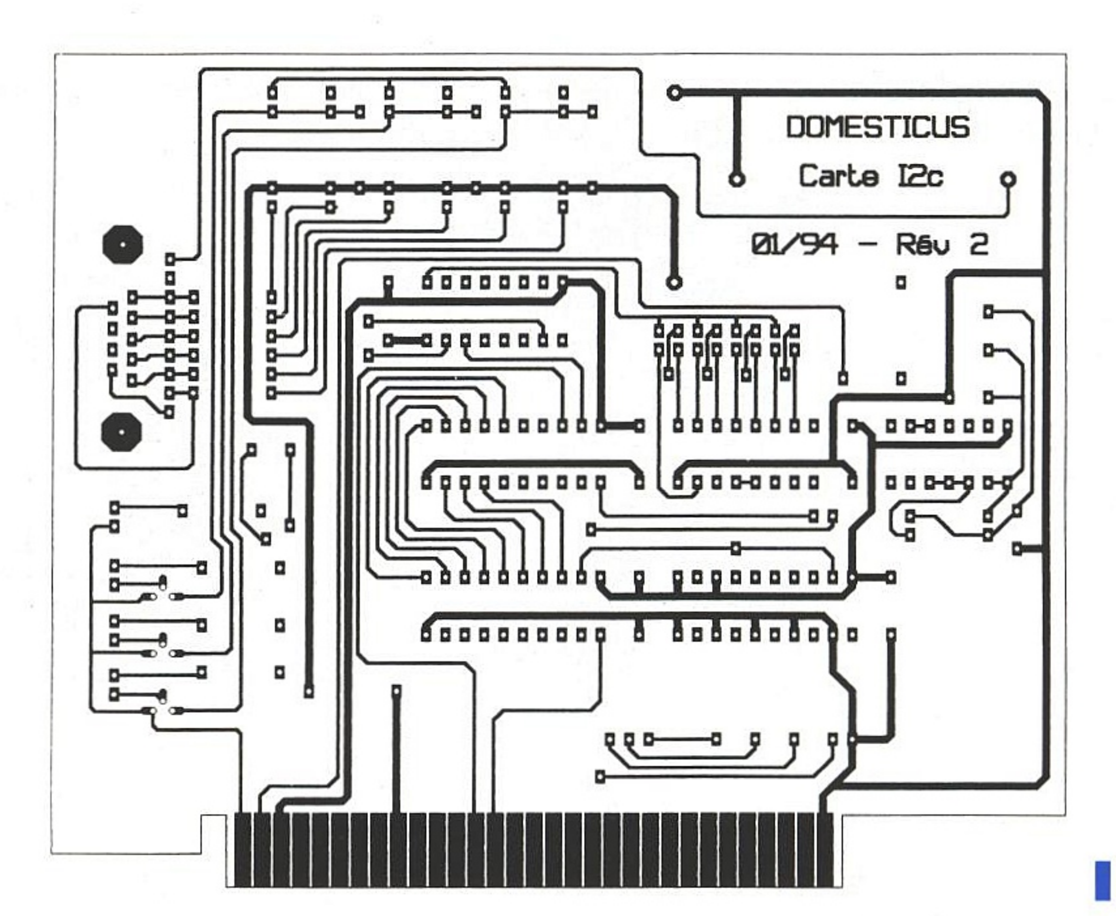


Figure 9 : CI coté cuivre

décrirons dans de prochains numéros. Les paramètres à passer à cette routine sont, dans l'ordre, les suivants :
- Le numéro du réseau à envoyer (1, 2 ou 3).
- L'adresse du circuit qui recevra les octets (40H, 42H, 44H, 46H, 48H, 4AH, 4CH ou 4EH dans le cas d'un bornier de sorties digitales avec un PCF 8574).
- Un pointeur correspondant à l'adresse du premier octet à envoyer
- le nombre d'octets à envoyer.

La routine renvoie un octet représentatif du bon déroulement de la transaction, qui prend les valeurs suivantes :
- 0 : La transaction s'est bien déroulée
- 1 : Le circuit adressé ne renvoie pas d'accusé de réception. Il peut s'agir

Figure 8 : routine d'écriture-lecture mode maître

Début
Réseau = Réseau actif ? — oui / non
Réseau -> AD BASCULES D — Activation du relais du reseau selectionné
Tempo rebond relais — Tempo d'activation du relais
Réseau actif = réseau — Mémorisation logicielle du réseau sélectionné dans la variable Réseau actif
Initialisation time-out
Bus I2C occupé et time-out repos ? — oui / non
Time-out actif ? — oui : Renvoi 2 — Fin / non
Adresse : S0 (bit0 =0) — Envoi de l'adresse du circuit à écrire (bit 0 de l'adresse = 0)
C5H -> S1 — Condition de "START"
Fin de transmission ? — non / oui — Test bit PIN registre de contrôle S1
Accusé de réception du circuit ? — non / oui — Test bit SLAVE-ACK registre de contrôle S1
Octet à envoyer-> S0 — Envoi de l'octet au circuit
Fin de transmission ? — non / oui — Test bit PIN registre de contrôle S1
Accusé de réception du circuit ? — non / oui — Test bit SLAVE-ACK registre de contrôle S1
45H -> S1 — Condition de "RE-START"
Adresse -> S0 (bit0=1) — Envoi de l'adresse du circuit à lire (bit 0 de l'adresse = 1)
Fin de transmission ? — non / oui — Test bit PIN registre de contrôle S1
Accusé de réception du circuit ? — non / oui — Test bit SLAVE-ACK registre de contrôle S1
non : C3H -> S1 — Condition de "stop" — Renvoi 1 — Fin
Lecture adresse S0 — Une lecture du registre provoque l'envoi des octets par le circuit
Fin de transmission ? — non / oui — Test bit PIN registre de contrôle S1
S0 -> octet reçu — Lecture de l'octet reçu
40H -> S1 — Envoi accuséde reception de fin de réception
Lecture adresse S0
Fin de transmission ? — non / oui
C3H -> S1 — Condition de "stop"
Lecture adresse S0
Renvoi 0
Fin

d'un mauvais fonctionnement du bornier ou d'une adresse erronée.
- 2 : Erreur de dépassement de temps d'occupation du réseau. Le réseau est déclaré occupé, et n'est pas libéré au bout d'une seconde.
Le diagramme de fonctionnement de cette routine est représenté **figure 7.** Sa lecture et celle des listing sources devraient vous permettre de comprendre le séquencement des opérations.

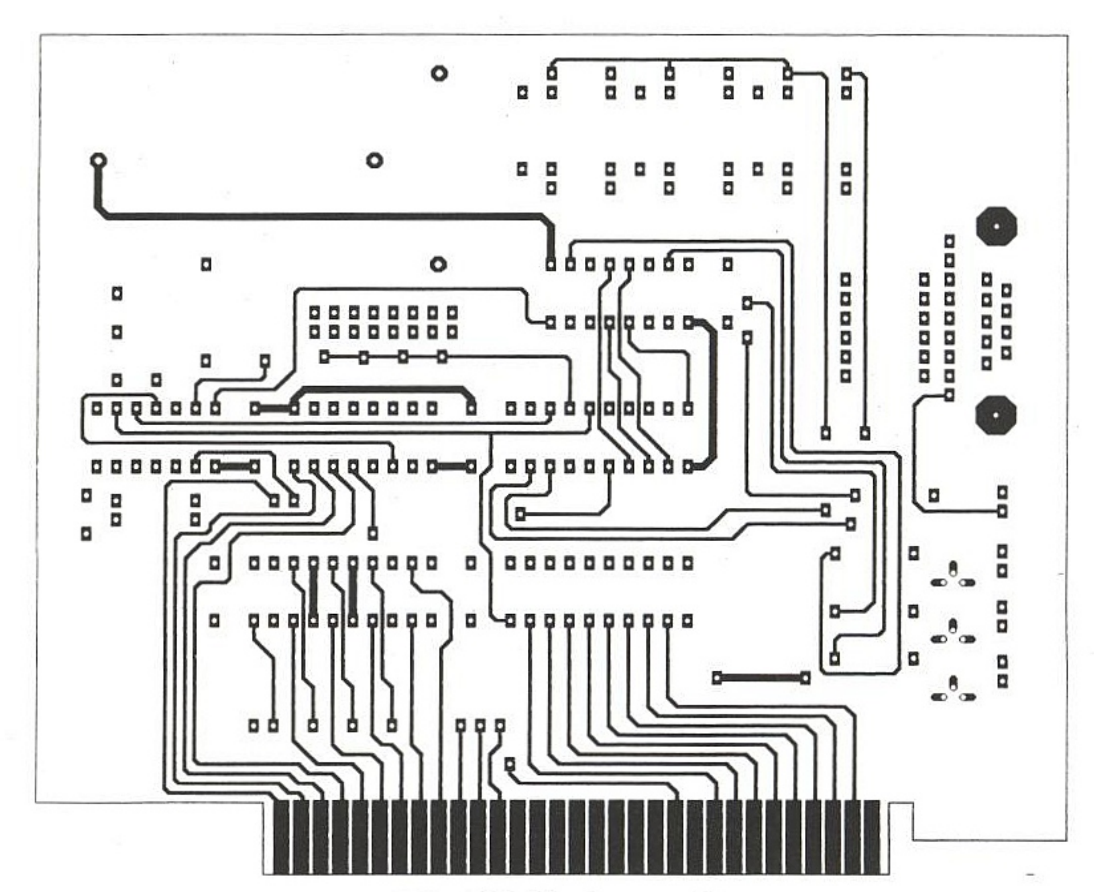
Ecriture Lecture Mode Maitre

Cette routine est dédiée aux borniers d'entrées digitales et au satellite général. En effet pour lire une information sur un bit du circuit d'entrées-sorties Digitales PCD 8574, il est nécessaire de forcer ce bit préalablement en écriture à 1. La relecture d'une valeur égale à 0 prouvera que l'entrée a été mise à zéro par un composant externe. Ainsi, dans le cas du bornier d'entrées Digitales, la routine commence par écrire la valeur FFH et relit l'octet à la même adresse.
Note :
En utilisant ces routines de bas niveau, vous n'avez pas à vous soucier du bit de poids faible de chaque adresse, représentatif de l'opération à effectuer (0 pour une écriture, et 1 pour une lecture). Les routines filtrent automatiquement ce bit, et l'affectent de la bonne valeur. Les paramètres à passer à cette routine sont, dans l'ordre, les suivants :
- Le numéro du réseau à envoyer (1, 2 ou 3).
- L'adresse du circuit qui recevra les octets.
- L'octet à envoyer préalablement en écriture.
- Un pointeur sur l'octet à recevoir.
La routine renvoie un octet représentatif du bon déroulement de la transaction, qui prend les valeurs suivantes :
- 0 : La transaction s'est bien déroulée
- 1 : Le circuit adressé ne renvoie pas d'accusé de réception. Il peut s'agir d'un mauvais fonctionnement du bornier ou d'une adresse erronée.
- 2 : Erreur de dépassement de temps d'occupation du réseau. Le réseau est déclaré occupé, et n'est pas libéré au bout d'une seconde.
Le diagramme de fonctionnement de cette routine est représenté **figure 8.** Elle utilise le mode «REPEAT START» du PCD 8584, qui permet après une première transaction d'en effectuer une seconde sans passer par les modes «STOP» et «START». Si vous êtes intéressé par toutes les finesses de programation de ce circuit, nous vous recommandons de lire attentivement les notes d'applications PHILIPS, ou l'article paru dans ces colonnes (numéro 537).

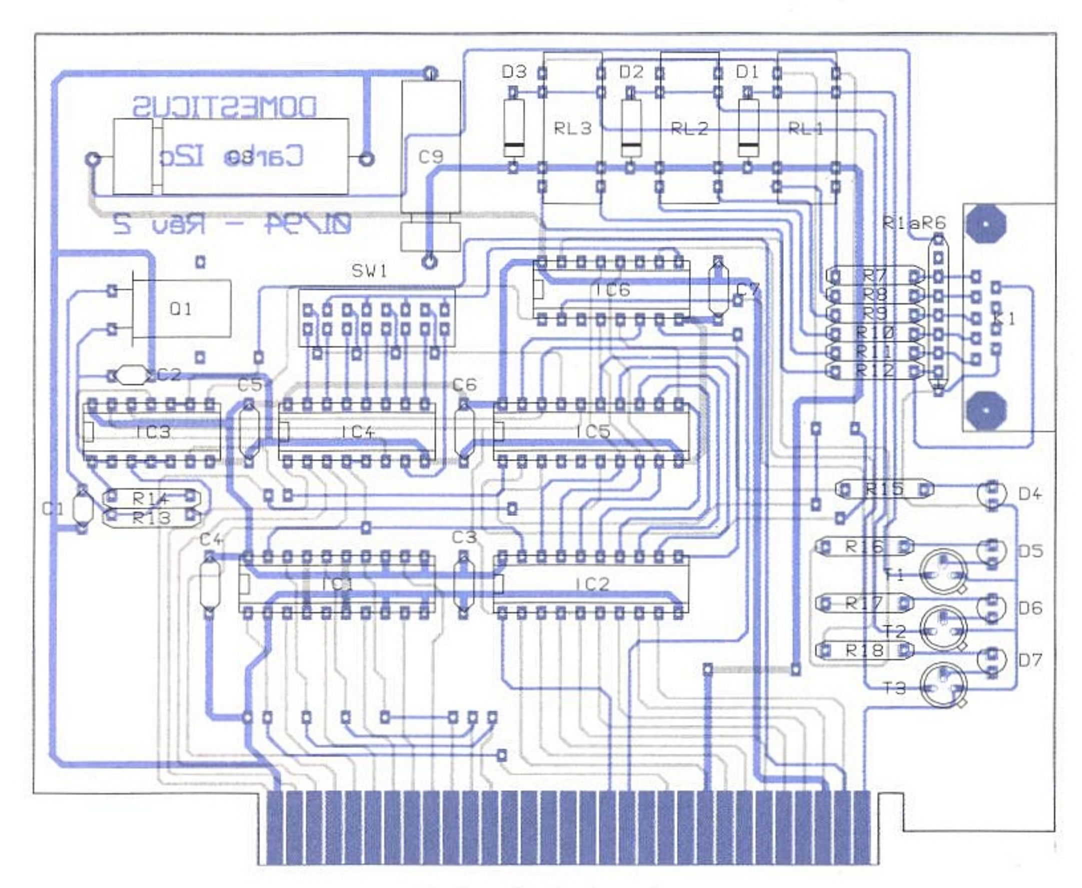
Serveur minitel d'Electronique Radio Plans

A partir de ce numéro, vous avez à votre disposition tous les éléments qui ne sont pas publiables pour vous permettre de mener à bien cette réalisation :





■ *Figure 10 : CI coté composants*



■ *Figure 11 : implantation*

- Les fichiers au format POSTCRIPT encapsulé correspondant à chaque circuit imprimé publié, et qui vous permettent d'obtenir avec le concours d'un photograveur des films d'une qualité largement supérieure à celle du flashage d'une impression papier : E_TOR_04.P01 : Circuit imprimé du bornier d'entrées Digitales révision 4 (janvier 1994). S_TOR_04.P01 : Circuit imprimé du bornier de sorties Digitales révision 4 (février 1994). ALIM_01.P01 : Circuit imprimé du bornier alimentation révision 1 (février 1994). IN_PC_02.P01 : Coté soudures de la carte d'interface PC révision 2 IN_PC_02.P02 : Coté composants de la carte d'interface PC révision 2
- Les routines de bas niveau sous forme de listing source en Turbo C et en Turbo Pascal.
- Deux petits programmes utilitaires exécutables (écrits en Turbo C), avec leurs fichiers source disponibles en

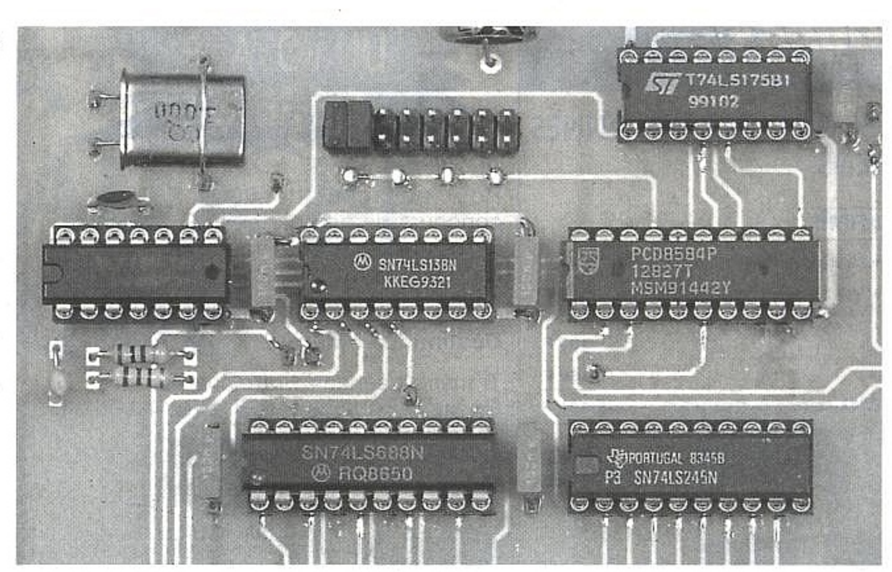


Turbo C et Turbo Pascal : E_TOR.xxx et S_TOR.xxx, pour vous donner un exemple d'application de ces routines.

Note :

Vous avez dû remarquer que l'article du mois précédent présentait la révision 3 du bornier de sorties digitales. Ce bornier possédait un inconvénient, car il ne mettait à notre disposition que les contacts Commun et Travail de chaque relais (2 bornes). Pour certaines applications, il est souvent utile d'avoir à sa disposition les contacts Repos ; c'est chose faite avec la révision 4 disponible sur le serveur, ou par correspondance (envoi d'une disquette). Nous reviendrons sur ce problème quand nous parlerons de l'intégration de votre système Domotique à votre installation existante.

J. GARBAY.



NOMENCLATURE

Résistances

R1 à R6 : Réseau SIL 7 x 3,3 kΩ
R7 à R12, R16,R17,R18 : 330 Ω
R13 : 220 Ω
R14 : 10 MΩ
R15 : 390 Ω

Condensateurs

C1 : 330 pF
C2 : 82 pF
C3 à C7 : 100nF
C8 : 220 µF 25V
C9 : 47 µF 63V

Semiconducteurs

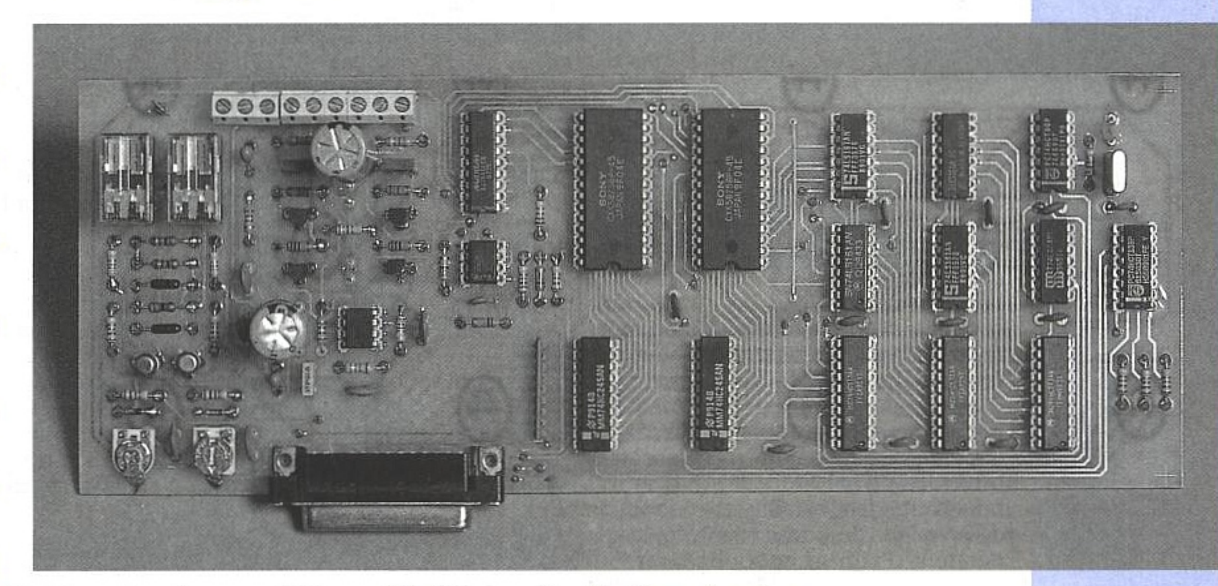
D1 à D3 : Diodes 1N4007
D4 : LED 3mm rouge
D5,D6,D7 : LED 3mm vertes
T1,T2,T3 : BC109
IC1 : 74HCT688
IC2 : 74LS245
IC3 : 74HCT00
IC4 : 74LS138
IC5 : PCD 8584
IC6 : 74LS175

Divers

Q1 : Quartz 3,000 MHz
Rel1 à Rel3 : Relai REED 12V - 2T format DIL 14 pattes
K1 : Connecteur Subd 9 points femelle coudé pour CI
SW1 : Connecteur mâle carte à carte sécable et 2 cavaliers straps 2,54mm

1 support pour CI 14 broches tulipe
2 supports pour CI 16 broches tulipe
3 supports pour CI 20 broches tulipe
barrette tulipe secable 12 points
1 équerre pour carte IBM percée D 9 points avec pattes de montage

GÉNÉRATEUR DE SIGNAUX BF NUMERIQUE



Le numérique est au goût du jour, et il en profite pour investir chaque jour plus de nouveaux domaines de l'électronique traditionnelle. La génération de signaux BF semblait hors des limites du champ d'applications de telles techniques. En effet, l'électronique analogique était à même de répondre aux besoins de la génération d'un signal sinusoïdal, triangulaire ou encore carré dans des domaines de fréquence allant de 10Hz à 1MHz, et ceci avec un nombre de composants réduits. Mais là encore, l'évolution a conduit à demander toujours plus de précision, de stabilité et des signaux plus complexes.

La réalisation est encore généralement possible par de l'analogique pure mais avec cette fois-ci des contraintes en nombre de composants et réglages hors du domaine de l'amateur, même très averti. Pour ne pas négliger nos lecteurs, nous avons conçu un générateur BF numérique à sortie analogique qui, bien que simple, vous permettra un grand nombre de possibilités...
Le principe général d'une synthèse numérique est décrit à la **figure 1.** Un générateur d'adresses associé à une table comportant le signal à générer est activé à chaque impulsion d'horloge. Ce générateur d'adresses est lui même commandé par une valeur consignée dans un registre ou encore provenant par exemple d'un convertisseur A/D ce qui permet de moduler le générateur en fréquence ou phase **(figure 2)**. La sortie de la table signal attaque un convertisseur numérique-analogique chargé de produire le signal analogique. Cette table de signal ne regroupe généralement qu'un seul type de signal, la sinusoïde, mais tout autre tel que triangulaire, carré, ou vidéo est envisageable.
Ce schéma résume le fonctionnement général d'un tel générateur, les divers composants (générateur d'adresses, table de signal ,convertisseur-analogique numérique) sont eux constitués différemment :
On peut avoir divers types de générateur d'adresses, comme par exemple, un registre à accumulateur de phase comme indiqué sur la **figure 3.** La valeur de sortie est additionnée à la valeur de phase présente en entrée, et cette valeur de sortie dans ses poids forts représente l'adresse de la table signal. Cette architecture permet suivant le nombre de bits de l'accumulateur de générer un signal à la précision voulue, et la modulation en phase du signal de sortie par la valeur d'entrée. Inconvénient majeur, il faut un additionneur- accumulateur rapide sur un nombre importants de bits. Par

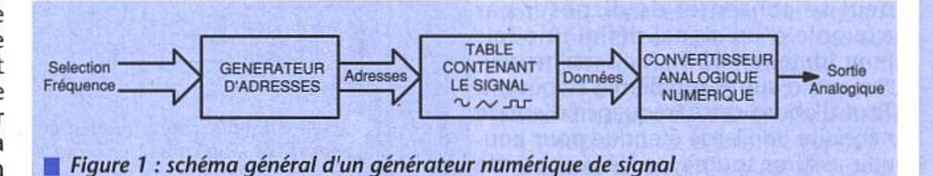
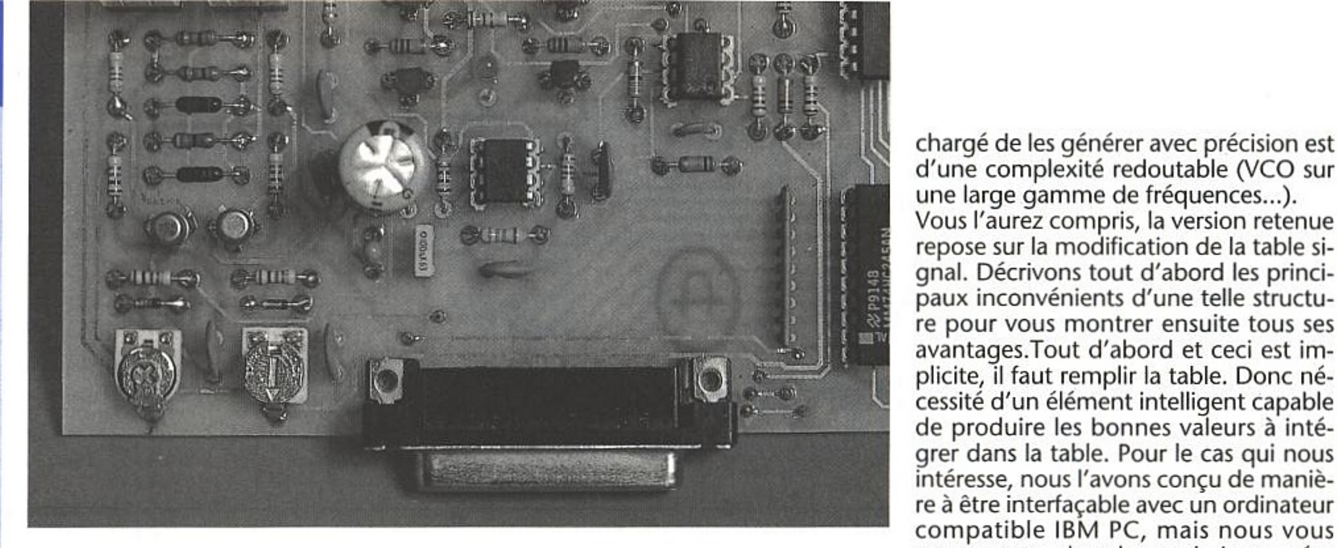


Figure 1 : schéma général d'un générateur numérique de signal





exemple avec 32 bits et des composants TTL classiques, il faut entre autres 8 x 74F283, 4 x 74F374 et 4 x 74HCT374 pour réaliser un tel accumulateur. Le nombre de composants devient rapidement prohibitif, mais nous verrons dans un prochain numéro qu'avec un composant spécial cela devient tout à fait réalisable. Vous laisant là dans cette attente, revenons plutôt au montage qui nous intéresse présentement.
Pour ne pas avoir un générateur d'adresses complexe, on reporte le problème dans la table de signal. En effet, dans le synoptique vu précédemment, le signal était défini une fois pour toute dans la table, et en fonction de la valeur de phase d'entrée, la générateur d'adresse produisait par l'intermédiaire de la table, une fréquence donnée. L'avantage de cette configuration se révéle être le changement rapide de la fréquence de sortie par la modification de la valeur de phase en entrée. Il suffit effectivement d'un simple cycle d'horloge pour passer d'une fréquence quelconque à une autre. Les possibilités de modulation sont importantes, et c'est cette technologie que l'on retrouve dans de nombreux moyens de transmission modernes tels que le GSM.
Malheureusement pour nous, un tel choix est actuellement impossible, et en déportant le problème sur la table de signal, on peut notablement simplifier le montage. Une simplification telle qu'il ne nous reste plus qu'en tant que générateur d'adresses qu'un simple compteur binaire ordinaire à n bits **(figure 4)**.
Ce générateur d'adresses est relié directement à la table signal. Celle-ci étant adressée linéairement par le compteur binaire, elle ne peut que sortir tout le signal qu'elle contient dans son intégralité, et donc pour produire des fréquences différentes en sortie, il y a à ce moment deux possibilités :
- soit contrôler la fréquence d'entrée du compteur binaire.
- soit modifier le contenu de la table signal.
Dans le cas du contrôle de la fréquence d'attaque du compteur binaire, pour définir la fréquence de sortie, on peut se contenter de disposer par exemple d'un signal défini une fois pour toutes en ROM. Mais malheureusement, d'autres problèmes se posent. Tout d'abord cette fréquence d'entrée nécessite une large étendue pour pouvoir assurer toutes les fréquences de sortie. Et pour obtenir des pas réduits dans les hautes fréquences, elle nécessite une fréquence élevée directement dépendante de la longueur de l'échantillon présent dans la table signal. Supposons en effet que l'on dispose d'une table signal de 1024 échantillons et qu'une unique période de sinusoïde soit définie sur cette table. Pour obtenir un signal de 1Hz en sortie, il faut cadencer le compteur à 1024Hz, mais pour une fréquence de sortie de 100kHz, il faut une horloge à plus de 100MHz. On voit rapidement que ce système est inutilisable, aussi bien parce que les fréquences mises en jeu sont trop élevées, que parce que le circuit chargé de les générer avec précision est d'une complexité redoutable (VCO sur une large gamme de fréquences...).
Vous l'aurez compris, la version retenue repose sur la modification de la table signal. Décrivons tout d'abord les principaux inconvénients d'une telle structure pour vous montrer ensuite tous ses avantages.Tout d'abord et ceci est implicite, il faut remplir la table. Donc nécessité d'un élément intelligent capable de produire les bonnes valeurs à intégrer dans la table. Pour le cas qui nous intéresse, nous l'avons conçu de manière à être interfaçable avec un ordinateur compatible IBM PC, mais nous vous proposerons dans le prochain numéro un module complètement autonome à base de microcontroleur permettant de mettre l'ensemble dans un boîtier. C'est donc un inconvénient en bloquant tout un IBM PC, mais qui devient un avantage avec le microcontroleur dans le sens où vous pouvez générer un signal totalement arbitraire (Sinusoïde, Triangle, Carré, Vidéo, Marches d'escalier...). Non, le principal inconvénient se trouve dans le fait du chargement obligatoire de la table signal lors d'un changement de fréquence. Il vous est donc impossible de moduler le signal de sortie en temps réel. Le temps de modification de la table est insensible

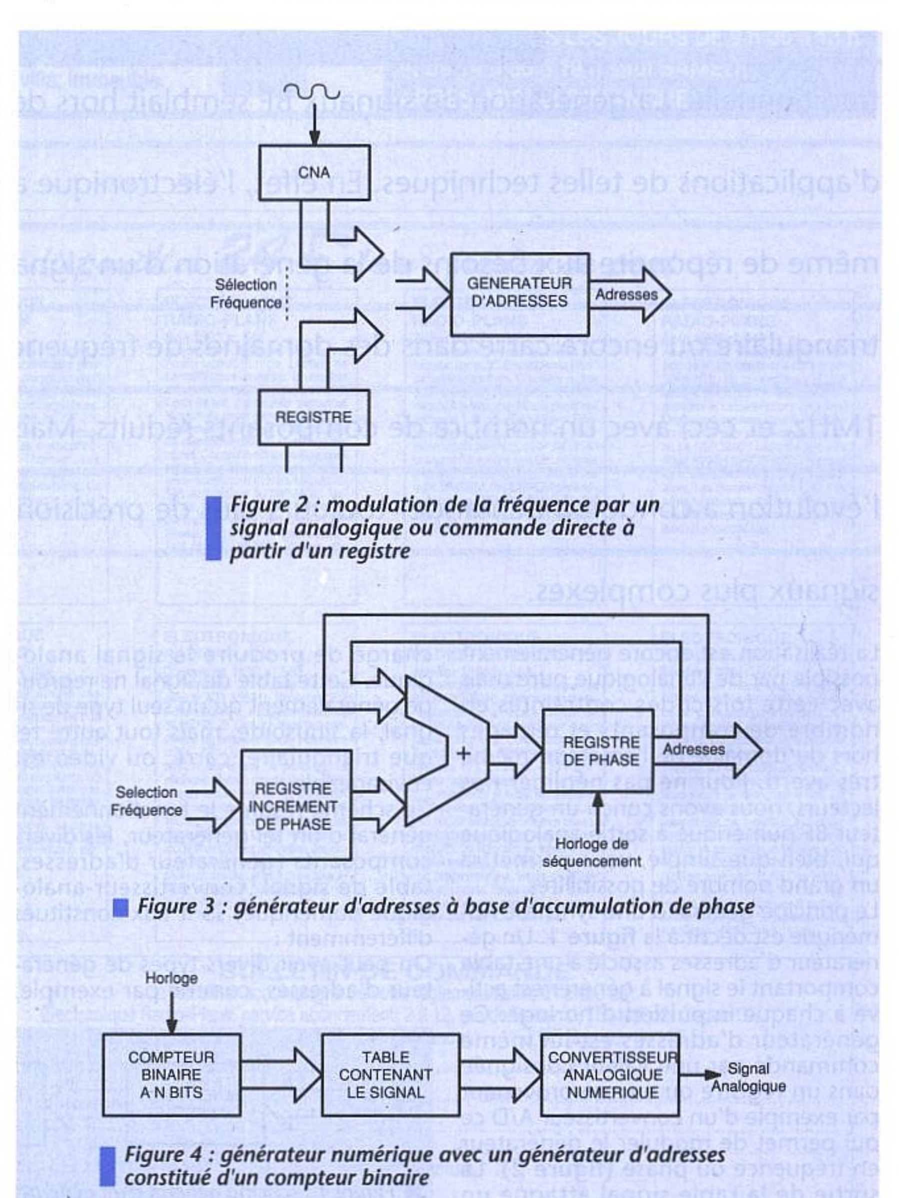
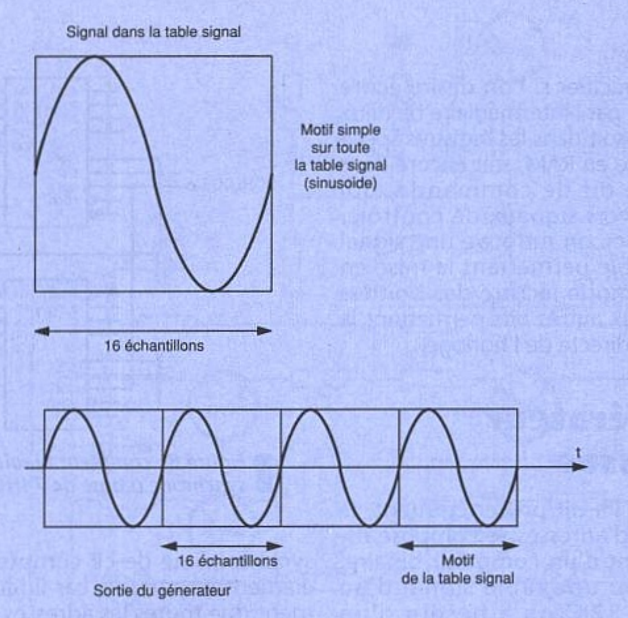


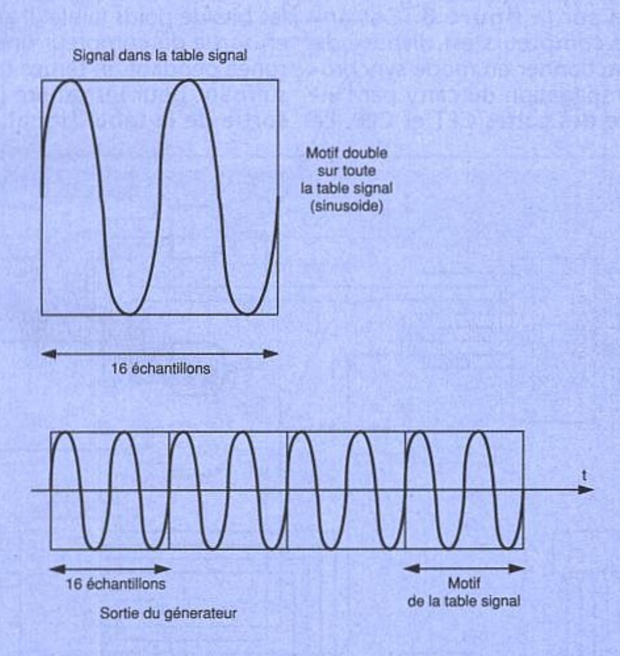
Figure 2 : modulation de la fréquence par un signal analogique ou commande directe à partir d'un registre

Figure 3 : générateur d'adresses à base d'accumulation de phase

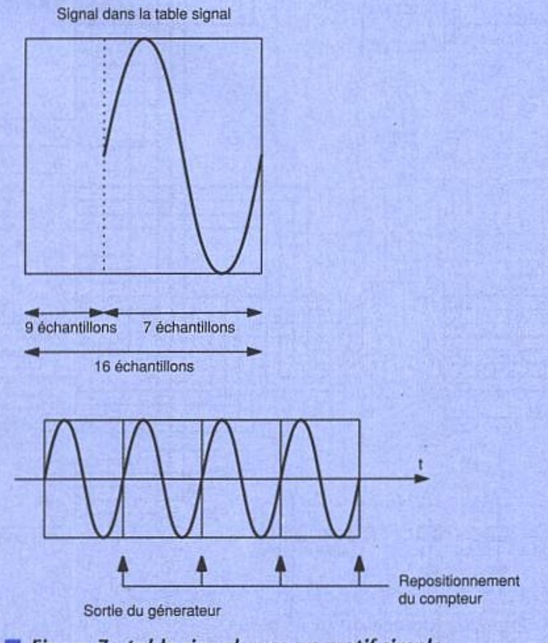
Figure 4 : générateur numérique avec un générateur d'adresses constitué d'un compteur binaire



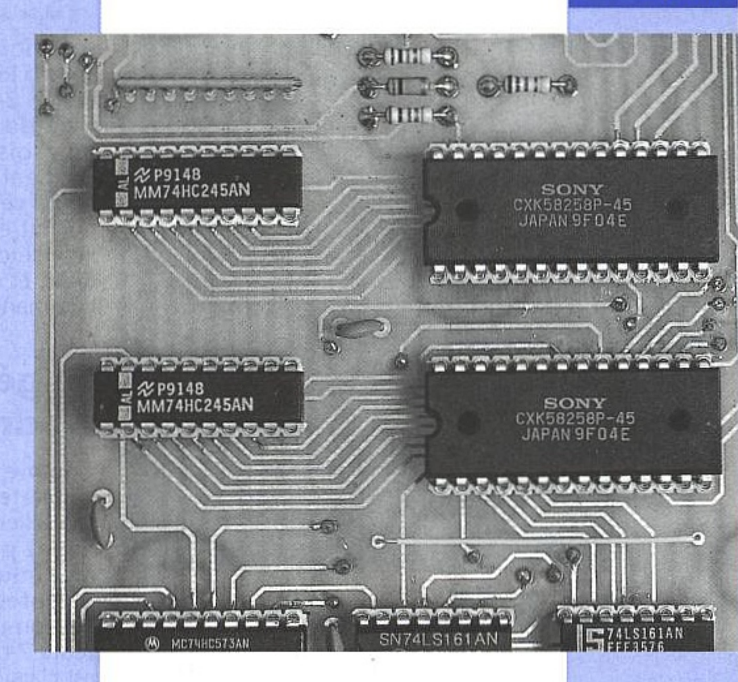
■ *Figure 5 : table signal avec un motif simple*



■ *Figure 6 : table signal avec un motif double*

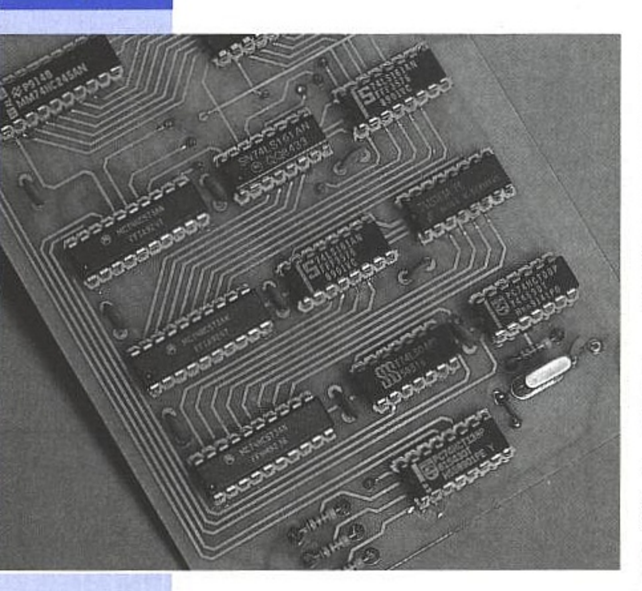


■ *Figure 7 : table signal avec un motif simple*



lorsque vous modifiez la fréquence manuellement mais est par contre trop long pour une modulation intéressante.
Une fois passé l'inconvénient principal du montage, nous allons vous en décrire les nombreux avantages. Tout d'abord, comme vous allez le remarquer au cours de la réalisation, le principe est très simple et n'utilise que des composants dits classiques.
Les possibilités sont elles aussi importantes au niveau du type de signal en sortie. On profite là de l'intelligence du système auquel il est raccordé, soit un PC soit un module à microcontroleur.
Le type des signaux disponibles en sortie est donc aisément modifiable, et comme dans la version originale on dispose de signaux sinusoïdaux, triangulaires ,carrés avec rapport cyclique réglable.
Vous aurez remarqué en lisant attentivement ce que nous venons de décrire que si nous utilisons un générateur d'adresses à fréquence fixe et une mémoire signal elle aussi de taille fixe, on a dans le cas d'un générateur d'adresses constitué uniquement par un compteur binaire des possibilités assez réduites.
En effet supposons que l'on ait un compteur sur 4bits et donc une RAM signal de 16 échantillons. Pour un échantillon cyclique d'une longueur de 16 valeurs, la génération de signal est simple. Lors du comptage, après l'échantillon 15, le compteur revient à l'échantillon 0. On retrouve un signal périodique comme indiqué sur la **figure 5.** Pour une fréquence de sortie deux fois supérieure, on stocke tout simplement deux fois le même signal sur 8 échantillons dans la table signal et on dispose là encore d'un signal périodique de sortie comme indiqué sur la **figure 6.** Cette logique s'applique encore pour un signal de 4 ou 2 échantillons. Malheureusement, on voudrait avoir en sortie des signaux à des fréquences autres que des sous-multiples de la fréquence du compteur. Or dans le cas d'un compteur binaire simple, cela s'avère impossible.
La solution à ce dilemme repose sur l'une des caractéristiques des compteurs binaires employés (74161) : le re-





positionnement de la valeur de comptage. En effet, lors de l'application d'une commande de chargement, les compteurs ne suivent pas leur cycle habituel, mais se positionnent à la valeur fournie en entrée. En reprenant notre exemple de 16 échantillons et pour sortir un signal sur 7 échantillons, il suffit au compteur de se recharger à la fin de la table signal avec sa nouvelle valeur de départ comme indiqué sur la **figure 7.** On dispose ainsi d'un générateur d'adresses sur seulement une partie de la table signal, et donc de la fréquence associée.

LE GENERATEUR BF NUMERIQUE

Une fois cette partie théorique expliquée, pour bien voir les tenants et les aboutissants des techniques choisies, on va procéder à une explication approfondie des différentes parties de cette réalisation :

Le circuit d'interface

Tout d'abord commençons par le plus facile, le circuit d'interface avec l'ordinateur et ensuite avec un module à microcontroleur. On doit en effet stocker dans la mémoire la table signal et ensuite déclencher la génération du signal. Pour cela, on n'a pas besoin de retour d'information sur l'ordinateur et on peut donc se contenter d'une interface destinée simplement à émettre des données à partir de l'ordinateur. L'interface imprimante de tout PC répond bien à ces différents critères tout en étant facile à interfacer. On a donc choisi une transmission parallèle sur les bits de données D0-D7 sous le contrôle de quatre signaux destinés à assurer le bon cheminement des données. La ligne strobe du port imprimante est référencé R/W et positionne les boîtiers RAM soit lors d'un cycle où l'ordinateur transfère les données vers la RAM (mode WRITE), soit quant l'ordinateur donne la permission au générateur de fournir son signal en sortie. Avec ce signal, trois autres servent à déterminer la destination de la donnée en provenance le l'ordinateur. Reliées directement à un décodeur 74138, elles servent à spécifier si l'on désire écrire dans la RAM par l'intermédiaire de deux buffers 245, soit dans les registres spécifiant l'adresse en RAM, soit encore dans un registre dit de commande, qui contient divers signaux de contrôle. Parmi ceux-ci, on retrouve une signal output enable permettant la mise en service du mode lecture des boîtiers RAM, et deux autres bits permettant la commande directe de l'horloge.

Le générateur d'adresses

Comme on l'a dit précédemment, le générateur d'adresses se compose essentiellement d'un compteur binaire. Ayant prévu une table signal d'au maximum 32K, on a besoin d'un compteur à 15 bits minimum. Pour cela on utilise un ensemble de compteurs 74HCT161. Le fonctionnement est classique et vous pouvez en trouver le schéma sur la **figure 8.** Cet ensemble de compteurs est disposé de façon à fonctionner en mode synchrone avec propagation du carry par l'intermédiaire des pattes CET et CEP. Le synchronisme de ce compteur est un élément important, car il faut absolument que toutes les adresses changent d'état à un même instant. Dans le cas d'un compteur asynchrone du type CMOS 4040, les bits de comptage de poids fort ont un retard important sur les bits de poids faible. Il apparaît alors en sortie du compteur une adresse erronée pendant un temps très bref mais suffisant pour introduire un glitch en sortie de la table signal et donc du

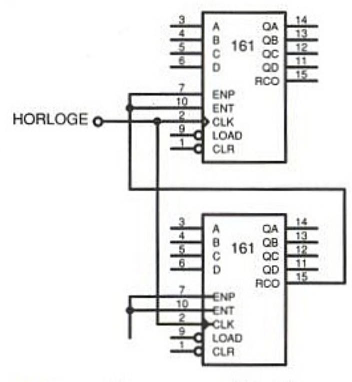


Figure 8 : compteur binaire synchrone à base de 74HCT161

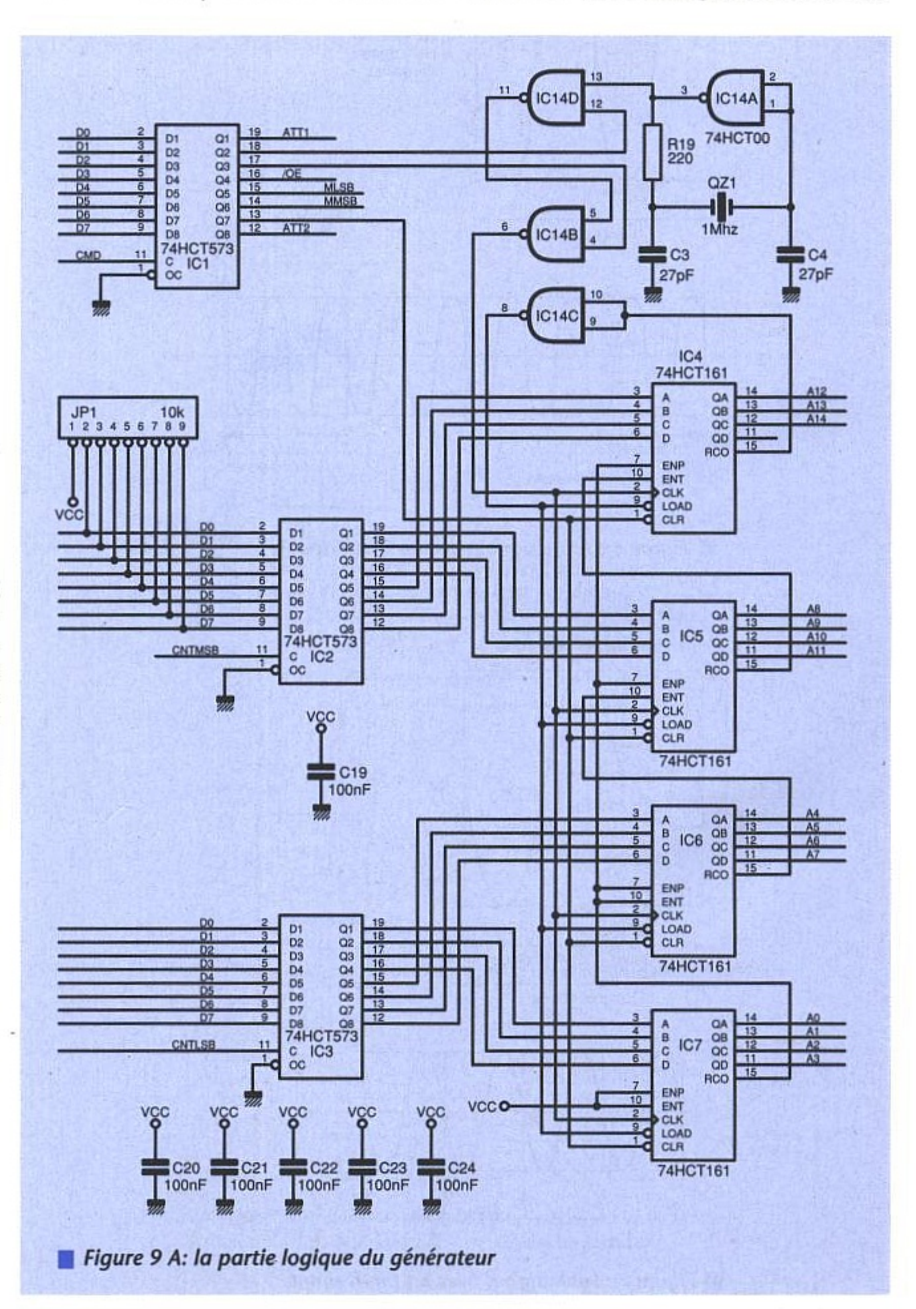


Figure 9 A: la partie logique du générateur

Figure 9B : les parties mémoires, conversion et analogique



convertisseur D/A. Une autre caractéristique qui mérite d'être décrite repose sur la mécanique de repositionnement du compteur. Cette possibilité décrite précédemment repose sur la broche /PE des 74HCT161. Le compteur arrivé en fin de cycle génère une impulsion de repositionnement sur la valeur stockée dans les deux registres de boucle 74HCT573. Ce cycle de repositionnement est entièrement synchrone par rapport à l'horloge de comptage, ce qui nous évite toute la logique annexe pour arriver à de telles fins, car il faut évidemment que les adresses fournies en sorties soient toujours synchrones que ce soit en phase de comptage ou encore de repositionnement. On devra donc disposer dans ces deux registres 74HCT573 la longueur de la table à générer à partir de la fin de la table, soit par exemple pour un échantillon d'une longueur de 100 éléments, une valeur de 65535-100 = 65435. Ce type de calcul ne vous est pas nécessaire, le logiciel aussi bien sur PC que sur le module à microcontroleur se chargeant de son exécution.

La table signal

La table signal est chargée de fournir le signal au convertisseur D/A à partir de l'adresse générée par les 74161. Etant modifiable dynamiquement, il s'agit simplement de deux mémoires RAM de 32Ko chacune. Le convertisseur étant d'une largeur de bus de 12 bits, on associe en parallèle deux mémoires statiques. Les quatre bits de poids fort sur la deuxième mémoire peuvent être récupérés et être utilisés en tant que signaux logiques de sortie. Ils peuvent servir à des fins de synchronisme ou encore à une génération de signaux logiques associés à l'analogique.

Sur le bus de données de cette RAM,on retrouve deux 74HCT245 chargés d'assurer l'interface avec le module intelligent de contrôle et pouvoir ainsi y stocker le flot de données. Ceux-ci sont uniquement utilisés en mode écriture vers la RAM bien qu'ils soient bidirectionnels, leur structure s'adaptant bien à celle des 74573.

Une dernière remarque concernant la table signal : on utilise une capacité mémoire de 32Ko pour deux raisons, tout d'abord pour avoir avec une fréquence d'horloge de 1MHz, et un signal exploitable sur au moins 20ms. Ce temps correspond à une demi-trame vidéo et donc permet de générer un signal vidéo suffisant. Ensuite, on peut coder dans la RAM au moins 4096 valeurs différentes, ce qui permet d'accéder à toutes les valeurs possibles en sortie du convertisseur D/A.

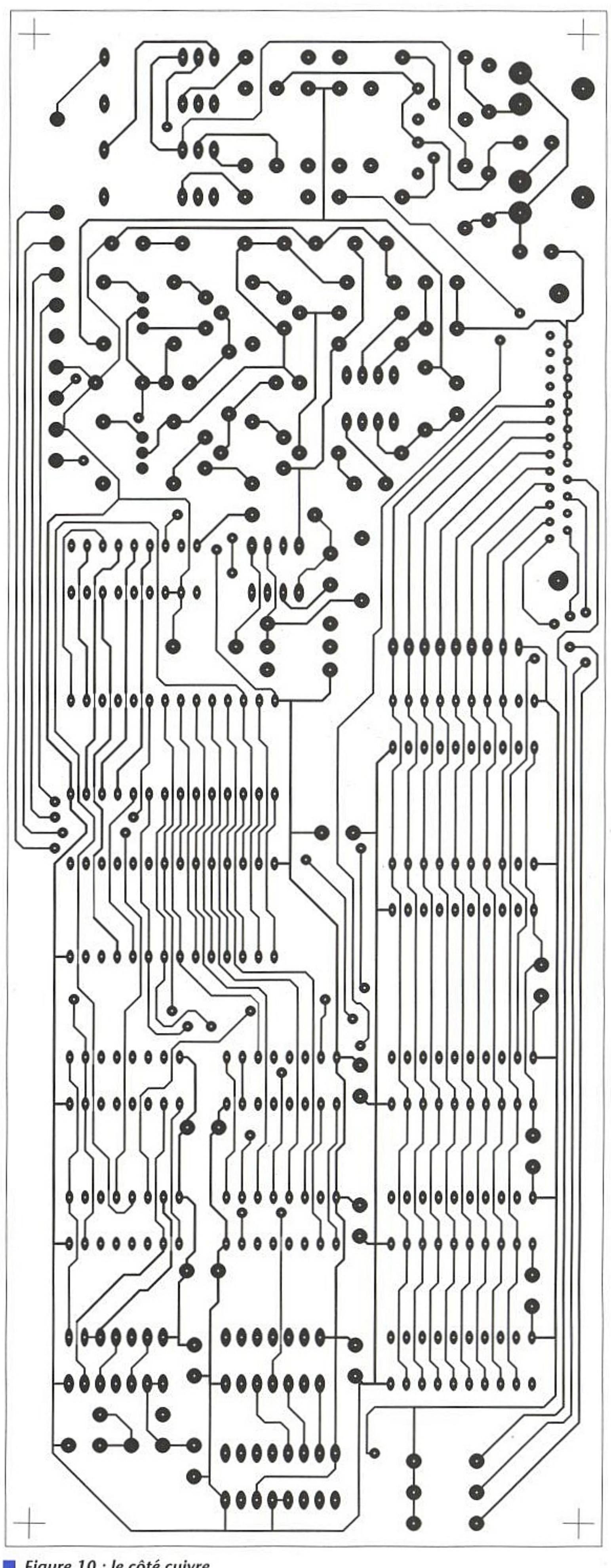


Figure 10 : le côté cuivre

Le convertisseur numérique-analogique

Elément essentiel de tout générateur de fonctions numériques, le convertisseur numérique-analogique se doit d'être le plus précis possible et le plus rapide. Malheureusement de tels «êtres» sont difficiles à trouver et excessivement chers. On a donc fait un choix et favorisé la précision au détriment de la vitesse. Le convertisseur

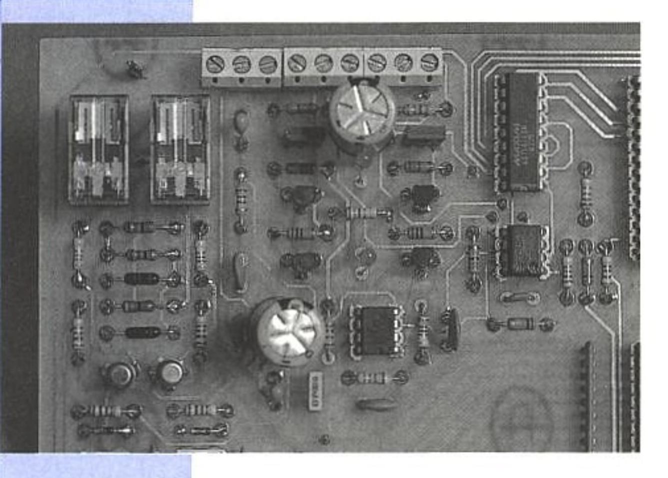
■ *Figure 11 : le côté composants*

choisi est un convertisseur à 12bits l'AD7541A avec une vitesse de fonctionnement d'environ 1MHz. D'autres convertisseurs plus rapides existent tel le UVC3130 mais se sont généralement des convertisseurs vidéo avec une largeur de 8bits. Cette valeur ne permet qu'une précision d'environ 0,5 % dans le meilleur des cas. De plus pour l'application envisagée, une fréquence plus importante aurait demandée des composants plus rapides (74FXX, SRAM cache,...). Autour de l'AD7541A, on retrouve un schéma classique avec un ampli opérationnel en contre-réaction.

Un autre ampli opérationnel suit le premier et permet grâce à un montage en mélangeur d'additionner un offset au signal de sortie de l'ampli-op. Pour cela on dispose d'une résistance variable sur l'une des entrées permettant de placer le signal de part et d'autre du 0V. Pour le gain, on place sur l'entrée VREF du convertisseur AD7541A une résistance réglable, permettant d'agir sur le gain en sortie, ceci avec des conditions que nous allons voir immédiatement. Une petite remarque concernant le circuit tension de référence. Celui-ci est très simple, et se compose uniquement d'un montage à base de diodes zener, assurant la fourniture d'une tension de référence positive et une négative. La présence des deux est souhaitable au cas où l'utilisation demanderait un offset important et/ou un gain important. Car ces tensions de référence peuvent servir aussi bien pour le contrôle de l'offset que pour la tension de référence d'attaque du convertisseur D/A.

Le choix de l'ampli-op est important, car au cas où celui-ci aurait un slew-rate faible, il pourrait introduire une dégénérescence du signal importante. N'oublions pas que nous qualifions ce générateur d'arbitraire, donc tout signal numérisable se doit d'être disponible en sortie avec le moins de distorsions possibles. Au cas où l'on choisit un signal carré d'amplitude maximum, et à la fréquence maximum, les transitions au niveau du convertisseur et de l'ampli-op seront aussi raides que possible. On a donc logiquement prévu pour lutter contre l'effet du slew-rate de l'ampli-op et du temps de montée du convertisseur de choisir des composants performants (slew-rate élevé pour l'ampli-op !) mais aussi de positionner la valeur de la tension de référence à une valeur assez basse. Si on avait choisi 12V en tant que VREF, un ampli-op avec un slew- rate de 1V/µs, et d'amplitude maximum, il aurait fallu attendre 12µs pour que le signal s'établisse correctement. Dans le même ordre d'idée, on ne doit tout de même pas réduire la tension de référence à une valeur trop basse, car au cas limite on l'annulerait ! Mais surtout, on arriverait aux limites du bruit engendré par le convertisseur et/ou l'ampli-op. Supposons que l'on ait arbitrairement un bruit sur le convertisseur de 1mV. A une tension de référence de 10V, le pourcentage de ce bruit ne représente que 0,01% du signal. Par contre, à une tension de référence de 100mV, ce pourcentage serait de 1%. Un simple convertisseur 8 bits serait alors suffisant. En effet la précision supplémentaire engendrée par un convertisseur 12bits serait noyée dans le bruit.





L'étage de sortie

L'étage de sortie est représenté sur la **figure 9.** Il est constitué autour d'un ampli vidéo à hautes performances de type AD829. Le choix de l'ampli-vidéo a été dicté comme pour le convertisseur D/A dans un souci de vitesse et de performances de sortie dynamiques. Celui-ci dispose d'un slew-rate élevé apte à répondre aux moindres sollicitations en sortie du circuit à convertisseur D/A. Sa sortie est bufférisée par un ensemble de transistors chargés d'assurer l'impédance de sortie à 50Ω. Le coefficient de multiplication est déterminé par les résistances R12 et R13, tandis que la capacité de compensation de faible valeur C14 est elle simplement constituée de deux bouts de fil de 2cm enroulés ensemble.

A la suite de cet étage de sortie, on dispose d'un étage d'adaptation d'impédance, avec un circuit d'atténuation composé par un ensemble de résistances et de deux relais commandés par le port commande par l'intermédiaire de deux transistors type 2N2222.

LA REALISATION

Vous trouverez le dessin du circuit imprimé sur les **figures 10,11** et **12.** Celui-ci double face et de dimensions imposantes nécessitera une attention particulière à cause de la finesse de certaines pistes. Une vérification préalable serait la bienvenue pour vous éviter tout problème de dépannage. N'oubliez surtout pas les quelques vias, surtout celles placées sous les composants. L'auteur en a horreur mais, vu la densité de signaux et surtout leur interconnexion croisée, il n'a pas été possible pour cela de faire mieux. Les circuits intégrés logiques TTL seront choisis de préférence dans la gamme des HC ou HCT, pour réduire la consommation et les appels de courants sur l'alimentation.

Une vérification des points d'alimentation sera la bienvenue pour parer à toute erreur grossière. On pourra par la suite placer les composants et procéder à la phase de réglage.

Figure 12 : l'implantation

Le réglage

Le réglage est une étape extrêmement simple du fait du nombre de possibilités réduites de positionnement sur la carte. On dispose en effet, d'une commande de la tension de référence VREF utilisée par le convertisseur D/A et ensuite du positionnement de l'offset de sortie. La phase de réglage pourra s'établir dans l'ordre suivant:

- Connexion de la carte avec ses alimentations avec l'ordinateur, et lancement du programme de commande sur celui- ci.
- Choisir sur le logiciel un type de signal constant, avec une amplitude nulle et un offset nul.
- Muni d'un contrôleur, positionner l'ajustable de réglage d'amplitude à une valeur d'environ 1V sur l'entrée VREF du convertisseur AD7541A.
- Mettre le multimètre sur la sortie du générateur et régler la commande de positionnement d'offset de manière à obtenir 0V en sortie.
- Ensuite déterminer de manière logiciel un signal de sortie de 10 V, et actionnez le réglage de la tension de référence pour obtenir 10V en sortie.
- Resélectionner une tension de 0V en sortie et recommencer ce cycle jusqu'à ce que vous obteniez la concordance entre la valeur demandée au locigiel et la valeur constatée sur la sortie du générateur.

Le logiciel

Le logiciel sous PC vous offre plusieurs possibilités. Après chargement du programme, celui-ci vous présente un écran d'invite et ensuite par l'appui d'une touche quelconque, vous disposez d'un écran graphique avec sur le haut de l'écran une fenêtre graphique qui visualise le signal à générer, et sur le bas de l'écran, un ensemble d'informations telles que la fréquence de sortie, le type de signal à sortir, le rapport cyclique ....
Vous disposez alors de plusieurs types de commande. Tout d'abord le choix du type de signal à sortir. Ensuite vous pouvez sélectionner la fréquence, l'amplitude et faire diverses opérations comme l'addition, la soustraction, la multiplication de deux courbes.
Une fois établi la courbe de sortie, il vous suffit de l'appui sur une touche pour envoyer le signal sur le générateur.

Conclusion

Ce montage vous a permis de voir une intéressante application du numérique à des fonctions purement analogiques. Il ne nécessite que peu de réglages et présente des potentialités énormes. Sa réalisation a été conservée aussi simple que possible, pour qu'il soit réalisable par la majorité d'entre vous. Les possibilités de développement de cette application sont possibles et même recommandées. Il est possible d'évoluer dans plusieurs directions. Tout d'abord l'extension de la capacité mémoire à 128Ko, permettrait de simuler des signaux complexes sur un temps important. Ensuite, le circuit d'horloge pour simple qu'il soit dans cette version, peut être amélioré et défini à partir d'un quartz associé à un ensemble de diviseurs binaires type 4040. Vous atteignez les limites des fréquences ultra basses. D'autres options sont possibles, et il ne reste qu'à vous y atteler...

P. de CARVALHO

NOMEMCLATURE

Résistances :

R1 : 33Ω
R2 : 1,8kΩ
R3, R4 : 22Ω
R5, R8 : 180Ω
R6, R7 : 4,7Ω
R9 : 100Ω
R10, R14 : 10Ω
R11, R15, R16, R17, R18, R24, R25, R26, R30, R31 : 1kΩ
R12 : 33kΩ
R13 : 2,2kΩ
R19 : 220Ω
R20 : 5kΩ
R21, R23 : 20kΩ
R22, : 10kΩ
R27, R28 : 511Ω
R29 : 47Ω
R32, R33 : 56Ω
R34, R35 : 470Ω

Condensateurs :

C1, C2, C5, C6, C9, C10, C15, C16, C19, C20, C21, C22, C23, C24, C25, C26, : 100nF
C3, C4, C7, : 27pF
C8, C11 : 2,2µF
C12, C13 : 470µF
C14 : COMP. (voir texte)

Semi-conducteurs :

T1, T2 : BC550C
T3, T4 : BC560C
T5 : BD135
T6 : BD136
T7, T8 : 2N2222
D1, D2 : LED
D3, D4 : ZENER 8,2V

Circuits intégrés :

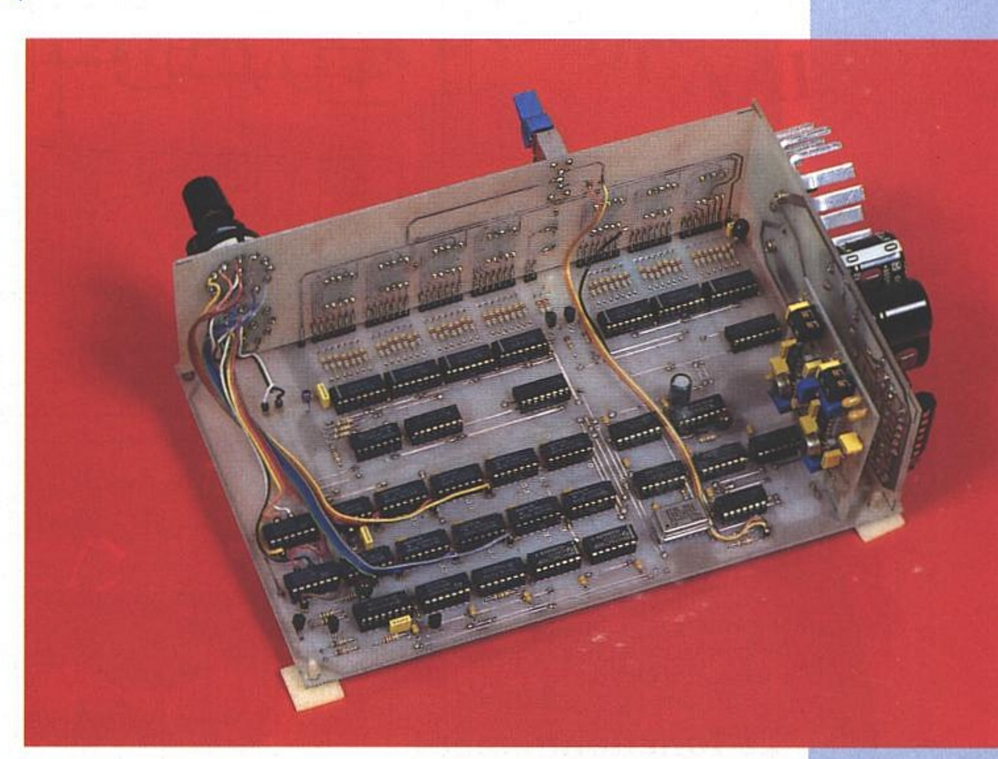
IC1, IC2, IC3 : 74HCT573
IC4, IC5, IC6, IC7 : 74HCT161
IC8, IC9 : RAM 32k 8 statique, CXK58258P-45
IC10, IC11 : 74HCT245
IC12 : AD7541A
IC14 : 74HCT00
IC15 : 74HCT04
IC16 : 74HCT138
IC17 : AD829
IC18 : TL082 ou mieux LF412

Divers :

Q1 : 1MHz
K1, K2 : relais G2V2 OMRON
1 connecteur DB25 à souder.

PHASEMETRE NUMERIQUE 200 kHz

Le phasemètre est un appareil que l'on ne rencontre que très rarement dans un laboratoire d'amateur d'électronique. Il est pourtant apte à rendre de très précieux services. C'est pourquoi nous avons pensé qu'il serait judicieux d'en proposer la construction, en espérant que cette réalisation facilitera la mise au point de certaines maquettes électroniques.



Le principe de la mesure du déphasage

Il est certain qu'à l'aide d'un oscilloscope, on peut apprécier le retard pris par un signal sinusoïdal (ou tout autre) sur un autre, mais chiffrer ce retard au degré près nous semble très malaisé sauf avec les scopes numériques.C'est pourquoi le montage dont nous vous proposons la réalisation nous semble irremplaçable. Il pourra trouver plusieurs applications dont la plus importante est certainement la mesure du déphasage introduit par l'insertion d'un filtre dans un circuit électronique, et ce, surtout dans le domaine des basses fréquences.

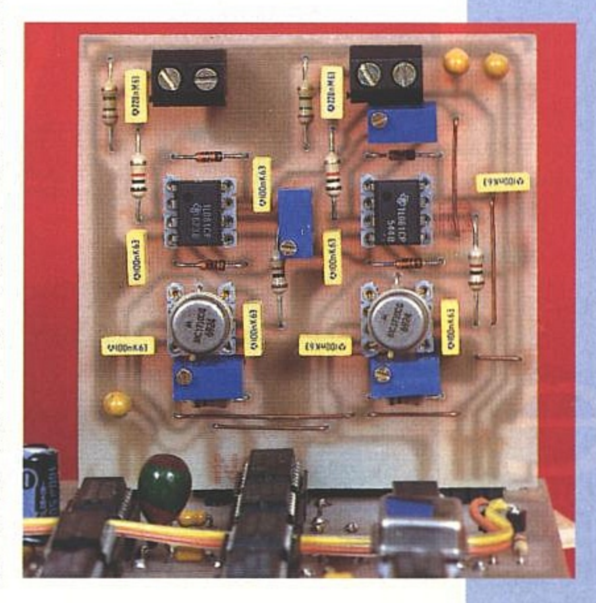
Bien qu'à première vue notre circuit puisse paraître compliqué, le principe de mesure reste très simple et facilement compréhensible, cette apparente complexité étant due au nombre relativement important de composants découlant de l'emploi de circuits intégrés logiques très courants.

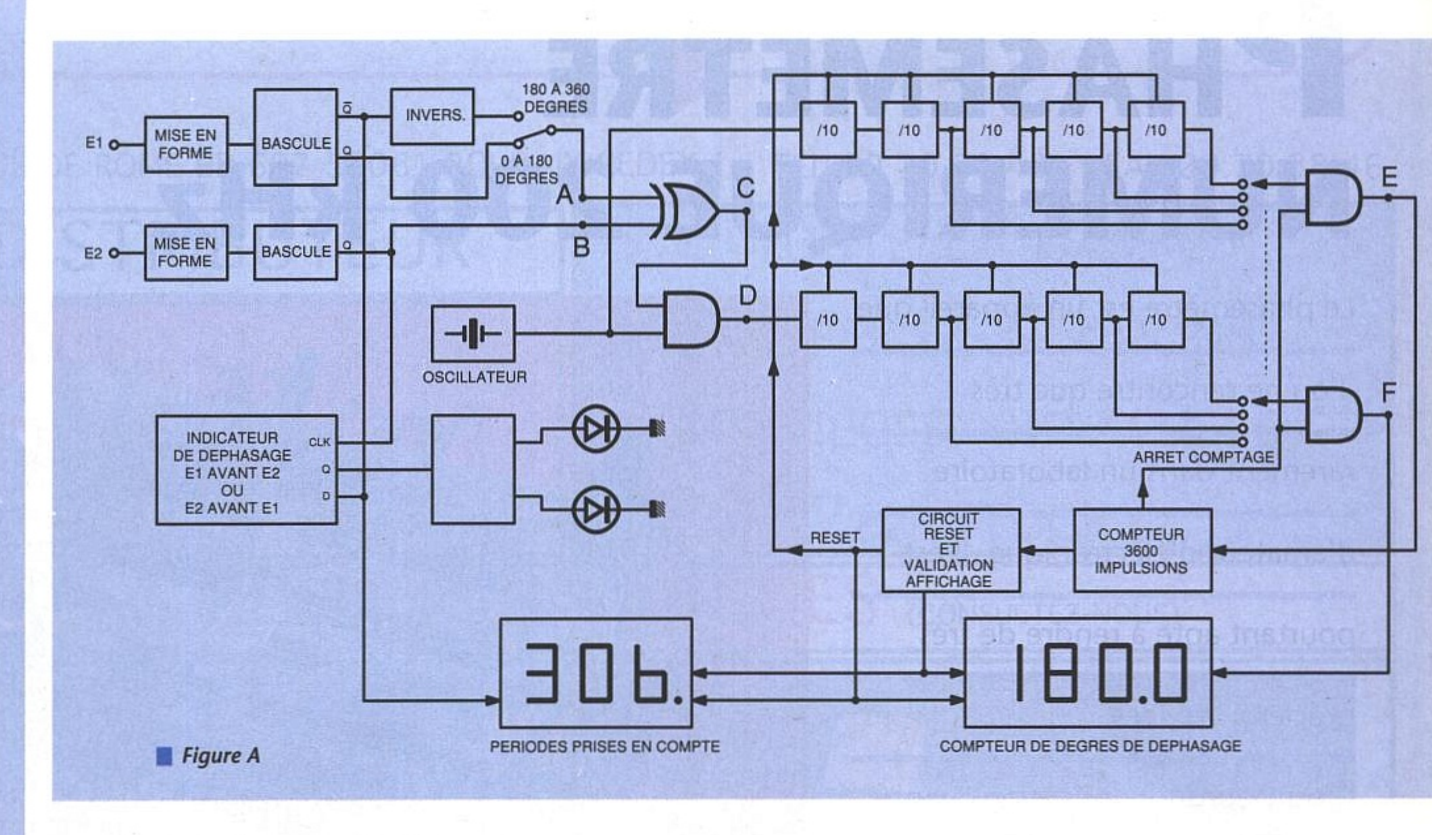
Le dessin de la **figure A** représente les principales parties du circuit.

Il existe plusieurs moyens pour concevoir un phasemètre, et si nous n'avons pas choisi le plus simple du moins, sommes nous certain que ce soit le choix qui apporte le plus de précision. En effet, au point C de la figure A, nous aurions pu directement entreprendre la lecture de l'angle de déphasage en faisant appel à un intégrateur qui aurait permis l'affichage sur un galvanomètre. Nous aurions également pu utiliser en lieu et place de ce dernier, un convertisseur tension-fréquence qui aurait alors permis une lecture numérique. Mais ce convertisseur aurait obligatoirement été un modèle de haute précision, donc difficile à trouver et cher. Revenons à notre schéma. Puisque nous souhaitons effectuer une mesure numérique de signaux analogiques, une mise en forme s'impose. C'est ce qui est fait immédiatement après les entrées E1 et E2. Puis viennent les bascules qui doublent la longueur des créneaux, auxquels viennent s'ajouter deux dispositifs très simples :

1/ un inverseur qui permettra soit la lecture de 0° à 180°, soit la lecture de 180° à 360° ;

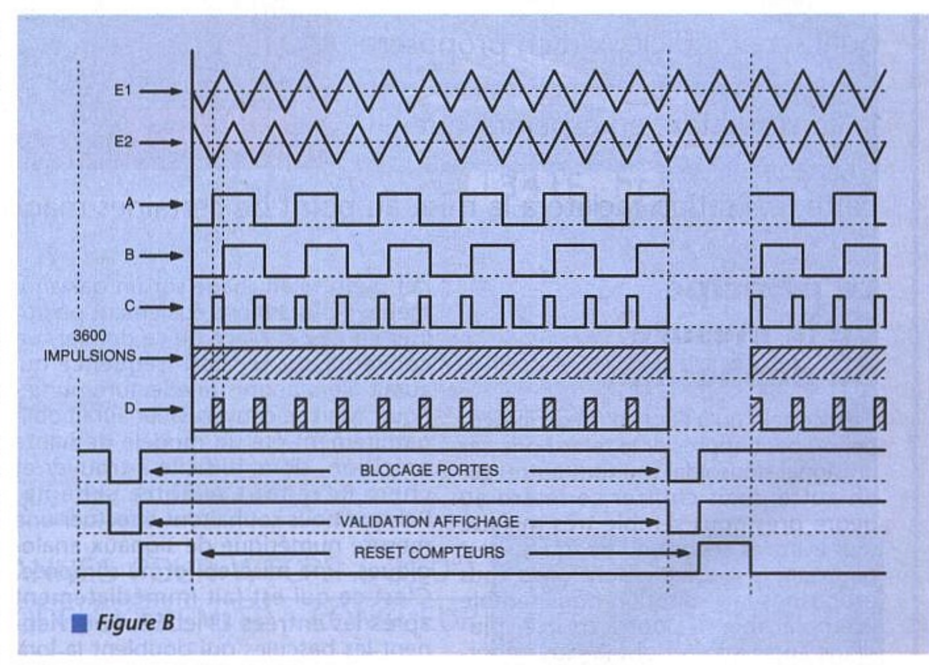
2/ un indicateur de déphasage signalera si un retard existe entre les deux signaux d'entrée, et lequel de ces deux signaux sera en retard sur l'autre, il faut bien se fixer une référence. Ensuite, les signaux aboutissent aux entrées d'une porte OU EXCLUSIF qui fera la soustraction des deux créneaux. Le signal sortant de cette porte (si déphasage il y a), arrive à l'entrée d'une porte ET, qui durant ses moments positifs laisse passer un signal généré par un oscillateur à quartz. Ces oscillations passent par une série de diviseurs et sont dénombrées par un compteur, mais ceci uniquement jusqu'à ce que l'autre diviseur-compteur (celui du haut sur la figure A), qui reçoit les signaux directement de l'oscillateur, ait atteint 3600. A ce moment, les portes sont bloquées, les afficheurs sont validés et indiquent le nombre de degrés de déphasage. Un autre compteur-afficheur indique le nombre de périodes qui auront été prises en compte. Puis un circuit de remise à zéro est déclenché, et le cycle peut recommencer. Le nombre de périodes lues pourra aller, suivant la fréquence des signaux d'entrée et le rapport de division choisi, de quelques dizaines à plusieurs milliers. Il est évident que plus ce nombre sera important, plus la précision sera grande ; mais dans tous les cas, l'erreur de lecture ne devrait jamais dépasser le degré.





■ *Figure A*

La chronologie des différentes étapes de lecture est représentée en **figure B**, et permettra de mieux comprendre ce qui vient d'être dit.

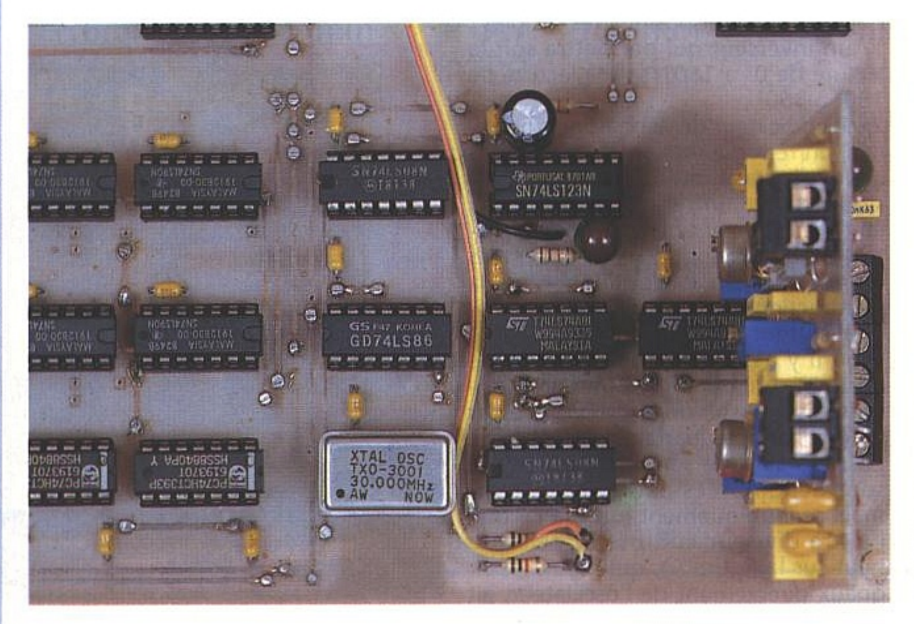


■ *Figure B*

Le fonctionnement dans le détail

Le circuit d'entrée.

Sur la partie gauche de la **figure 1**, nous pouvons apercevoir les deux circuits d'entrée, bien sûr identiques ; les explications feront donc référence à la seule entrée E1.
Les signaux parvenant à cette entrée éventuellement sous haute impédance, attaque l'entrée non inverseuse d'un amplificateur opérationnel monté en suiveur de tension, au travers d'un condensateur de liaison chargé de bloquer une éventuelle tension continue. Cette entrée est protégée contre des tensions trop fortes par deux diodes montées tête-bêche. Une résistance ajustable (RV1) a été placée dans le circuit de correction d'offset de l'amplificateur ; comme nous le verrons plus tard lors des essais et des réglages, cette résistance a deux rôles : d'abord annuler la tension de décalage en sortie, mais aussi modifier le seuil de déclenchement (donc la senbilité) de l'ensemble. Les lignes d'alimentation de l'AOP sont évidemment découplées par des condensateurs de 100 nF.
Les signaux que l'on retrouve en sortie du suiveur alimentent l'entrée non inverseuse d'un comparateur rapide : un CI LM710 pouvant fonctionner jusqu'à 30 MHz, et présentant un temps de montée de 40 ns. L'autre avantage et non des moindres de ce composant, est son niveau de sortie directement compatible avec la technologie TTL. Son seuil de déclenchement se règle à l'aide du potentiomètre ajustable



Suite page 81



■ *Figure 1 : les circuits d'entrée*



(RV3) placé entre le +12V et la masse. Ainsi conçu, cet étage d'entrée présente une excellente sensibilité qui peut descendre sous les 10mV. Mais alors, il est également très sensible au bruit et au moindre parasite. C'est pourquoi nous conseillons de se contenter d'une sensibilité d'une cinquantaine de mV, ce qui à notre avis, pourra répondre à tous les besoins les plus courants.

L'étage de formation du créneau de déphasage et les indicateurs

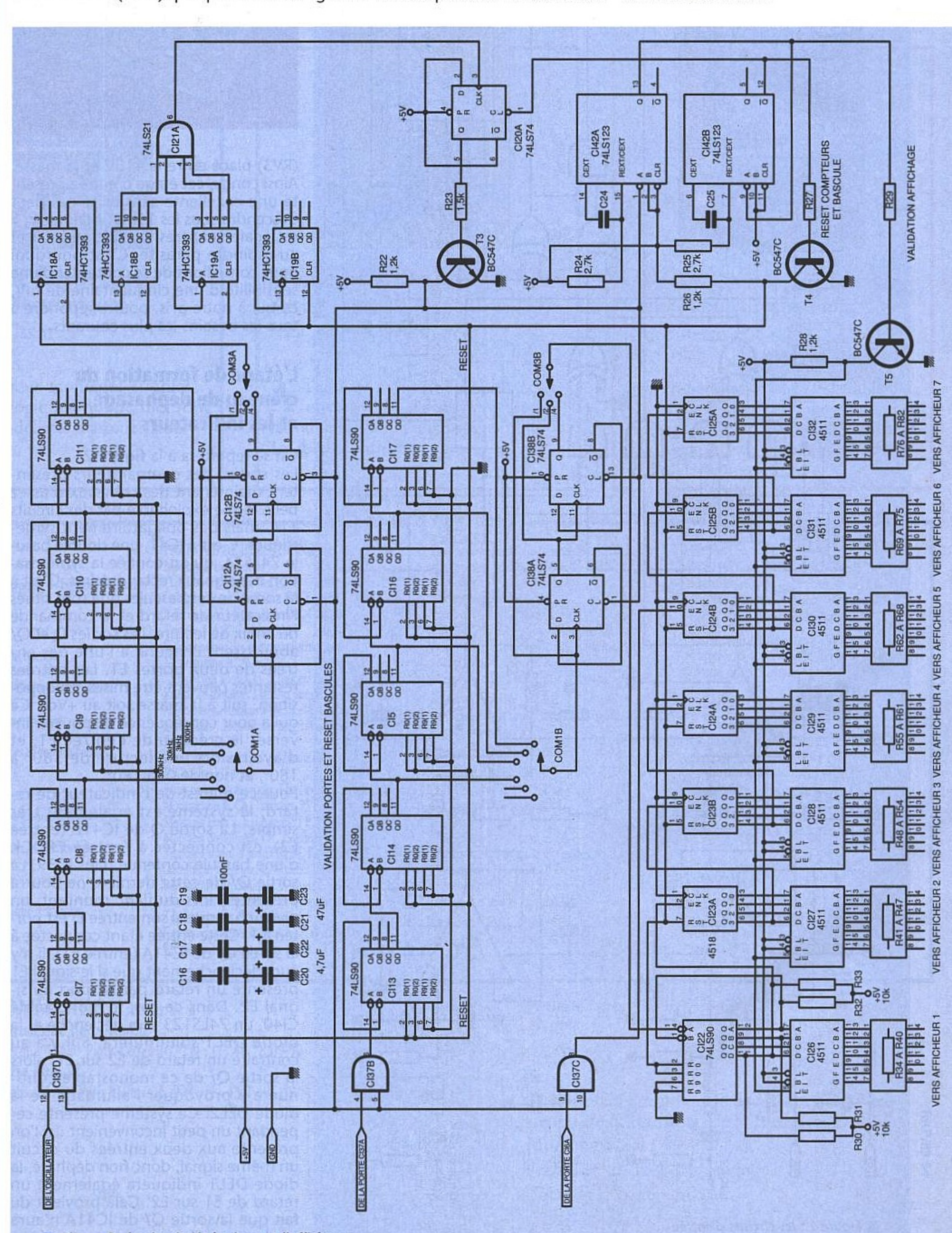
On se reportera à la **figure 2**.

Les sorties des comparateurs présentent maintenant des créneaux d'assez belle forme exploitable par des circuits TTL, mais pas obligatoirement symètriques. C'est à IC41, une double basule 74LS74, qu'est confiée la symètrisation des signaux rectangulaires. C'est à la sortie de ces bascules que sont situés l'indicateur de retard et la commande du choix de lecture. Les sorties Q et Q/ aboutissent chacune à l'une des entrées de deux portes ET. Les entrées restantes peuvent être mises, en opposition, soit à la masse soit au +Vcc. Ce qui a pour conséquence de pouvoir inverser le créneau de l'entrée E1, et d'avoir alors une lecture de 360° à 180°, et non de 0° à 180°.

Pour ce qui est de l'indicateur de retard, le système est également très simple. La sortie Q de IC41B (entrée E2), est connectée à l'entrée CLOCK d'une bascule contenue dans IC39. La sortie Q/ de cette dernière ne pourra présenter, lors du flanc montant, un niveau bas que si son entrée D est portée à 1. Cette entrée étant connectée à la sortie Q/ de IC41A (entrée E1), il n'y aura déclenchement que si le signal E1 présente un retard par rapport au signal E2. Dans ce cas, le monostable CI40, un 74LS123 sera déclenché et la diode DEL1 s'illuminera. S'il y a au contraire un retard de E2 sur E1, alors la sortie Q/ de ce monostable continuera à provoquer l'allumage de la diode DEL2. Ce système présente cependant un petit inconvénient : si l'on présente aux deux entrées du circuit un même signal, donc non déphasé, la diode DEL1 indiquera également un retard de E1 sur E2. Celà provient du fait que la sortie Q/ de IC41A n'aura pas le temps de descendre au seuil bas avant que la bascule CI39A ne se dé-

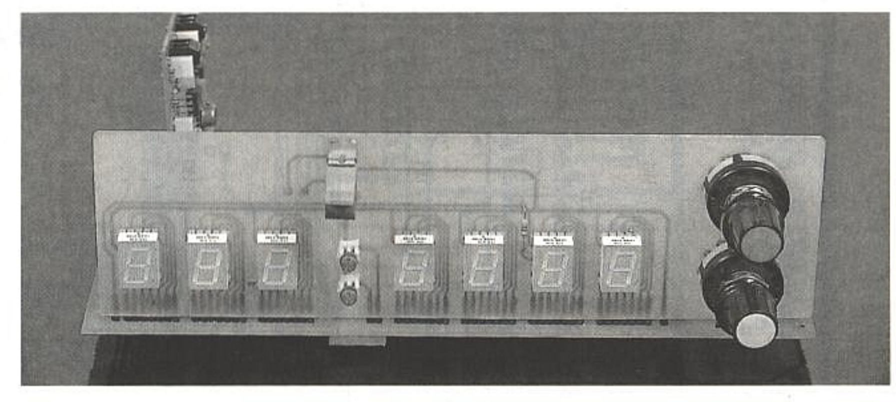


clenche, et également de l'importante constante de temps du monostable CI40 . C'est pour cela que l'indicateur de déphasage n'indique un retard qu'à partir d'environ 1°. Mais dans la pratique, ceci ne présente pas une bien grande gêne.
Après la symètrisation des signaux et les indicateurs, nous trouvons la porte OU EXCLUSIF (CI5B) qui opére la soustraction entre la durée des deux créneaux. Sur ses deux entrées parviennent les signaux : d'une part de l'inverseur de lecture, et d'autre part des portes CI6C et CI5D, chargées d'introduire le même retard que les portes CI6B ou CI6D et CI5C. Sans cette précaution, il y aurait d'emblée un retard de quelques degrés même pour des signaux non déphasés. La sortie du soustracteur OU EXCLUSIF arrive sur l'une des entrées d'une porte ET, dont l'autre reçoit un signal rectangulaire de fréquence élevée provenant d'un oscillateur à quartz. Le résultat est que le créneau, de largeur proportionnelle au déphasage des signaux d'entrée, laissera passer un nombre plus ou moins important d'oscillations qu'il suffira alors de dénombrer.



■ *Figure 2 : la circuiterie logique et l'affichage*

Pour conclure la description de ce premier étage, signalons la mise en forme à l'aide d'une porte ET (CI6A), du signal issu du comparateur IC3. Ces impulsions seront destinées à un compteur qui permettra de savoir si un nombre suffisant de périodes a été lue, ceci étant surtout utile pour les très basses fréquences.



Les diviseurs, les compteurs et les circuits de reset.

Tous les signaux que nous venons de voir vont aller exécuter leur fonction respective dans l'étage suivant au travers de portes ET dont la broche restante passera à l'état bas à la fin d'un cycle de mesure, ce qui bloquera leur sortie. Ces signaux ont chacun une tâche bien précise :
1/ les créneaux provenant de l'oscillateur et transitant par la porte CI37D, arrivent à l'entrée d'une série de diviseurs montés en cascade. Chacun divise le signal par 10, et ainsi, au bout de la chaîne, le rapport de division est de 100.000. Nous utiliserons uniquement les fréquences provenant des sorties des quatre derniers circuits, ce qui nous donnera les fréquences suivantes, sachant que la fréquence de l'oscillateur est de 30 MHz : 300 kHz, 30 kHz, 3 kHz et 300 Hz. Ces fréquences sont distribuées sur un commutateur rotatif qui permet de choisir l'une d'entre elles. La fréquence désignée arrivera alors à l'entrée d'une bascule bistable dont la sortie sera suivie par une deuxième, ce qui nous donnera des rapports de division supplémentaire par 1, par 2 ou par 4, et donc, autant de fréquences : 150 kHz, 15 kHz, 1,5 kHz, 150 Hz, 75 kHz, 7,5 kHz, 750 Hz et 75 Hz. L'une de ces fréquences servira à alimenter le compteur des 3600 impulsions dont nous parlions en début d'article. Ce système est tout simplement constitué par deux compteurs binaires sur huit bits, des 74HCT393 (CI18 et CI19), dont quatre des sorties, quand elles passent au niveau haut commandent une porte ET à quadruple entrées, un 74LS21 (CI21), qui bloque le passage des signaux et déclenche le processus d'affichage et de RAZ que nous verrons plus tard. Chacune de ces impulsions équivaudra à un 1/10ème de degré. C'est au niveau de ce compteur que se situe l'inconvénient principal dans la conception de notre phasemètre. En effet, tant que la fréquence présente aux entrées E1 et E2 est supérieure au kHz, tout se passe bien, la durée de lecture, si l'on souhaite une bonne précision étant de 1,2 s. Mais quand cette même fréquence tombe en dessous des 100 Hz, et si l'on souhaite la même précision, alors celà devient long. Comme exemple, nous vous donnons quelques relevés de mesures :
1/ fréquence de 40 Hz en E1 et E2 :
- rapport de division choisi : 10.000 donc fréquence de compteur de 3000Hz ; 48 mesures seulement sont effectuées, relative précision, temps de 1,2 s ;
- rapport de division choisi : 20.000 donc fréquence de compteur de 1500 Hz ; 96 mesures effectuées, meilleure précision, temps de 2,4 s ;
- rapport de division choisi : 40.000 donc fréquence de compteur de 750 Hz ; 196 mesures effectuées, bonne précision, mais temps de 4,8 s.
2/ fréquence de 10 Hz en E1 et E2 :
- rapport de division choisi : 100.000 donc fréquence de compteur de 300 Hz ; 110 mesures effectuées, 12 s ;
-rapport de division choisi : 200.000 donc fréquence de compteur de 150 Hz ; 218 mesures effectuées, temps de 24 s. Nous sommes conscient que cela soit long, mais nous pensons également

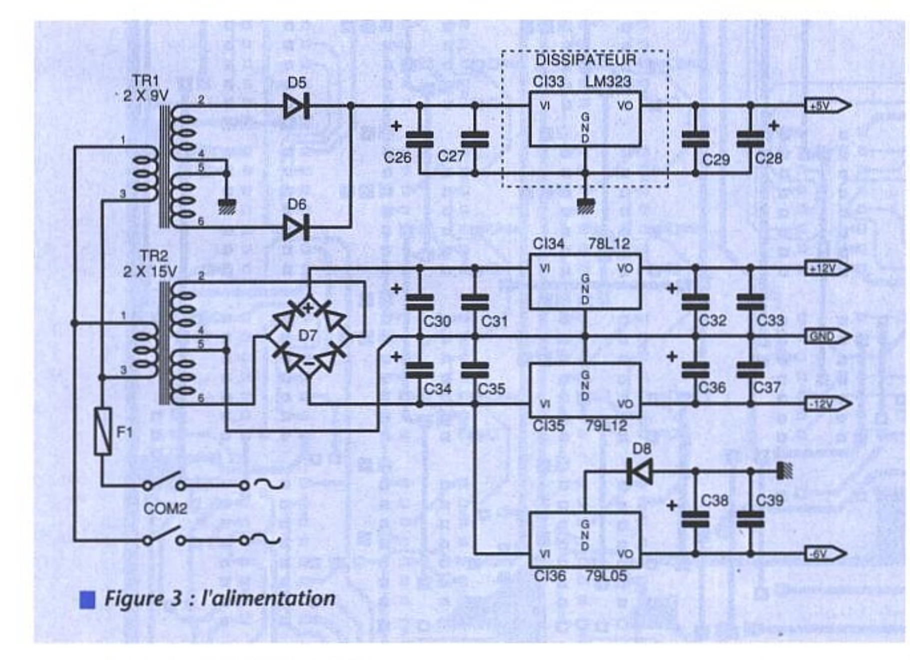


Figure 3 : l'alimentation

Figure 4 : circuit d'entrée

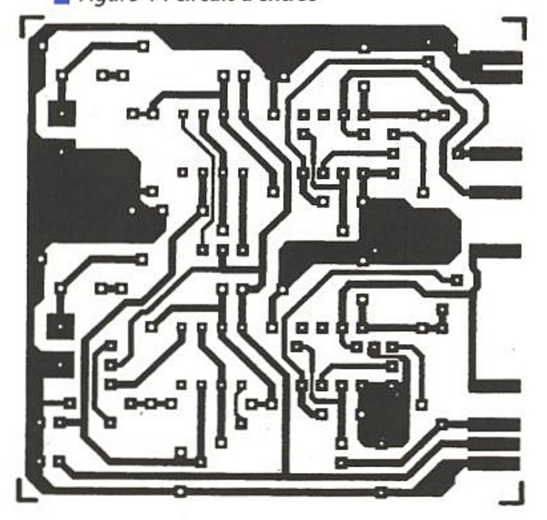
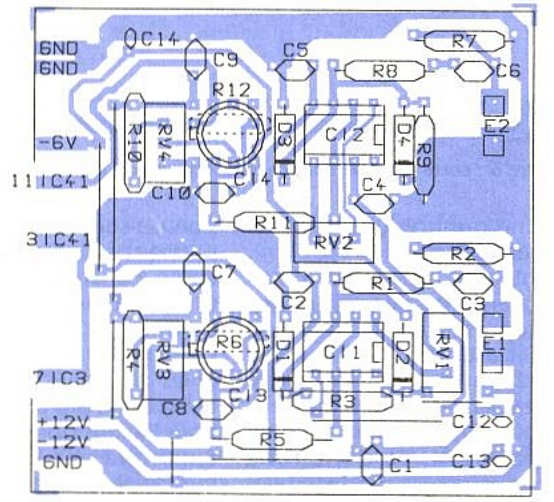


Figure 5 : l'implantation correspondante





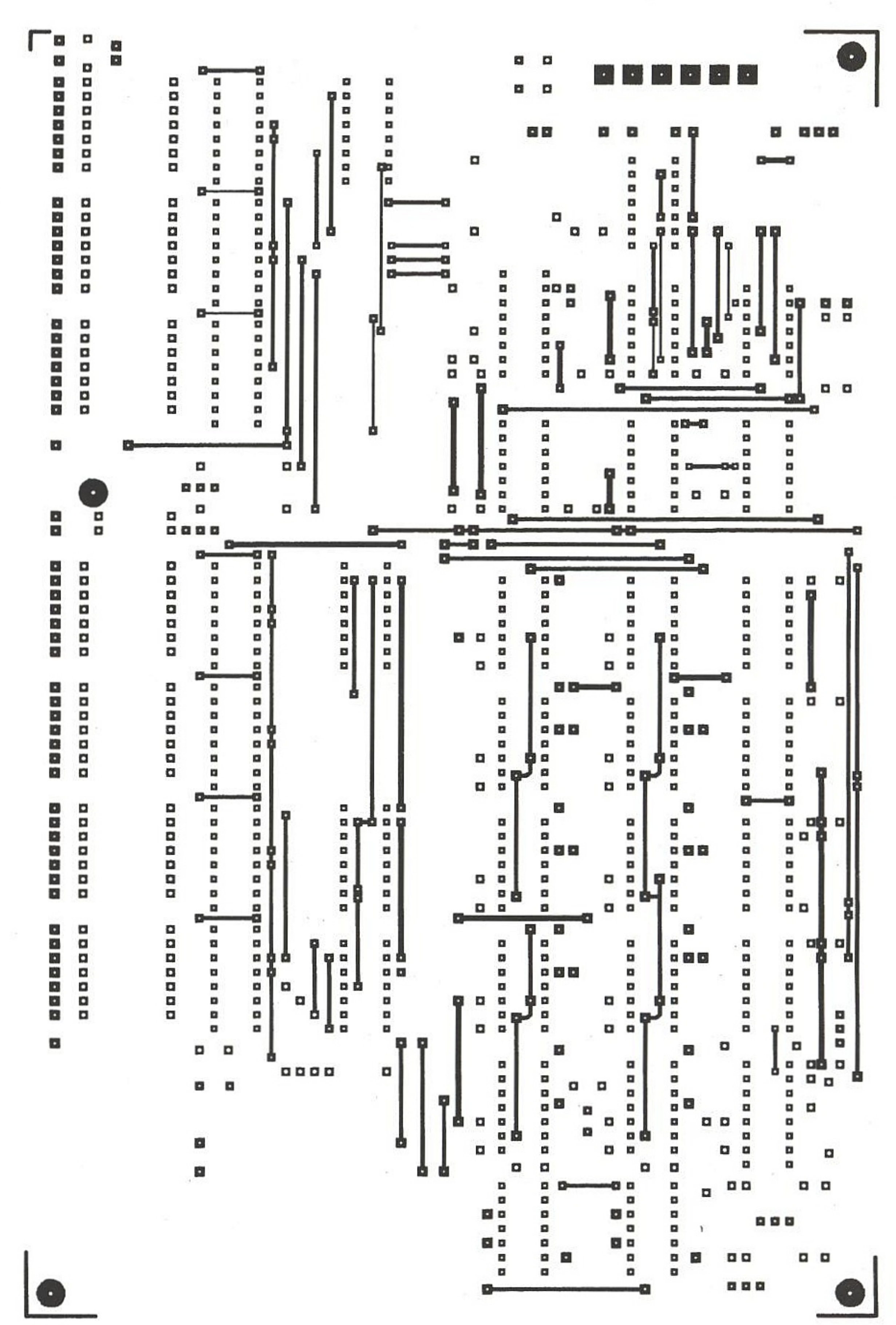


Figure 6 : carte mère, le coté composants qu'on peut réaliser avec des straps

qu'obtenir une mesure juste vaille la peine d'un petit effort.
Passons maintenant au second compteur qui se charge de dénombrer les impulsions représentant le degré de déphasage. Il est bien évidemment constitué de la même manière que le premier, et les deux commutateurs rotatifs sont couplés avec ceux du diviseur vu auparavant, ce qui donne exactement le même rapport de division. La sortie de cette partie du circuit parvient à l'entrée du compteur-afficheur constitué des circuits intégrés CI22 à CI24A, et CI26 a CI29. Ceux-ci commandent des afficheurs à DEL. L'afficheur 1 sur la figure 2 représentera les dixièmes de degrés, mais cela ne constituera pas une indication fiable. Si nous l'avons pourtant inclus, c'est qu'il apportera une aide non négligeable lors du règlage à zéro du phasemètre.
Les créneaux en provenance de la porte CI37C sont dirigés directement au compteur de périodes du signal d'entrée qui seront lues. Lorsque le nombre d'impulsions arrivant au compteur dépassera le millier, le point décimal de l'afficheur des unités s'illuminera, ce qui sera effectué par le monostable CI40B (figure 1). L'indication sera surtout utile lorsque la fréquence d'entrée sera très basse, pour s'assurer

■ *Figure 7 : coté cuivre, carte mère*

que l'on aura effectuer au moins 200 mesures, et qu'ainsi la mesure ne soit pas empreinte d'une erreur avoisinant les 10% ou plus.
Le cycle de mesure se termine, comme nous l'avons vu plus haut par le passage au niveau haut de la sortie de la porte ET CI21A. Ce flanc montant fait passer la sortie Q de la bascule CI20A au niveau haut qui commande le transistor T3. Un niveau bas bloque les trois portes ET de CI37 ainsi que les bascules des diviseurs auxquels ne parviennent plus d'impulsions. Ce niveau bas déclenche également le monostable CI42A qui fournit par l'intermédiaire du transistor inverseur T5, une brève impulsion destinée à la validation de l'affichage. Le flanc descendant de cette impulsion déclenche un deuxième monostable (CI42B) qui se charge de la remise à zéro de tous les compteurs. Ceci fait, un nouveau cycle de mesures peut débuter.

L'alimentation.

Très simple, **(figure 3)**, elle ne fait appel qu'à des régulateurs intégrés. L'alimentation 5V a été calculée très large puisqu'elle fait appel à un circuit intégré pouvant débiter 3A. Mais ainsi, un dissipateur plus petit a pu être utili-



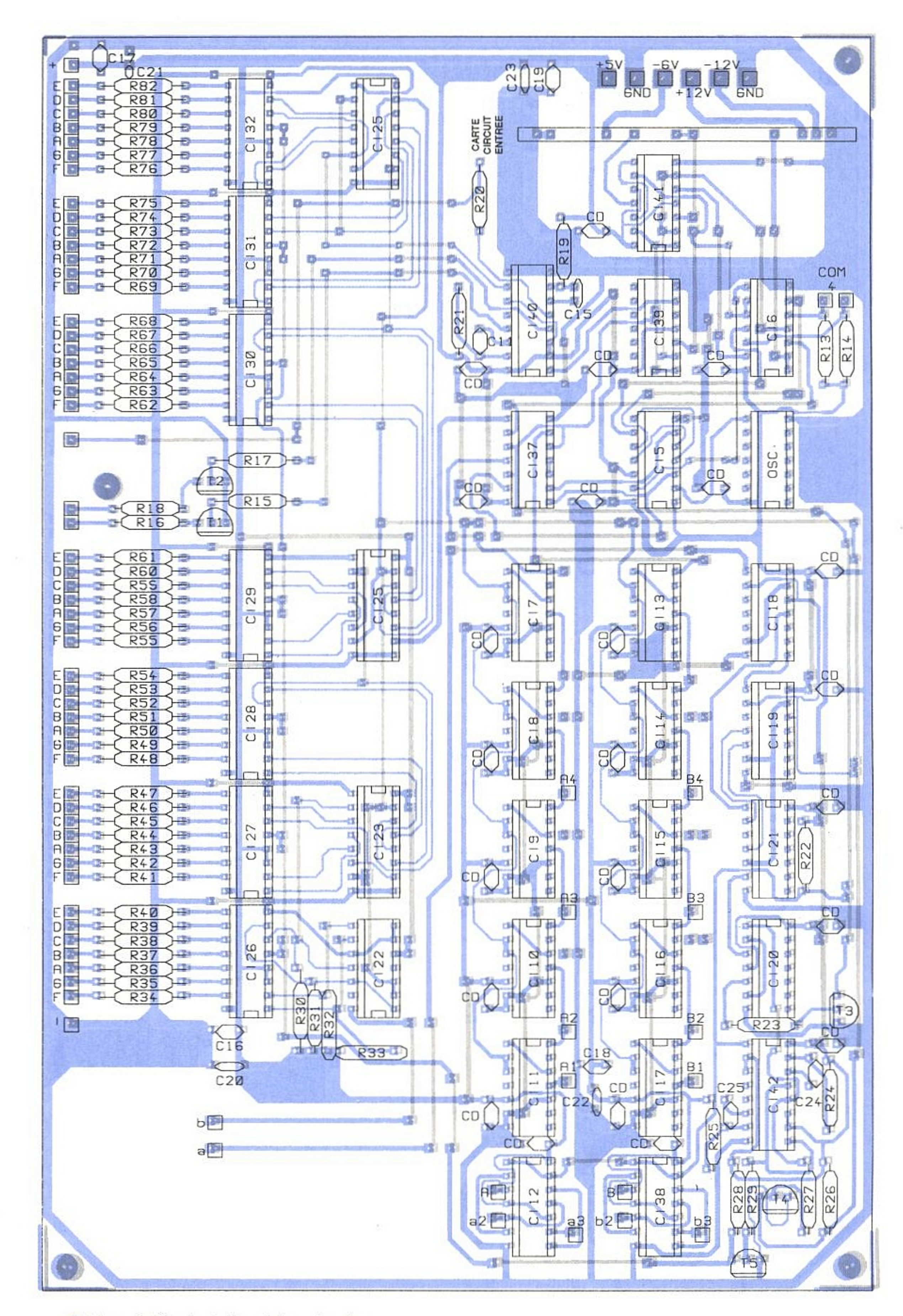


Figure 8 : l'implantation de la carte mère

sé, le LM323 ne chauffant que très peu. Les autres tensions de +12V, -12V et -6V sont obtenues à l'aide de CI sous la forme de boîtier TO92 pouvant fournir 100mA, ce qui est amplement suffisant. Pour ce qui est de la tension -6V, elle est générée par un régulateur -5V dont la référence de masse a été relevée de 0,6V à l'aide d'une diode 1N4148. Nous obtenons ainsi -5,6V. Moyen beaucoup plus simple que d'essayer de trouver chez les détaillants un régulateur TO92, et qui plus est, de 6V et négatif...!

LA REALISATION.

Elle nécessite la fabrication de quatre circuits imprimés. L'un d'eux, le principal supportant toute la logique, pourra être réalisé soit en simple face, soit en double face. Les deux possibilités ont été prévues. La **figure 6** donne le dessin de la face supérieure si vous souhaitez le réaliser ainsi. Sinon, il suffira de s'inspirer de cette même figure afin d'implanter les straps, d'un nombre relativement important. Si nous avons conçu ainsi le circuit, c'est que nous sommes conscients des difficultés que peuvent rencontrer certains lecteurs pour la réali-

sation de circuits imprimés en double face, et c'est ce que nous ferons dorénavant, chaque fois que cela sera possible.
Le circuit de l'étage d'entrée sera fixé par soudures et verticalement par rapport au circuit principal à l'aide de picots en barrettes sécables. Même chose pour le circuit supportant les afficheurs. La platine de l'alimentation sera pourvue du côté soudures des mêmes picots qui seront ensuite enfichés dans les borniers à vis du circuit principal. Cette façon de faire donne un ensemble compact et limite au minimum le câblage nécessaire.

Les essais et les réglages.

En tout premier lieu, il sera nécessaire avant d'enficher les circuits intégrés sur leur support respectif, de vérifier le bon fonctionnement de l'alimentation, et s'assurer du bon niveau de chaque tension.
L'unique réglage consistera à ajuster la sensibilité d'entrée de l'étage à amplificateurs opérationnels et à comparateurs. Pour cela, il suffira d'abord d'annuler la tension d'offset en sortie de CI1 et CI2, à l'aide des résistances ajustables RV1 et RV2. Puis en injectant un signal sinusoïdal de fréquence quelconque et de 10mV crête à crête sur les deux entrées, amenez un déclenchement franc de CI3 et CI4 en règlant les résistances RV3 et RV4 et ceci par observation sur l'écran de l'oscilloscope dont les sondes seront branchées sur les sorties des comparateurs. Puis en amenant l'une des traces sur l'autre, il faudra parvenir à faire coïncider les flancs montants de chaque créneau. C'est cette coïncidence qui règlera le zéro de l'affichage puisque si l'un des flancs se trouve décalé par rapport à l'autre, il y aura un créneau en sortie de la porte OU EXCLUSIF, même si aucun signal n'est injecté en E1 et E2. Cette superposition des flancs montants sera effectuée ainsi : si l'affichage indique par exeple 000.9, il suffira en jouant sur les ajustables d'offset RV1 et RV2, tout d'abord de descendre à 000.4 avec l'un, puis à 000.0 avec l'autre. Il serait étonnant que vous arriviez à 000.0 sur toutes les gammes de division. Celà n'est pas bien grave et ne faussera pas pour autant les mesures.
Injectez maintenant le signal uniquement dans l'entrée E1. L'afficheur devra indiquer 180°. Vous aurez auparavant réglé le rapport de division : par exemple sur 200 pour un signal d'entrée de 100 kHz. En manoeuvrant l'inverseur COM4, l'afficheur devra indiquer 360°. Si tout est tel que cela vient d'être décrit, alors le circuit fonctionne, et vous pourrez vous en assurer en testant un montage de votre fabrication.



Figure 9 : CI platine d'affichage

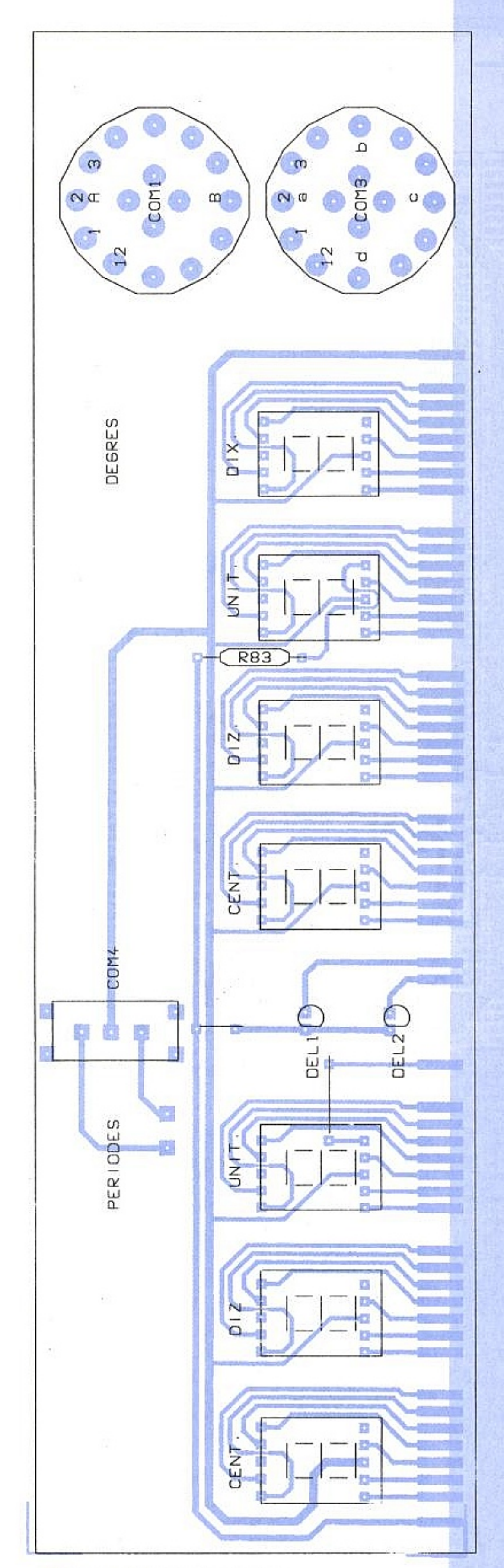


Figure 10 : l'implantation



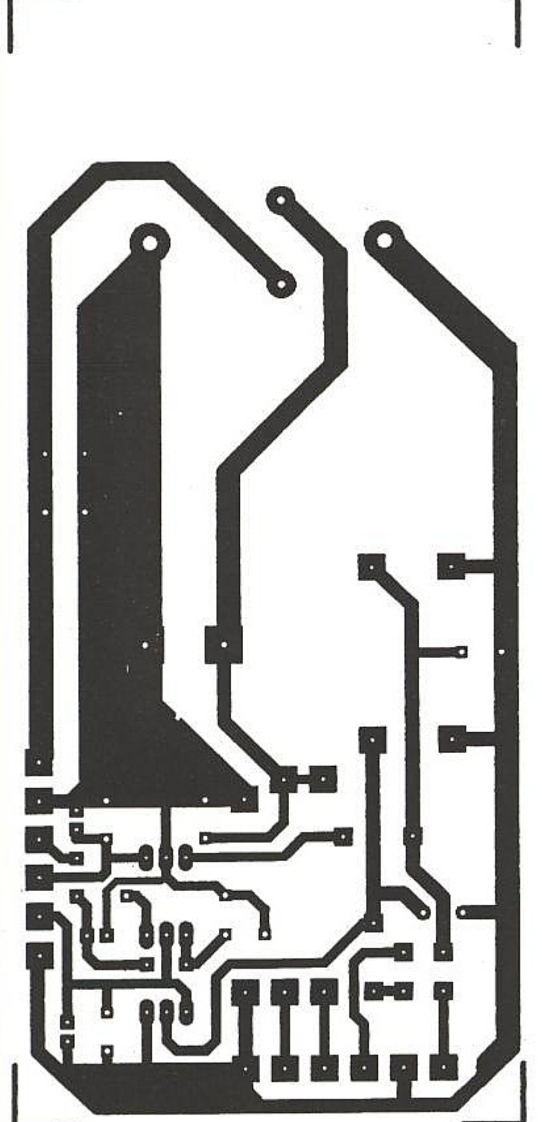




Figure 11 : CI d'alimentation

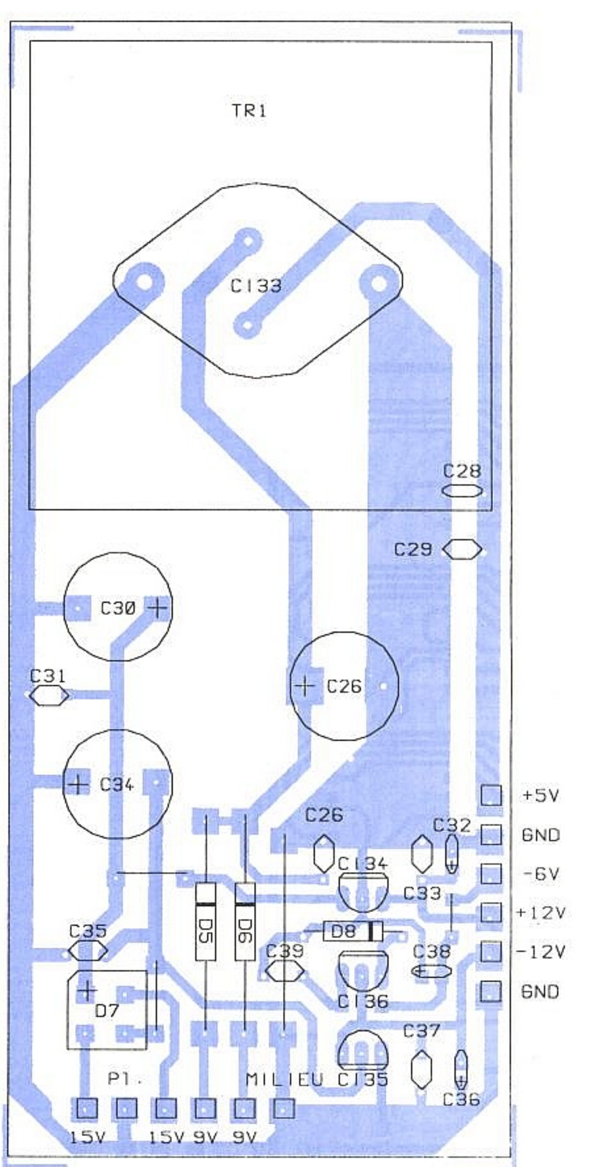


Figure 12

NOTE.

Cet appareil est en mesure de fonctionner sans problèmes avec des fréquences d'entrée de 200 kHz. Il est capable de fonctionner bien au-delà puisque nous avons fait des essais jusqu'à plus de 600 kHz en mesurant le déphasage introduit par une ligne à retard. Nous avons pu le constater à l'aide de l'écran de l'oscilloscope branché en parallèle sur les entrées du phasemètre. Toutefois, à partir de 200 kHz, il se produit une instabilité de l'affichage qui de temps à autre n'affiche pas le retard, mais son contraire : par exemple, pour un déphasage de 51°, il indiquera tantôt 51°, tantôt 309°. Nous n'avons pas approfondi le problème puisque nous nous étions fixé 100 kHz comme limite ; mais nous pensons qu'il s'agit là d'un problème lié à la façon dont nous avons conçu le système de génération des signaux de commande (en particulier le RESET). Toutefois l'appareil reste utilisable.

P. OGUIC

NOMENCLATURE

Résistances :

R1, R4, R8, R10, R13, R14, R31, R32, R33, R34 : 10 kΩ
R2, R7 : 1,5 MΩ
R3, R9 : 1,2 MΩ
R5, R11 : 1 kΩ
R6, R12: 560 kΩ
R15, R17, R23, R27, R29 : 1,5 kΩ
R22, R26, R28 : 1,2 kΩ
R16, R18, R34 à R83 : 330 Ω
(52 résistances)
R83 ne figure pas sur le schéma de principe, mais elle figure sur le dessin d'implantation de la figure 10
R19, R21 : 22 kΩ
R24, R25 : 2,7 kΩ
R20 : 220 Ω

Résistances ajustables :

RV1, RV2, RV3, RV4 : 4,7 kΩ

Condensateurs :

CD : 22 condensateurs de découplage 100nF miniatures
C16, C17, C18, C19, C24, C27, C29, C31, C33, C35, C37, C39 : 100 nF
C3, C6 : 220 nF
C1, C2, C4, C5, C7, C8, C9, C10, C11 : 100 µF 15V
C12, C13, C14, C20, C22: 4,7 µF 15V tantale goutte
C21, C23, C15, C25: 47 µF 15V tantale goutte
C26 : 4700 µF à 10000 µF 25V radial
C30, C34: 2200 µF 35 V radial
C28, C32, C36, C38: 10 µF 25V radial

Semi-conducteurs :

T1, T2, T3, T4, T5: BC547C
D1, D2, D3, D4, D8 : 1N4148
D5, D6 : BY251
D7 : pont 500mA ou 1A 50V
DEL1, DEL2 : DEL rouge
7 afficheurs à cathodes communes type TDSR 5160

Circuits intégrés :

CI1, CI2 : TL081
CI3, CI4 : LM710
CI5 : 74LS86
CI6, CI37 : 74LS08
CI7, CI8, CI9, CI10, CI11, CI13, CI14, CI15, CI16, CI17, CI22 : 74LS90
CI12, CI20, CI38, CI39, CI41 : 74LS74
CI18, CI19 : 74HCT393
CI21 : 74LS21
CI40, CI42 : 74LS123
CI23, CI24, CI25 : CMOS 4518
CI26, CI27, CI28, CI29, CI30, CI31, CI32 : CMOS 4511
CI33 : LM323
CI34 : 78L12
CI35 : 79L12
CI36 : 79L05

Divers :

TR1 : transformateur 2 X 9 volts 18 VA
TR2 : transformateur 2 X 15V 4 VA
COM1: commutateur rotatif 2 circuits 6 positions LORLIN
COM2 : commutateur rotatif 4 circuits 3 positions LORLIN
COM3 et COM4 : inverseurs bipolaires
8 borniers à vis deux entrées
1 dissipateur pour boîtier TO3
picots en barettes sécables
1 oscillateur à quartz 30 MHz
4 supports pour circuit intégré 8 broches
23 supports pour circuit intégré 14 broches
12 supports pour circuit intégré 16 broches



LE CD-ROM SIEMENS SEMICONDUCTEURS

Après les data-books sur disquettes, voici venir les collections complètes sur CD-ROM. SIEMENS présentait le sien à COMPONIC 93, et tout porte à croire que d'autres marques suivront sous peu. Typiquement, un seul disque compact peut facilement contenir l'équivalent de tout un rayon de bibliothèque, c'est à dire non seulement l'ensemble des data-books d'une marque mais aussi de ses notes d'applications : c'est considérable!



Une mine d'informations... gratuite !

Le CD-ROM Siemens Semiconducteurs peut être remis gratuitement à tous les professionnels de l'électronique, et ses réactualisations leurs seront régulièrement adressées.

Le seul investissement à prévoir est donc l'achat d'un lecteur, mais les prix sont à la baisse tandis que les occasions de s'en servir seront de plus en plus nombreuses.

Certes, la création d'un CD-ROM contenant un tel volume de données coûte cher, mais la fabrication proprement dite est assez peu onéreuse pourvu que les quantités soient importantes.

Offrir un CD-ROM est donc probablement moins coûteux qu'envoyer un seul data-book, aussi est-il tout indiqué de pratiquer la gratuité.

Plutôt que de participer à grands frais à un salon de plus, certaines marques pensent pouvoir obtenir des retombées au moins équivalentes en diffusant largement un CD-ROM dont le coût de préparation pourrait être du même ordre.

Presque du multimédia

Compte tenu de l'énorme capacité disponible sur un CD-ROM, il est possible d'aller beaucoup plus loin que les simples tableaux que l'on peut extraire d'une disquette.

Les schémas et graphiques, disponibles jusqu'à présent uniquement sur support «papier», peuvent être «photographiés» puis reproduits sur écran ou imprimés avec une qualité fort honorable grâce à un système de «zoom» très performant et à un utilitaire de «clarification».

Cela n'empêche pas d'incorporer aussi une masse considérable de données purement numériques : caractéristiques, spécifications, et même paramètres SPICE dans un format compatible avec certains logiciels de simulation.

Naturellement, toute cette masse de données est accessible au travers d'un puissant logiciel, TEBIS, dont les menus permettent d'aboutir rapidement à l'information souhaitée.

La **figure 1** reproduit par exemple l'arborescence qu'il faut suivre pour trouver les caractéristiques détaillées

Data Sheets

1- **Integrated Circuits**
2- Small Signal Semiconductors
3- SIPMOS Semiconductors
4- Optoelectronic Semiconductors

Integrated Circuits

1- Memory Components
2- ICs for Entertainment Electronics
3- **ICs for Communication**
4- ICs for Automotive Electronics
5- ICs for Industrial Electronics
6- Microcomputer Component

ICs for Communication

1- **ISDN**
2- ICs for Digital Cellular Radio/Cordless Digital Telephone
3- Digital Speech Data Terminals
4- ICs for Digital Exchange Systems
5- Datacom ICs
6- ICs for Analog Telephone Sets
7- Hard - and Software Design Support

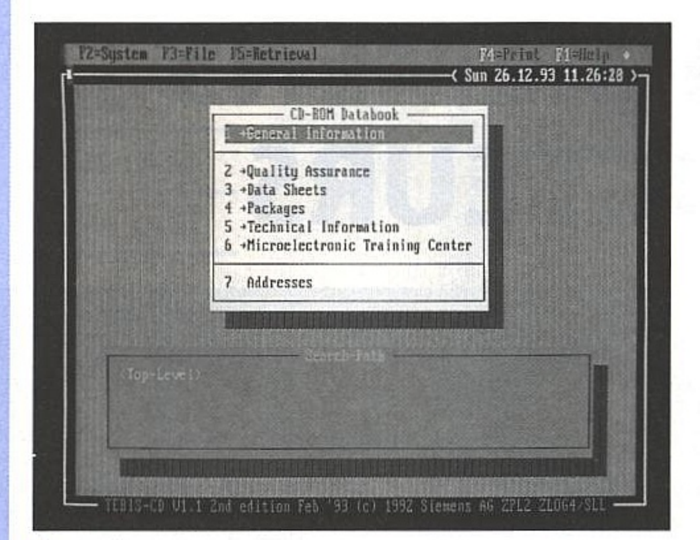
ISDN

1- ISDN Exchange Power Controller (IPEC)
2- ISDN Communication Controller (ICC)
3- ISDN D Channel Exchange Controller (IDEC)
4- **S-Bus Interface Circuit (SBC)**
5- ISDN Burst Transceiver Circuit (IBC)

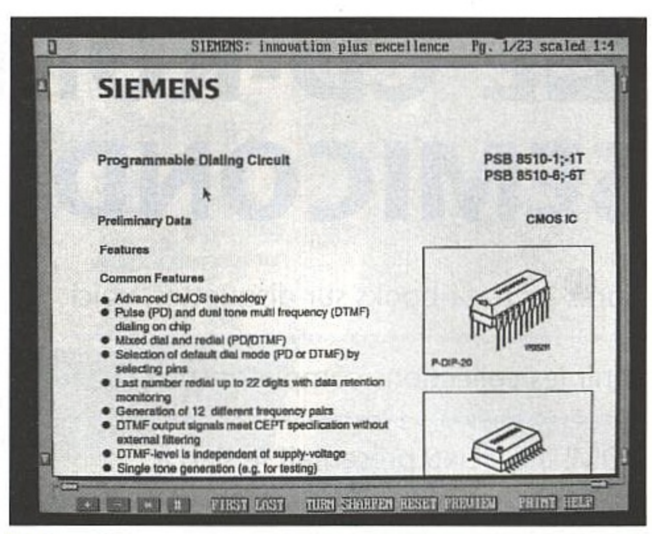
S-Bus Interface Circuit (SBC)
1 PEB 2080-N/P

Figure 1 : Le menu principal de TEBIS

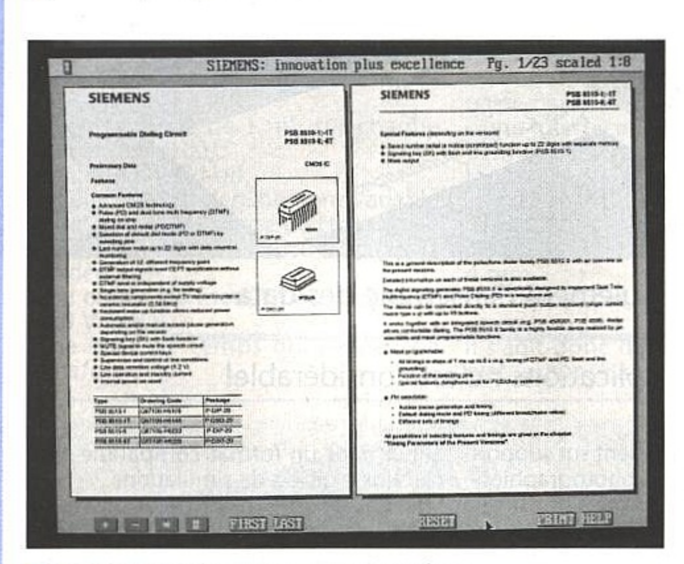




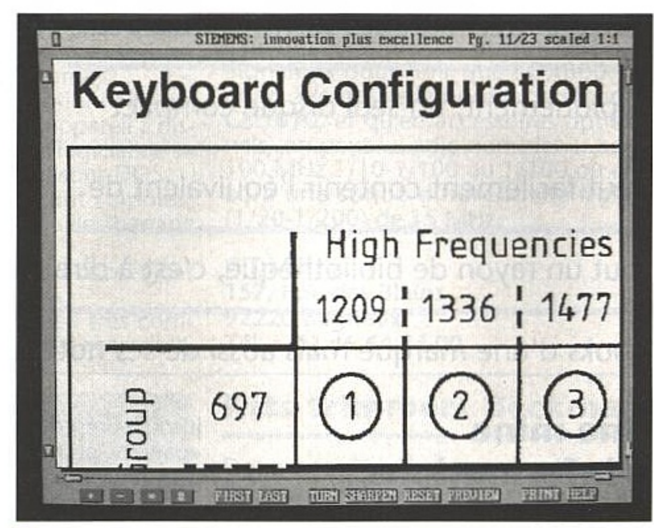
Le menu principal de TEBIS



Zoom 2 x



Les deux premières pages d'une data-sheet



Zoom 8 x

```
*************************************************************************
.MODEL SMBT2222A NPN(
+        AF= 1.00E+00    BF= 3.03E+02    BR= 1.00E-02   CJC= 1.37E-11
+       CJE= 2.64E-11   CJS= 0.00E+00    EG= 1.11E+00    FC= 5.00E-01
+       IKF= 2.11E-01   IKR= 1.00E+00   IRB= 9.62E-03    IS= 1.75E-12
+       ISC= 9.42E-14   ISE= 5.92E-14   ITF= 5.09E-01    KF= 0.00E+00
+       MJC= 4.89E-01   MJE= 4.09E-01   MJS= 3.30E-01    NC= 1.00E+00
+        NE= 1.26E+00    NF= 1.10E+00    NR= 1.71E+00   PTF= 0.00E+00
+        RB= 8.63E+01   RBM= 1.00E-02    RC= 1.07E+00    RE= 1.00E-02
+        TF= 5.16E-10    TR= 0.00E+00   VAF= 3.60E+02   VAR= 1.64E+01
+       VJC= 3.00E-01   VJE= 3.00E-01   VJS= 7.50E-01   VTF= 1.09E+05
+      XCJC= 1.00E+00   XTB= 0.00E+00   XTF= 1.64E+00   XTI= 3.00E+00)

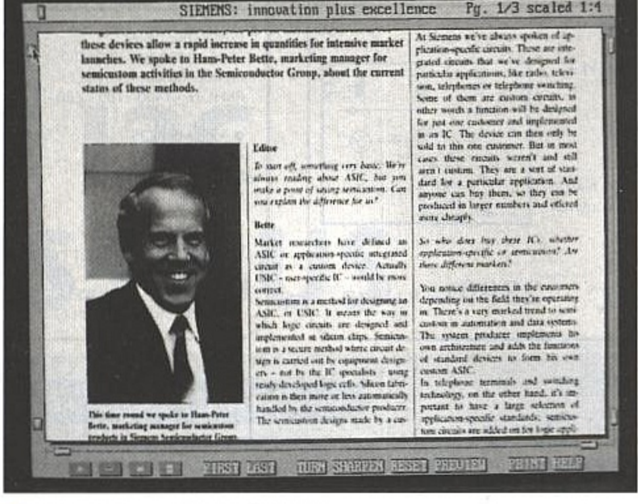
*************************************************************************
.MODEL SMBT2907A NPN(
+        AF= 1.00E+00    BF= 3.08E+02    BR= 2.18E+01   CJC= 1.93E-11
+       CJE= 2.66E-11   CJS= 0.00E+00    EG= 1.11E+00    FC= 5.00E-01
+       IKF= 8.42E-01   IKR= 1.00E+00   IRB= 1.25E-02    IS= 2.32E-13
+       ISC= 1.65E-13   ISE= 6.69E-16   ITF= 3.36E-01    KF= 0.00E+00
+       MJC= 4.65E-01   MJE= 4.60E-01   MJS= 3.30E-01    NC= 1.13E+00
+        NE= 1.09E+00    NF= 1.04E+00    NR= 1.12E+00   PTF= 0.00E+00
+        RB= 4.02E+01   RBM= 1.00E-02    RC= 8.46E-01    RE= 1.00E-02
+        TF= 4.95E-10    TR= 0.00E+00   VAF= 1.41E+02   VAR= 1.35E+01
+       VJC= 3.00E-01   VJE= 3.49E-01   VJS= 7.50E-01   VTF= 6.54E+00
+      XCJC= 1.00E+00   XTB= 0.00E+00   XTF= 1.87E+01   XTI= 3.00E+00)

*************************************************************************
```

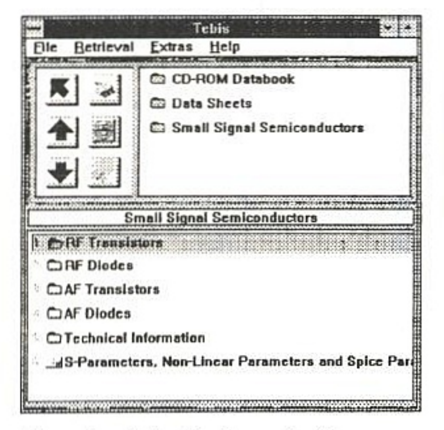
Un court extrait de la bibliothèque de modèles SPICE présente sur le CD-ROM.



■ *Vue d'ensemble d'un article*



■ *Un extrait de la revue de Presse*



d'un circuit intégré particulier.
Selon le problème à résoudre, l'utilisateur peut cependant effectuer sa recherche par trois «entrées» distinctes :

A partir de l'édition Septembre 1993, le CD-ROM SIEMENS SEMICONDUCTEURS offre deux versions du logiciel de consultation TEBIS :
- DOSTEBIS (pour DOS)
- WINTEBIS (pour WINDOWS 3.1 et supérieur).
Les deux peuvent même être installées ensemble.

- par le catalogue général regroupant tous les composants semiconducteurs ;
- par références ;
- par applications.

En outre, une revue de Presse donne une dimension supplémentaire à cette recherche d'informations, tandis que l'on peut aussi consulter des renseignements d'ordre général sur l'activité Semiconducteur de Siemens dans le monde : différentes représentations du groupe, adresses de sites, etc.
Bref, avec une telle maniabilité et une indéniable convivialité, il ne manque plus guère que le son. Mais pour combien de temps encore ?

Pour se procurer le disque

Il suffit d'écrire, en précisant la référence et la marque de votre lecteur de CD-ROM, à :

SIEMENS S.A.
J.M. ZULAUF
Division Composants
39-47 Bd Ornano
93527 ST DENIS CEDEX 2

Patrick GUEULLE

UNE SOURIS COMPATIBLE I2C ET/OU ACCESS-BUS

Dans les derniers numéros d'ERP, nous vous avons présenté toutes les vertus du cousin américain du bus I2C, l'ACCESS bus. Il est vrai que le champ initial des applications de ce dernier est plus orienté vers le monde PC, mais sa conformité électrique, complètement I2C, permet de concevoir des ensembles pouvant satisfaire aux deux simultanément.



Aujourd'hui, afin d'imaginer celà, nous allons vous présenter la première application du micro contrôleur 8 x C 751, satisfaisant à ce protocole. Il s'agit de la réalisation d'une souris.

La souris est certainement le plus populaire des outils de pointage pour réaliser des opérations interactives, entre un utilisateur et une station de travail, un ordinateur individuel, ou un terminal WINDOWS.
Sa fonction consiste à rapporter vers le système «host», les informations relatives à un mouvement se situant dans les deux directions d'un plan et de donner des ordres d'activation, à l'aide de 2 ou 3 boutons poussoir.
De nos jours, beaucoup des souris disponibles sur le marché utilisent un système optique pour la saisie des informations de mouvements réalisés à l'aide de «tambours encodeurs» (**figure 1**). Ces dispositifs présentent l'avantage de ne pas s'encrasser ou s'altérer avec le temps et donnent des informations réputées fiables.
Ces parties mécaniques sont souvent les plus délicates à réaliser ou à approvisionner et, sachant que dans ce domaine chacun a ses propres idées sur la question, nous laissons agir votre sagacité en ce qui concerne la réalisation pratique de la saisie de l'information.



PRINCIPES DE FONCTIONNEMENT

Généralement, lorsque la souris est en mouvement sur son terrain de jeu préféré (son «pad»), une boule de gomme fait tourner (sans mystère) deux tambours disposés mécaniquement de façon orthogonale. Dans l'exemple présenté, il n'y a pas de boule de gomme et il ne reste que le mystère facilement résolu, en retournant la souris et en observant les deux pièces mécaniques mobiles, qui ne sont autres que les terminaisons des axes des tambours, permettant à chacun d'entre eux de pouvoir donner séparément des indications dans le sens X et Y. Bien sûr, ces indications (impulsions) sont simultanées, dans le cas d'un déplacement selon des diagonales.
La tête tournante de chaque tambour contient sur son pourtour, de nombreuses petites fentes également ré-

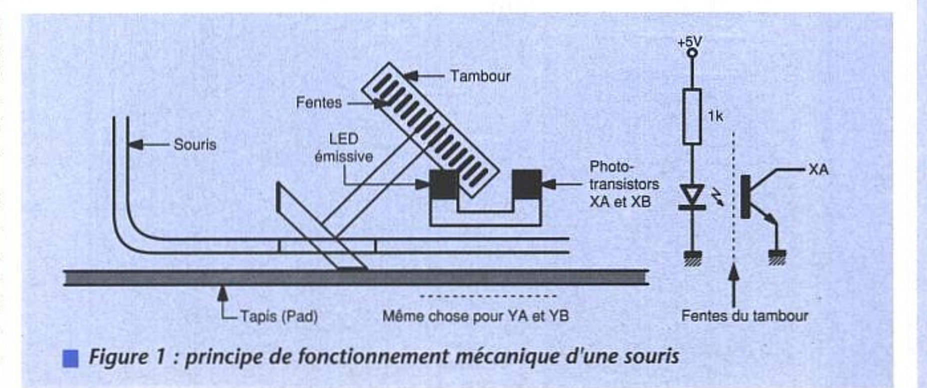
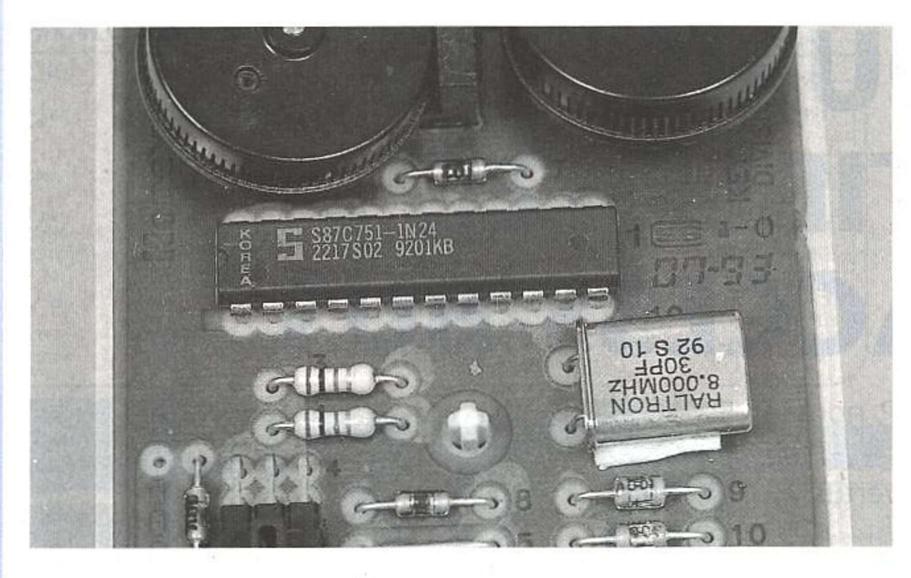


Figure 1 : principe de fonctionnement mécanique d'une souris





parties (qui participeront, plus tard, à définir la précision en points par pouce), dont la finalité est de laisser passer et couper la lumière émise par une diode électroluminescente, lorsqu'il sera en mouvement, selon le principe bien connu, des barrières optiques.
Le principe est répété pour chacun des tambours, et donc les deux phototransistors récupèrent l'information lumineuse émise par les deux LED, en produisant des signaux «en quadrature» représentatifs des déplacements en X et Y.
La **figure 2** donne des exemples de signaux produits pendant le déplacement de la souris et les rotations des tambours.
Les variations de ces signaux en quadrature peuvent être détectées et, par la suite, utilisées pour calculer la direction du mouvement de la souris ainsi que l'ampleur du déplacement.
Le signal de mouvement «positif» relatera par exemple un mouvement de la gauche vers la droite dans le sens des X. Si on appelle A et B les deux signaux issus des tambours comme le montre la figure 2, une transition de l'état «00» à celui de «10» dénotera un mouvement «positif» alors qu'un changement d'état de «00» à «01» sera significatif d'un mouvement négatif.

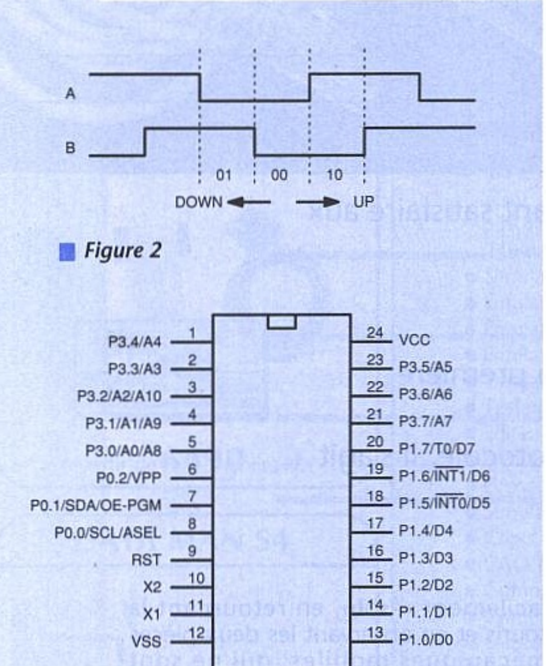


Figure 2

Figure 3 : brochage du 87C751

Résolution de la souris

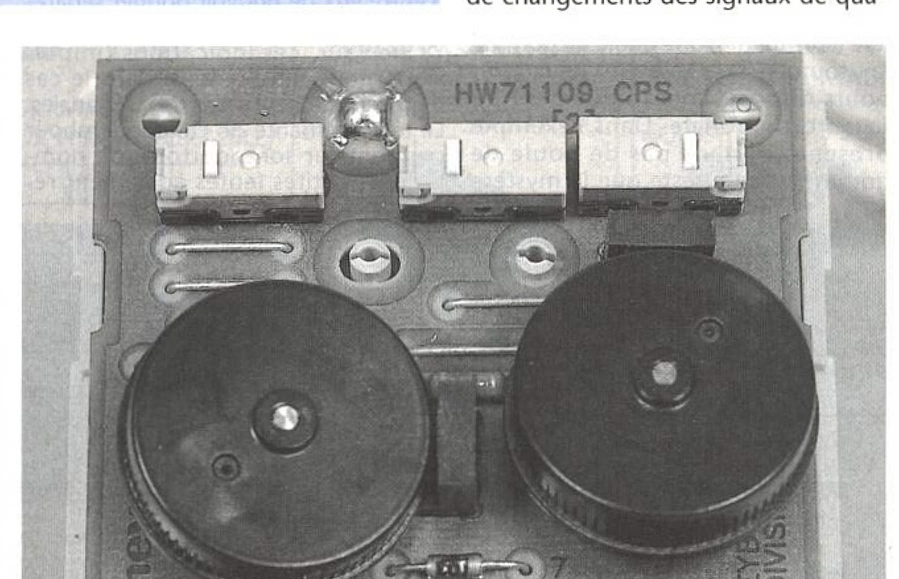
Revenons un instant sur la résolution de la souris.
Celle-ci est déterminée par un nombre de changements des signaux de quadrature par unité de longueur de déplacement dans le plan. Cette valeur est déterminée par les parties mécaniques constituant les éléments en mouvement de la souris sans relation directe avec la vitesse à laquelle elle se déplace.
La souris est un élément de pointage «incrémental» donnant à l'élément «host» des informations périodiques de position en indiquant le changement de position relative par rapport aux dernières valeurs indiquées.
Le microcontrôleur incorporé dans la souris a pour tâche de prendre en compte les variations rapides de la trace et des signaux en quadrature la représentant et de calculer les déplacements relatifs cumulés pour être apte à rapporter cette nouvelle position.
Pour satisfaire ces exigences, les formes d'ondes en quadrature sont échantillonnées, les changements sont déterminés pour être soit positifs, soit négatifs et les valeurs des déplacements relatifs en X et Y sont cumulés.

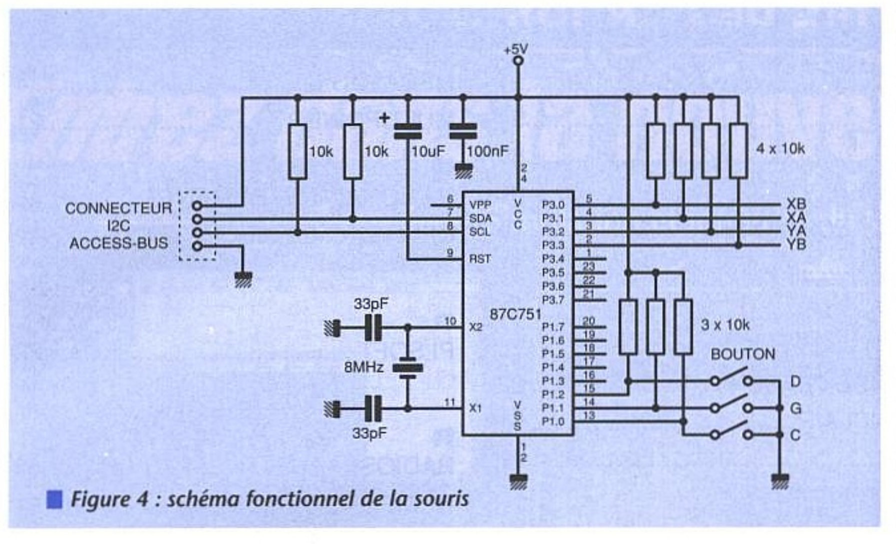
Vitesse de mouvement de la souris

La vitesse moyenne de variation de valeurs est déterminée par la vitesse de mouvement de la souris. Pour avoir des informations possédant une grande précision du déplacement, il faut pouvoir échantillonner le plus souvent possible de façon à ne perdre aucune indication de changement de position.
Une souris «standard» donne environ 200 informations par pouce de mouvement. Si l'on considère que la vitesse linéaire d'une souris peut atteindre environ 25 cm (10 pouces) par seconde, cela fait environ 2000 informations par seconde à traiter par le microcontrôleur. Dans le cas où celui-ci échantillonne les deux voies à un rythme au moins égal au double du signal incident, cela donne un temps maximal de 250µs entre échantillons.

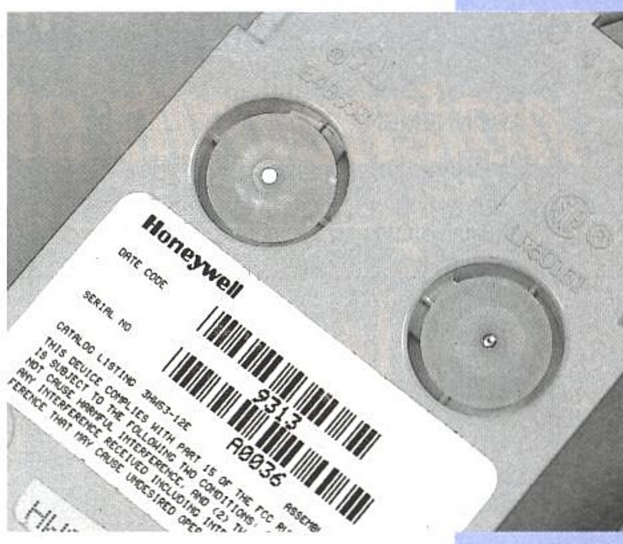
Réalisation hardware

Le choix d'un microcontrôleur économique, peu encombrant, performant, comprenant un interface hardware I2C pour assurer la compatibilité en tout point, possédant une version OTP entraine à choisir un membre de la famille 8 x C751 (en l'occurence un 87C751)
La **figure 3** rappelle son brochage.
Le schéma bloc de la souris est donné **figure 4.**
Les informations de quadrature provenant des tambours arrive sur le port 3X.
P3.0 = XB
P3.1 = XA
P3.2 = YA
P3.3 = YB
Les trois boutons poussoirs sont pour leur part installés sur le port 1.X.
P1.0 = bouton central
P1.1 = bouton de gauche
P1.2 = bouton de droite
Les sorties SDA et SCL sont utilisées pour les liaisons I2C/ACCES bus.
Le quartz utilisé est de 8 MHz pour satisfaire les timings précités.
C'est d'un compliqué !





■ *Figure 4 : schéma fonctionnel de la souris*



Le logiciel

remarque :
Comme il n'est pas dans nos habitudes de pratiquer l'usurpation et de faire nôtre, une création qui ne le serait pas, nous tenons à rendre à César ce qui lui appartient.
L'exemple logiciel associé que nous vous proposons sur le serveur a été conçu au titre de «code de démonstration et de support» par l'un de nos confrère américains de PHILIPS SEMICONDUCTORS (Robert Clemens, en l'occurence) et ce fait est ouvert à l'usage et modification de chacun.

Le programme principal

Le programme principal «MAIN» décrit une boucle sans fin ayant pour mission d'échantillonnner le signal. Lors de son déroulement, il a pour tâche de lire les positions des détecteurs (phototransistors) reliées au port 3, de les comparer aux valeurs précédentes et, s'il y a eu un changement, de calculer les nouvelles valeurs et de placer ces dernières dans deux registres aux doux noms de XCOUNT et YCOUNT.
Ensuite, à un rythme beaucoup plus lent, le contenu peut être envoyé via les lignes SDA et SCL selon, soit le protocole IC2 «pur et dur» tout simplement pour des applications reliées par exemple à des cartes CPU à microcontrôleurs, soit, à des ordinateurs personnels «host» via l'intégralité du protocole ACCES bus et toutes ses subtilités via les mêmes signaux SDA et SCL.
Dans l'exemple logiciel, dont le code source très bien détaillé (en assembleur 8 x C 51) est fourni sur le serveur ERP, le timer 0 a pour tâche d'interrompre le déroulement du code à intervalle régulier et cette routine «timer 0» n'initialise la transmission des dernières informations contenues dans les registres que dans le cas où celles-ci ont évolué dans l'intervalle de temps, séparant deux transmissions successives ou bien encore si l'on vient d'appuyer sur l'un des boutons poussoir.
Cette même routine «timer 0» échantillonne aussi les positions des trois boutons poussoir positionnés sur le port 1. La transmission d'actions ayant été effectuée sur les boutons poussoir, est envoyée à l'ordinateur«host» dans le même message que celui des valeurs des registres de position.

La partie code concernant le protocole ACCESS bus

Cette partie est très complète et a été conçue pour être logiciellement transportable et réutilisable pour la plupart des éléments de pointage.
Hélas pour en comprendre toutes les finesses, il serait nécessaire d'effectuer une étude plus approfondie du protocole ACCESS bus, ce qui dépasse largement l'esprit et le but de ces colonnes. A titre de consolation, que ceux que cela interesse se fassent connaitre via la revue, et nous vous mettrons en rapport avec eux à ce sujet.

Le cuivre et son implantation

Pas de cuivre, pas d'implantation ce mois-ci. Vous êtes brimés ? Non.
D'une part le cuivre dépend trop de la partie mécanique que vous choisirez pour réaliser votre souris, et de plus, le mois prochain, nous vous proposerons un autre montage simple conçu autour du même microcontrôleur, et les cuivres que nous publierons seront sensiblement communs.
A bientôt donc, pour une autre réalisation électronique simple.

Dominique PARET